



RGB LED 8×8 模块

BM32D2021-1

版本: V1.00 日期: 2024-03-12

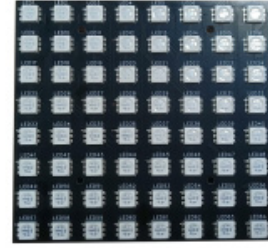
www.bestmodulescorp.com

目录

特性	3
概述	3
应用领域	3
方框图	4
引脚图	4
引脚说明	5
技术规格	5
极限参数	5
直流电气特性	5
交流电气特性	6
功能描述	7
系统描述	7
通信接口	9
PC 接口	9
应用电路	14
尺寸图	15
参考信息	15
修订历史	15
在线购买	15

特性

- V_{DD} 工作电压：2.7V~5.5V
- 静态工作电流：12μA @ 5V
- LED 驱动
 - ◆ LED_VDD 工作电压：4.5V~5.5V
 - ◆ 驱动电流：550mA(MAX) @ 5.0V (恒流率 48mA, 白光, 亮度最高)
 - ◆ 驱动 IC: HT16D33B
- RGB 灯显示功能
 - ◆ 全彩 1600 万色
 - ◆ 亮度：256 级可调
 - ◆ 16 级 (3mA~48mA) 恒流可调
- 64 颗 RGB: 8×8 矩阵布局
- 级联功能：可级联
- 最大级联数：4
- 通信接口
 - ◆ BMCOM 接口 × 2 (SYNC、SCL、SDA、VDD、GND)
 - ◆ 通信方式：I²C (地址：0x2E+0x64~67 (4 选 1))
- 提供 Arduino Lib 应用支持
- 模块尺寸：79mm×73mm×8mm



概述

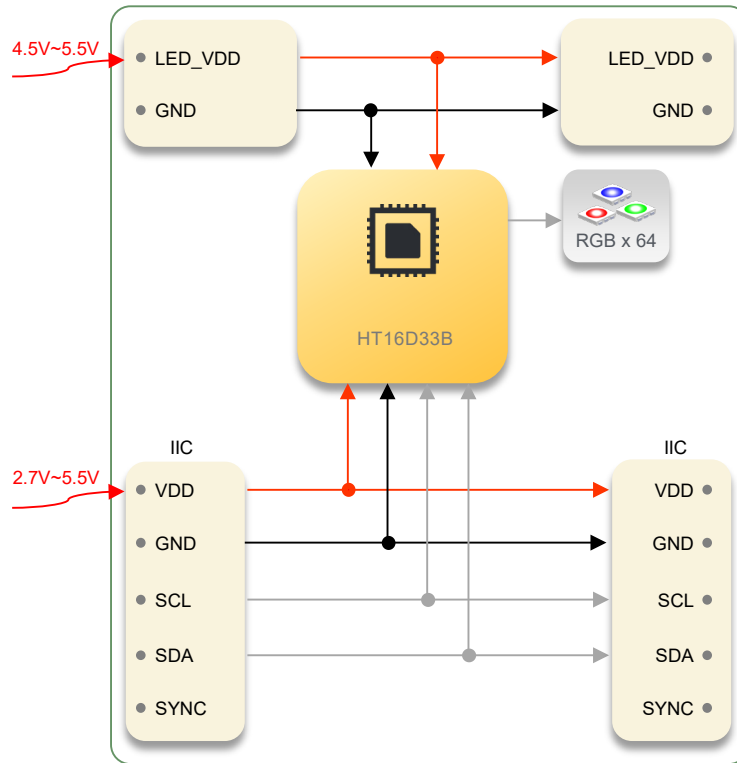
BM32D2021-1 为一款 RGB LED 8×8 点阵模块，它采用了 HT16D33B LED 驱动芯片，最多支持高达 256 个 LED 驱动。本次设计的模块共享 64 颗 RGB，共 192 个 LED 控制。

模块通过 I²C 通信，最多可配置 4 个 I²C 地址，实现 RGB 的控制。

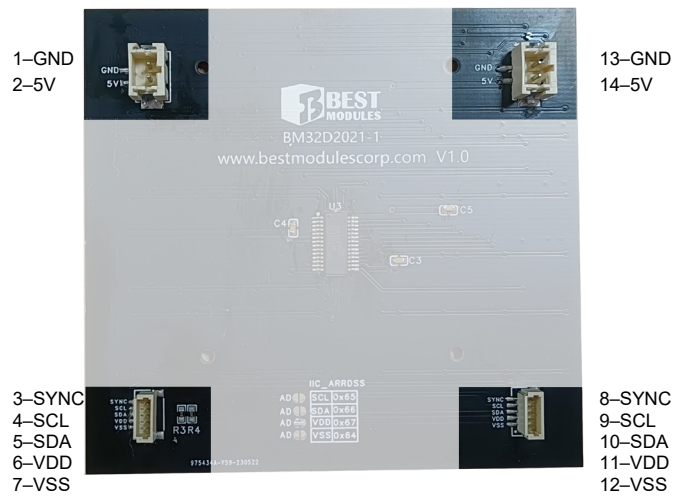
应用领域

- 指示灯
- 广告灯
- 氛围灯

方框图



引脚图



引脚说明

供电引脚:

引脚	功能	描述
2&14	LED_VDD	LED 正电源
1&13	GND	LED 负电源, 接地

通信接口引脚:

引脚	功能	描述
3&8	SYNC	—
4&9	SCL	I ² C 时钟线
5&10	SDA	I ² C 数据线
6&11	VDD	正电源
7&12	VSS	负电源, 接地

技术规格

极限参数

电源电压	$V_{SS}-0.3V \sim V_{SS}+6.0V$
输入电压	$V_{SS}-0.3V \sim V_{DD}+0.3V$
存储温度	$-50^{\circ}C \sim 125^{\circ}C$
工作 (环境) 温度	$-40^{\circ}C \sim 85^{\circ}C$
总功耗 (MAX)	3.025W

注: 这里只强调额定功率, 超过极限参数所规定的范围将对芯片造成损害, 无法预期芯片在上述标示范围外的工作状态, 而且若长期在标示范围外的条件下工作, 可能影响芯片的可靠性。

直流电气特性

$T_a=25^{\circ}C, V_{DD}=5V$

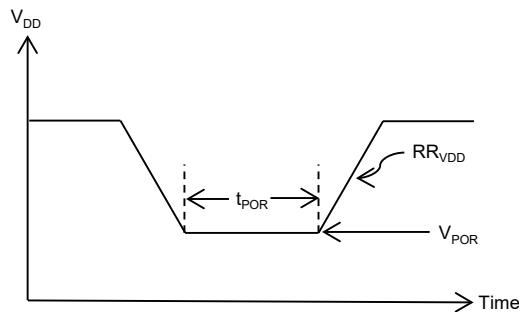
符号	参数	测试条件	最小	典型	最大	单位
V_{DD}	工作电压	—	2.7	5.0	5.5	V
LED_VDD	LED 工作电压	—	4.5	5.0	5.5	V
I_{LED_VDD}	工作电流	恒流率 48mA, 白光, 亮度最高	—	500	550	mA
V_{IL}	低电平电压输入	—	0	—	$0.3V_{DD}$	V
V_{IH}	高电平电压输入	—	$0.7V_{DD}$	—	5.0	V

交流电气特性

系统时序

Ta=25°C, V_{DD}=2.7~5V

符号	参数	测试条件	最小	典型	最大	单位
f _{SYS}	系统时钟	片上 RC 振荡器	2.1	2.4	2.7	MHz
f _{LED}	LED 帧频率	矩阵类型 3 (16×16)	—	551	—	Hz
V _{POR}	上电复位电压	—	0	—	100	mV
RR _{VDD}	上电复位电压速率	—	0.05	—	—	V/ms
t _{POR}	V _{DD} 保持为 V _{POR} 的最小时间	—	10	—	—	ms



I²C 接口

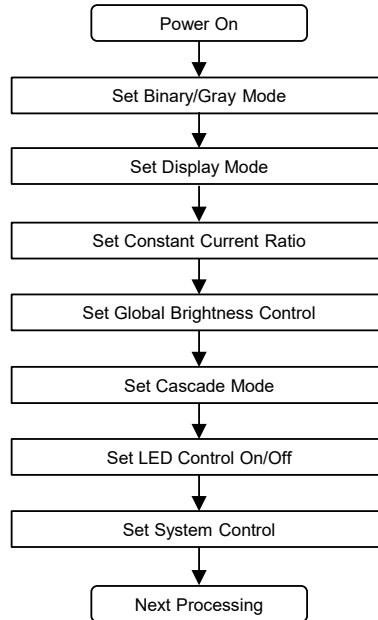
Ta=25°C, V_{DD}=5V

符号	参数	测试条件	最小	典型	最大	单位
f _{SCL}	时钟频率	—	—	—	400	kHz
t _{BUF}	总线空闲时间	在此时间内总线必须保持空闲直到新的传输开始	1.3	—	—	μs
t _{HD: STA}	START 条件保持时间	这段时间过后, 产生第一个时钟脉冲	0.6	—	—	μs
t _{LOW}	SCL 低电平时间	—	1.3	—	—	μs
t _{HIGH}	SCL 高电平时间	—	0.6	—	—	μs
t _{SU: STA}	START 条件建立时间	该时间只与重复发送的 START 信号有关	0.6	—	—	μs
t _{HD: DAT}	数据保持时间	—	0	—	—	ns
t _{SU: DAT}	数据建立时间	—	100	—	—	ns
t _R	SDA 和 SCL 上升沿时间 (注)	—	—	—	0.3	μs
t _F	SDA 和 SCL 下降沿时间 (注)	—	—	—	0.3	μs
t _{SU: STO}	STOP 条件建立时间	—	0.6	—	—	μs
t _{AA}	SCL 为低时至输出有效时间	—	—	—	0.9	μs
t _{SP}	输入滤波器时间常数 (SDA 和 SCL 引脚)	噪声抑制时间	—	—	20	ns

注: 这些参数是周期性采样测试结果, 并非 100% 测试所得。

初始化工作原理

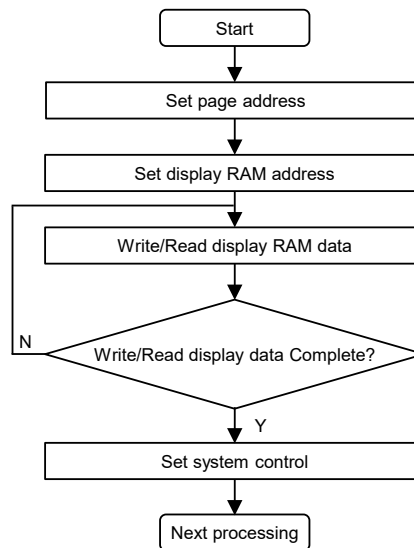
设置二进制、灰色模式，设置灯效显示，内建灯效函数和按键扫描函数，设置恒流比，使输出电流大小一致。设置全局亮度可控，内建 PWM 信号控制灯效，设置级联模式，使用 PC 来进行多模块的级联，设置 LED 控制开关，内建按键扫描函数的使用控制灯效启用。



初始化流程图

地址选择工作原理

内建灯效函数和按键扫描函数，设置页面地址，接着设置数据 00h~0Fh 以选择具体页码，可在页中配置显示数据值和功能。设置显示存储器地址，对 RAM 中的某一个位写逻辑“1”则相对应的 LED ROW 点亮，写逻辑“0”则相对应的 LED ROW 熄灭。



地址选择流程图

通信接口

BM32D2021-1 支持 I²C 通信方式，在 I²C 通信模式下，主控设备 (Master) 可向 BM32D2021-1 发送地址信息，详细通信方式请参照 I²C 接口章节。

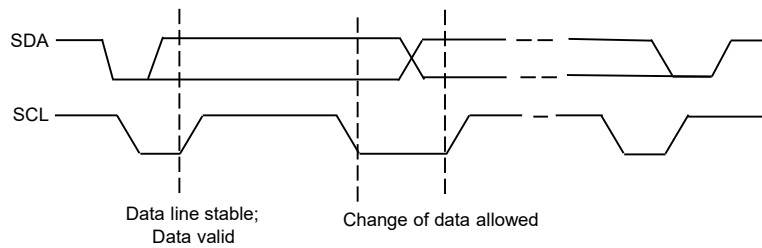
I²C 接口

I²C 操作

该模块支持 I²C 串行接口，可在不同的 IC 或模块之间进行双向双线通信，即一条串行数据线 SDA 和一条串行时钟线 SCL。这两条线都通过上拉电阻 (典型值为 4.7kΩ) 与正电源相连。当 I²C 总线空闲时，这两条线都为高电平。与 I²C 总线相连的设备都必须为漏极开路或集电极开路输出，以此实现 wired-and 功能。仅当 I²C 总线空闲的时候才能开始数据传输。

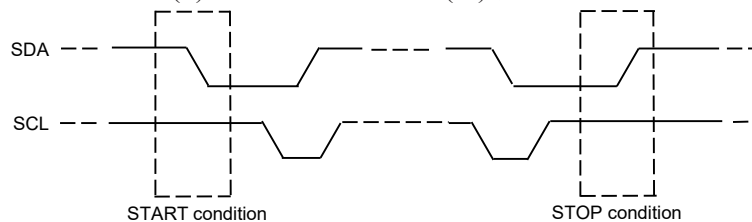
数据的有效性

在 SCL=1 期间，SDA 脚的数据位必须保持稳定。仅当 SCL=0 时，SDA 脚的电平才允许变化，如下图所示：



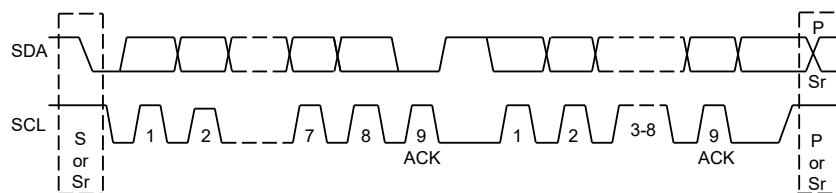
START 和 STOP 条件

- 在 SCL=1 期间，若 SDA 从高变为低，表示为 START 信号。
- 在 SCL=1 期间，若 SDA 从低变为高，表示为 STOP 信号。
- START 和 STOP 信号总是由主机发出。发出 START 信号后，I²C 总线被认为处于忙碌状态。发出 STOP 信号一段时间后 I²C 总线被认为又处于空闲状态。
- 如果发送重复 START(Sr) 信号而不是 STOP 信号，则 I²C 总线保持忙碌状态。在某些方面，START(S) 信号和重复 START(Sr) 信号在功能上是相同的。



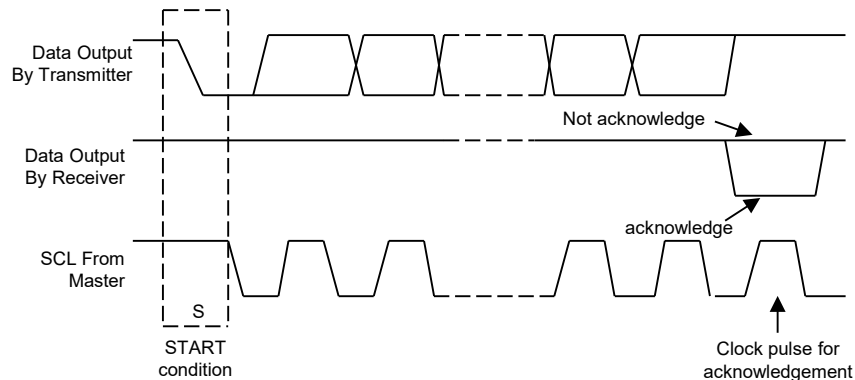
字节格式

SDA 线上的每个字节长度必须为 8 位。每次可传输字节的数目是不受限制的。每个字节后必须跟随一个应答位。数据传输从最高位开始。



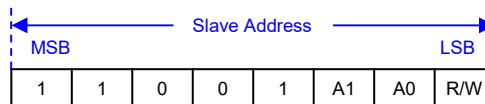
应答信号

- 每 8 位字节后都跟一个应答信号。该应答信号为接收方发到 I²C 总线的低电平。主机产生一个额外的应答时钟脉冲信号。
- 寻址匹配的从机必须在接收到每个字节后产生一个 ACK 应答信号。
- 发送应答信号的设备必须在应答时钟脉冲期间将 SDA 拉低，并使其在应答时钟脉冲高电平的期间保持低电平。
- 主机接收方在从机发出最后一个字节时生成一个无应答 (NACK) 信号以告知从机结束数据发送。在这种情况下，主机接收方必须在第九个时钟脉冲期间使数据线为高表示无应答。主机将产生一个 STOP 信号或重复发送 START 信号。



从机寻址

- 芯片在接收到 START 信号后接收一个 8-bit 从机地址，以启用芯片写操作。从机地址字的高四位 MSB 是一个固定的“1”和“0”的组合序列，适用于所有的 LED 芯片，详细请参考从机地址示意图。
- 从机在接收到来自主机的 START 信号后，紧接着接收的第一个字节是从机地址字节。第一个字节的前 7 位是从机地址，第 8 位是读/写位。当 R/W 位是“1”时，选择读操作；是“0”时，选择写操作。
- 主机将从机地址字节发出后，从机将 START 信号后紧跟着的前 7 位与自身地址进行比较。如果地址匹配，则会在 SDA 线上输出一个应答信号。
- 地址位是“1, 1, 0, 0, 1, A1, A0”。



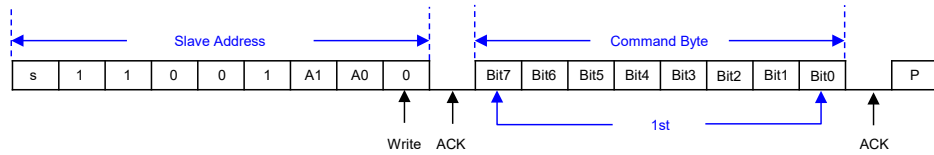
- 注：1. 所有芯片都会响应的公共从机地址为“0, 1, 0, 1, 1, 1, 0”。I²C 地址为：0x2E。
 2. 当 AD 引脚连接到 V_{SS} (GND)，[A1, A0] 位必须设置为 [0, 0]。I²C 地址为：0x64。
 3. 当 AD 引脚连接到 SCL，[A1, A0] 位必须设置为 [0, 1]。I²C 地址为：0x65。
 4. 当 AD 引脚连接到 SDA，[A1, A0] 位必须设置为 [1, 0]。I²C 地址为：0x66。
 5. 当 AD 引脚连接到 V_{DD}，[A1, A0] 位必须设置为 [1, 1]。I²C 地址为：0x67。

I²C 通信协议

写操作

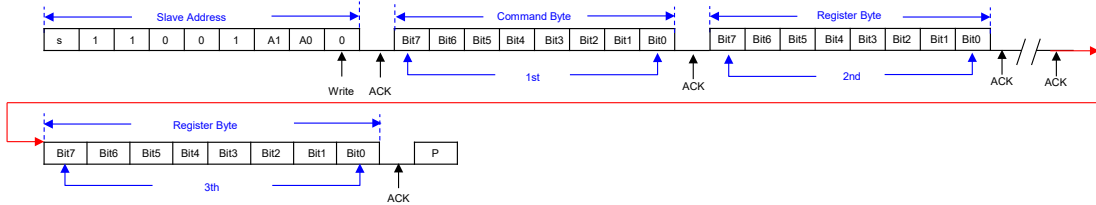
单个命令字节

单个命令字节写操作需要一个 START 信号、一个带 R/W 位的从机地址、一个命令字节 (1st) 以及一个 STOP 信号。



复合命令字节

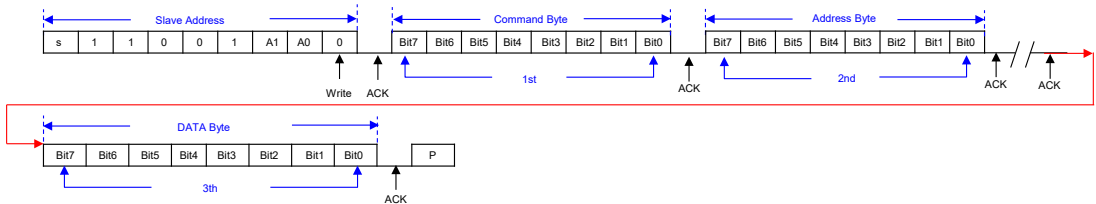
复合命令字节写操作需要一个 START 信号、一个带 R/W 位的从机地址、一个命令字节 (1st)、一个或多个寄存器字节命令 (2nd~nth) 以及一个 STOP 信号。



注：如果输入的存储器地址大于限值，那么该地址无效。

单个 RAM 数据字节写操作

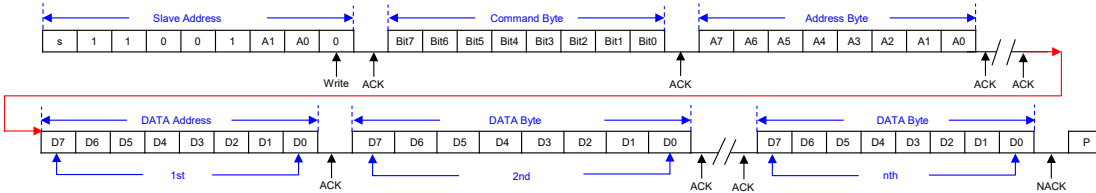
发送 START 信号后，从机地址及 R/W 位被发送至总线，接着发送显示数据地址设置命令代码 (1st) 后，寄存器地址 (An) 被写入地址指针 (2nd)，接着再发送一个有效数据和一个停止信号以完成单个数据字节写操作。



注：如果输入的存储器地址大于限值，那么该地址无效。

RAM 数据页写操作

发送 START 信号后，从机地址及 R/W 位被送至总线，接着发送显示数据地址设置命令代码 (1st) 和地址指针 An (2nd)。接着发送要写入存储器的数据，接收到应答信号后，内部地址指针会自动递增至下一个地址位置。



注：如果存储器地址超过限值，那么存储器指针将返回到 00H。存储器地址限值如下所示。

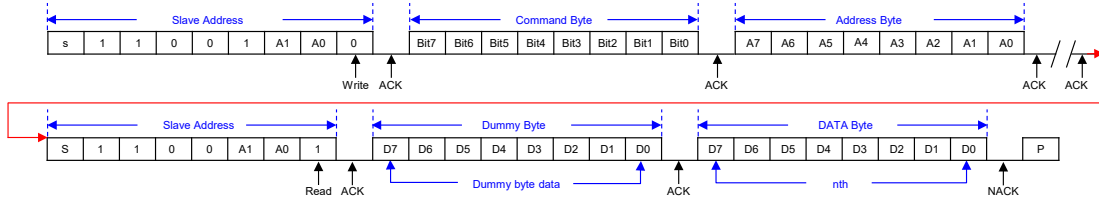
模式	存储器地址限值		
	显示数据	渐变数据	LED On/Off 控制
二进制	1FH	—	—
灰度	FFH	7FH	1FH

存储器地址限值

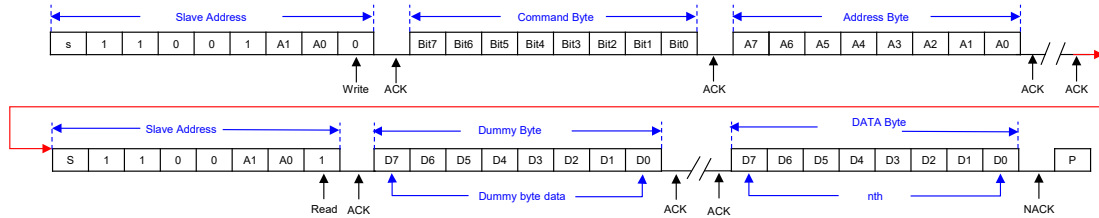
读操作

在此模式下，主机设置完从机地址后读取该从机的数据。在发送 R/W 位 (= “0”)、应答位和显示数据地址设置命令代码 (1st) 之后，寄存器地址 (An) 被写入地址指针 (2nd)。重新发送 START 信号和从机地址及 R/W 位 (= “1”)。然后进行被寻址的数据传输。地址指针只有在接收到应答信号后才会自动递增。从机会把地址 “An+1” 中的数据放在总线上。主机读取完数据后发送应答信号，地址指针增加到地址 “An+2”。如果只有一个读命令发送到 I²C 接口，则发出空数据。主机会一直持续对连续地址进行读取，直到它发出 NACK 信号和 STOP 信号。

单个 RAM 数据读操作



RAM 数据页读操作



注：1. 主机会一直持续对连续地址进行读取，直到它发出 NACK 信号和 STOP 信号。

2. 如果存储器地址超过限值，那么存储器指针将返回到 00H。存储器地址限值如下所示。

模式	存储器地址限值		
	显示数据	渐变数据	LED On/Off 控制
二进制	1FH	—	—
灰度	FFH	7FH	1FH

存储器地址限值

级联模式

该命令用于选择主机 / 从机模式以及输入时钟源。

命令	R/W	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Def.
级联模式	W	0	0	1	1	0	1	0	0	34H
	W	X	X	X	X	X	X	MS1	MS0	00H

MS1	MS0	SYNC 引脚状态	备注
0	0	高阻抗	默认值
0	1	振荡器输出模式	主机模式
1	0	振荡器输入模式	从机模式
1	1	高阻抗	

通信接口

通信方式：I²C

I²C 地址：0x2E+(0x64、0x65、0x66、0x67 (四选一))

地址未经设置只能使用广播地址 0x2E，I²C 地址格式如下。

I²C 地址格式：

MSB							LSB
A6	A5	A4	A3	A2	A1	A0	R/W
0	1	0	1	1	1	0	

Slave address(0x2E)

注：R/W=1：读

=0：写

通过板上 4 个地址选址可进行地址设置，任意状态仍支持广播地址 0x2E。



I²C 地址选择：

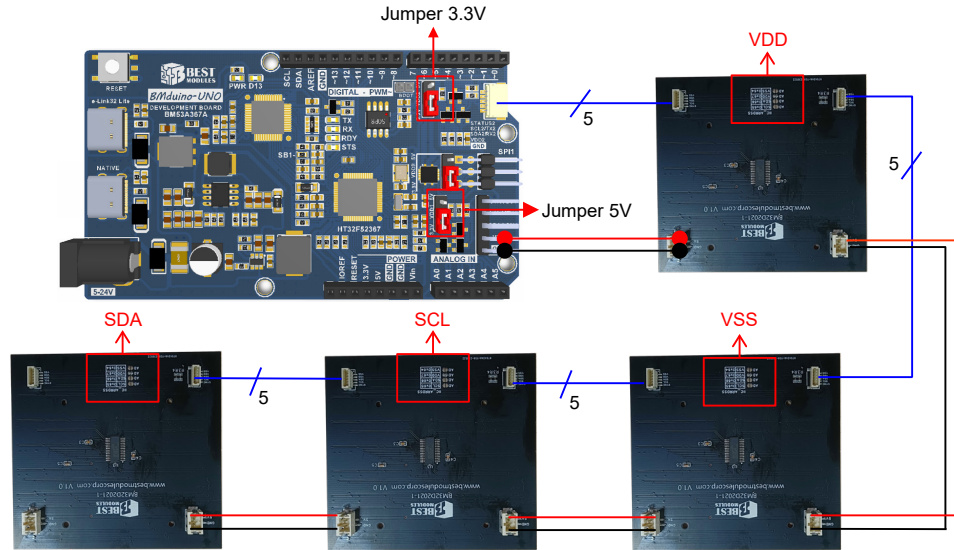
Jumper				I ² C 地址
1VDD-AD	2SDA-AD	3SCL-AD	4VSS-AD	
短接	开路	开路	开路	0x67
开路	短接	开路	开路	0x66
开路	开路	短接	开路	0x65
开路	开路	开路	短接	0x64

注：1. 应用前需先设置好地址后，再上电使用。

2. 模块的广播地址为 0x2E，设置地址按照以上表格设置时，也可使用广播地址进行通信。

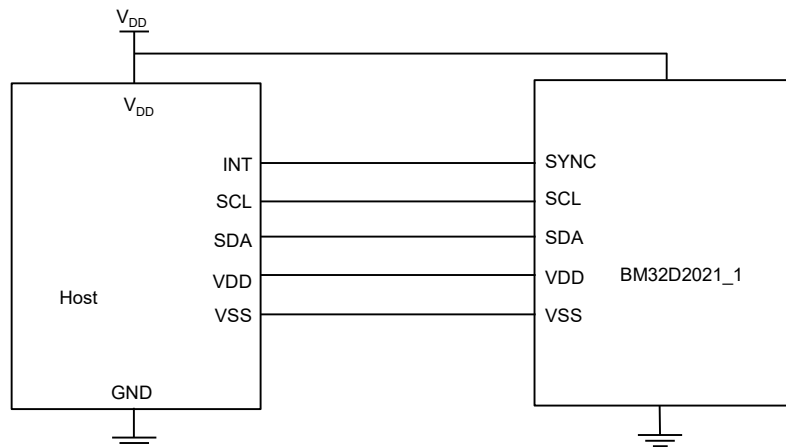
多板级联

模块之间可以实现级联，组成一主多从机通信。由于跳线帽只能设置 4 个 I²C 地址，所以同一条 I²C 总线上最多只能连接 4 个模块。

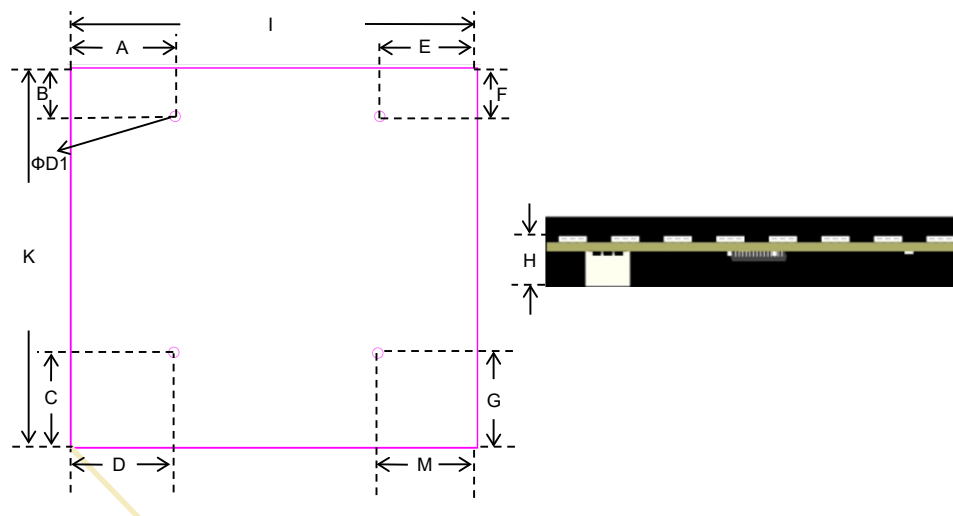


级联示意图

应用电路



尺寸图



尺寸信息

编号	单位	mm	inch
A		20.574	0.81
B		9.271	0.365
C		18.415	0.725
D		19.939	0.785
E		18.796	0.74
F		9.398	0.37
G		19.177	0.755
M		18.796	0.74
K		73.66	2.9
I		78.994	3.11
D1		0.8	0.032
H		8.00	0.32

尺寸列表

参考信息

修订历史

日期	作者	版本	修改信息
2024.1.3	江嘉欣	V1.00	First Version

在线购买

[倍创科技](#)

Copyright® 2024 by BEST MODULES CORP. All Rights Reserved.

本文件出版时倍创已针对所载信息为合理注意，但不保证信息准确无误。文中提到的信息仅是提供作为参考，且可能被更新取代。倍创不承担任何明示、默示或法定的，包括但不限于适合商品化、令人满意的质量、规格、特性、功能与特定用途、不侵害第三方权利等保证责任。倍创就文中提到的信息及该信息之应用，不承担任何法律责任。此外，倍创并不推荐将倍创的产品使用在会由于故障或其他原因而可能会对人身安全造成危害的地方。倍创特此声明，不授权将产品使用于救生、维生或安全关键零部件。在救生 / 维生或安全应用中使用倍创产品的风险完全由买方承担，如因该等使用导致倍创遭受损害、索赔、诉讼或产生费用，买方同意出面进行辩护、赔偿并使倍创免受损害。倍创（及其授权方，如适用）拥有本文件所提供信息（包括但不限于内容、数据、示例、材料、图形、商标）的知识产权，且该信息受著作权法和其他知识产权法的保护。倍创在此并未明示或暗示授予任何知识产权。倍创拥有不事先通知而修改本文件所载信息的权利。如欲取得最新的信息，请与我们联系。