高精度 HIRC Flash 单片机

HT67F2432

版本 : V1.50　日期 : 2022-04-12

www.holtek.com

目录

特性 6
CPU 特性 6
周边特性 6
开发工具 7
概述 7
方框图 7
引脚图 8
引脚说明 9
极限参数 12
直流电气特性 12
工作电压特性 12
工作电流特性 12
待机电流特性 13
交流电气特性 13
内部高速振荡器 – HIRC – 频率精确度 13
内部低速振荡器电气特性 – LIRC 14
低速晶体振荡器电气特性 – LXT 14
工作频率特性曲线 14
系统上电时间电气特性 15
输入 / 输出口电气特性 15
存储器电气特性 16
LVR 电气特性 16
内部参考电压特性 17
A/D 转换器电气特性 17
LCD 电气特性 18
上电复位特性 18
系统结构 19
时序和流水线结构 19
程序计数器 20
堆栈 20
算术逻辑单元 – ALU 21
Flash 程序存储器 21
结构 21
特殊向量 21
查表 21
查表范例 22
在线烧录 – ICP 23
片上调试 – OCDS 23

数据存储器 24
结构 24
通用数据存储器 24
特殊功能数据存储器 25
特殊功能寄存器 26
间接寻址寄存器 – IAR0, IAR1 26
存储器指针 – MP0, MP1 26
存储区指针 – BP 26
累加器 – ACC 27
程序计数器低字节寄存器 – PCL 27
表格寄存器 – TBLP, TBHP, TBLH 27
状态寄存器 – STATUS 27
模拟 EEPROM 数据存储器 29
模拟 EEPROM 数据存储器结构 29
模拟 EEPROM 寄存器 29
擦除模拟 EEPROM 中的数据 32
写数据到模拟 EEPROM 33
从模拟 EEPROM 中读取数据 33
编程注意事项 33
振荡器 35
振荡器概述 35
系统时钟配置 35
内部高速 RC 振荡器 – HIRC 36
外部 32.768kHz 晶体振荡器 – LXT 36
内部 32kHz 振荡器 – LIRC 37
工作模式和系统时钟 37
系统时钟 37
系统工作模式 38
控制寄存器 39
工作模式切换 41
待机电流的注意事项 44
编程注意事项 45
唤醒 45
看门狗定时器 46
看门狗定时器时钟源 46
看门狗定时器控制寄存器 46
看门狗定时器操作 47
复位和初始化 48
复位功能 48
复位初始状态 50
输入 / 输出端口 53
上拉电阻 53
PA 口唤醒 54
输入 / 输出端口控制寄存器 54

引脚共用功能 55
输入 / 输出引脚结构 60
编程注意事项 60
定时器模块 – TM 61
简介 61
TM 操作 61
TM 时钟源 61
TM 中断 61
TM 外部引脚 61
编程注意事项 62
简易型 TM – CTM 63
简易型 TM 操作 63
简易型 TM 寄存器介绍 63
简易型 TM 工作模式 67
9-bit 定时器及载波输出 73
定时器及载波输出控制寄存器 73
定时器操作 75
载波输出 76
载波输出引脚 78
A/D 转换器 79
A/D 转换器简介 79
A/D 转换寄存器介绍 79
A/D 转换器参考电压 82
A/D 转换器输入信号 82
A/D 转换器操作 83
A/D 转换率及时序图 83
A/D 转换步骤 84
编程注意事项 85
A/D 转换功能 85
A/D 转换应用范例 86
UART 接口 87
UART 外部引脚 88
UART 数据传输方案 88
UART 状态和控制寄存器 88
波特率发生器 92
UART 模块的设置与控制 93
UART 发送器 94
UART 接收器 95
接收错误处理 96
UART 模块中断结构 97
UART 模块暂停和唤醒 98
LCD 驱动 99
LCD 显示存储器 100
LCD 时钟源 100

LCD 寄存器 101
LCD 电压源和偏压 102
LCD 复位状态 102
LCD 驱动输出 103
编程注意事项 106

中断 107
中断寄存器 107
中断操作 109
外部中断 110
A/D 转换器中断 110
UART 中断 110
TM 中断 111
时基中断 111
中断唤醒功能 113
编程注意事项 113

应用电路 114

指令集 115
简介 115
指令周期 115
数据的传送 115
算术运算 115
逻辑和移位运算 115
分支和控制转换 116
位运算 116
查表运算 116
其它运算 116

指令集概要 117
惯例 117

指令定义 119

封装信息 130
24-pin SOP (300mil) 外形尺寸 131
28-pin SOP (300mil) 外形尺寸 132
24-pin SSOP (150mil) 外形尺寸 133
28-pin SSOP (150mil) 外形尺寸 134

特性

CPU 特性

- 工作电压：
  - ♦ f_{SYS}=4MHz：1.8V~5.5V
- V_{DD}=5V，系统时钟为 4MHz 时，指令周期为 1μs
- 暂停和唤醒功能，以降低功耗
- 振荡器类型：
  - ♦ 内部高速 4MHz RC – HIRC
  - ♦ 内部低速 32kHz RC – LIRC
  - ♦ 外部低速 32.768kHz 晶振 – LXT
- 内部集成的振荡器，无需外接元件
- 多种工作模式：快速模式、低速模式、空闲模式和休眠模式
- 所有指令都可在 1 或 2 个指令周期内完成
- 查表指令
- 61 条功能强大的指令系统
- 6 层硬件堆栈
- 位操作指令

周边特性

- Flash 程序存储器：2K×16
- 数据存储器：128×8
- 模拟 EEPROM 存储器：32×16
- 看门狗定时器功能
- 26 个双向 I/O 口
- 1 个与 I/O 口复用的外部中断输入
- 1 个可编程的载波输出 – 使用 9-bit 定时器
- 1 个定时器模块用于时间测量、比较匹配输出和 PWM 输出
- 双时基功能，用于产生固定时间的中断信号
- 4 个外部通道 10-bit A/D 转换器
- 带内部参考电压 V_{VR} 的
- 全双工异步收发器接口 – UART
- LCD 驱动功能
  - ♦ SEG×COM：20×4
  - ♦ 占空比类型：1/4 Duty
  - ♦ 偏压电平：1/3 Bias
  - ♦ 偏压类型：R 型
  - ♦ 波形类型：A 型或 B 型
- 低电压复位功能
- 封装类型：24-pin SOP/SSOP，28-pin SOP/SSOP

开发工具

为加快产品开发并简化单片机参数设置，Holtekt 提供相关开发工具，用户可通过以下链接下载：

https://www.holtek.com.cn/ESK-IRRC-R00

概述

该单片机是一款具有 8 位高性能精简指令集的 Flash 单片机，专门为高精准度信号输出和 LCD 显示产品应用而设计。

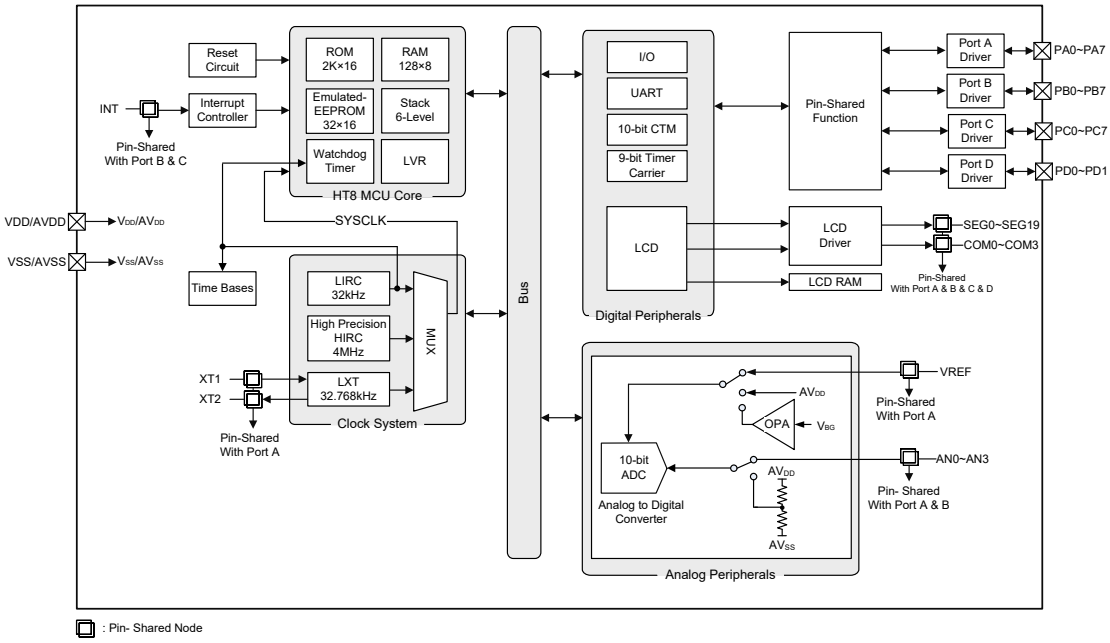
该单片机具有一系列功能和特性，其 Flash 存储器可多次编程的特性给用户提供了较大的方便。存储器方面，还包含了一个 RAM 数据存储器和一个可用于存储序号、校准数据等非易失性数据的模拟 EEPROM 存储器。

在模拟特性方面，该单片机包含都一个多通道 10 位 A/D 转换器。该单片机还带有一个使用灵活的定时器模块，可提供定时功能、脉冲产生功能及 PWM 产生等功能。内建 UART 接口功能，为设计者提供了一个易于外部硬件通信的接口。该单片机还包含一个 9-bit 计数器用于载波输出。内部看门狗定时器和低电压复位等内部保护特性，外加优秀的抗干扰和 ESD 保护性能，确保单片机在恶劣的电磁干扰环境下可靠地运行。

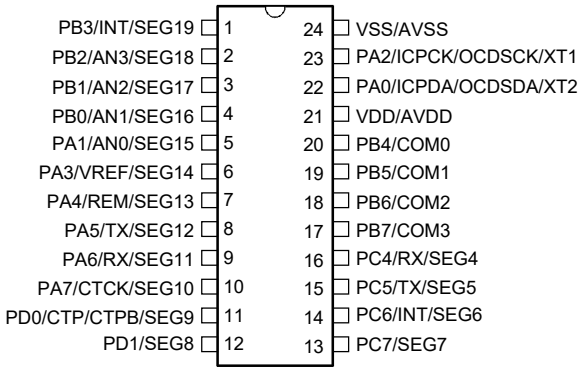
该单片机提供了内部高速高精度 4MHz 振荡器，内部和外部低速振荡器功能选项，两个内建的系统振荡器无需外围元器件。其在不同工作模式之间动态切换的能力，为用户提供了一个优化单片机操作和减少功耗的手段。

外加 I/O 使用灵活、LCD 驱动和时基功能等其它特性，使此单片机可以广泛应用于各种需高精度时钟和定时功能的 LCD 遥控器和定时器等应用产品中。

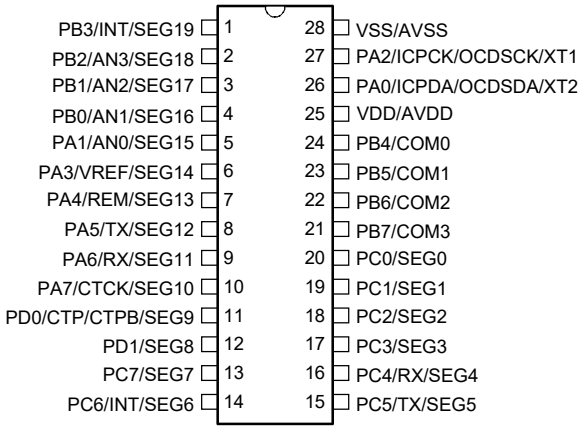
方框图



引脚图



HT67F2432/HT67V2432
24 SOP-A/SSOP-A



HT67F2432/HT67V2432
28 SOP-A/SSOP-A

注：1. 若共用脚同时有多种输出，所需引脚共用功能通过引脚共用寄存器中相应的软件控制位决定。

2. OCDSDA 和 OCDSCK 是 OCDS 专用引脚，仅存在于 HT67V2432 中。HT67V2432 是 HT67F2432 的 OCDS EV 芯片。

3. 在较小封装中可能含有未引出的引脚，需合理设置其状态以避免输入浮空造成额外耗电，详见“待机电流注意事项”和“输入 / 输出端口”章节。

引脚说明

每个引脚的功能如下表所述，而引脚配置的详细内容见规格书其它章节。下方表格针对最大封装引脚进行说明，有部分引脚在小封装类型中未出现。

引脚名称	功能	OPT	I/T	O/T	说明
PA0/ICPDA/OCDSDA/XT2	PA0	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	ICPDA	—	ST	CMOS	ICP 地址 / 数据
	OCDSDA	—	ST	CMOS	OCDS 地址 / 数据，仅用于 EV 芯片
	XT2	PAS0	—	LXT	LXT 振荡器输出
PA1/AN0/SEG15	PA1	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	AN0	PAS0	AN	—	A/D 转换器外部输入通道 0
	SEG15	PAS0	—	SEG	LCD SEG 输出
PA2/ICPCK/OCDSCK/XT1	PA2	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	ICPCK	—	ST	—	ICP 时钟引脚
	OCDSCK	—	ST	—	OCDS 时钟，仅用于 EV 芯片
	XT1	PAS0	LXT	—	LXT 振荡器输入
PA3/VREF/SEG14	PA3	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	VREF	PAS0	AN	—	A/D 转换器外部参考输入
	SEG14	PAS0	—	SEG	LCD SEG 输出
PA4/REM/SEG13	PA4	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	REM	PAS1	—	CMOS	载波输出引脚
	SEG13	PAS1	—	SEG	LCD SEG 输出
PA5/TX/SEG12	PA5	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	TX	PAS1	—	CMOS	UART TX 串行数据输出
	SEG12	PAS1	—	SEG	LCD SEG 输出
PA6/RX/SEG11	PA6	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	RX	PAS1 IFS	ST	—	UART RX 串行数据输入
	SEG11	PAS1	—	SEG	LCD SEG 输出

引脚名称	功能	OPT	I/T	O/T	说明
PA7/CTCK/SEG10	PA7	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	CTCK	PAS1	ST	—	CTM 时钟输入
	SEG10	PAS1	—	SEG	LCD SEG 输出
PB0/AN1/SEG16	PB0	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	AN1	PBS0	AN	—	A/D 转换器外部输入通道 1
	SEG16	PBS0	—	SEG	LCD SEG 输出
PB1/AN2/SEG17	PB1	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	AN2	PBS0	AN	—	A/D 转换器外部输入通道 2
	SEG17	PBS0	—	SEG	LCD SEG 输出
PB2/AN3/SEG18	PB2	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	AN3	PBS0	AN	—	A/D 转换器外部输入通道 3
	SEG18	PBS0	—	SEG	LCD SEG 输出
PB3/INT/SEG19	PB3	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	INT	PBS0 INTEG INTC0 IFS	ST	—	外部中断输入
	SEG19	PBS0	—	SEG	LCD SEG 输出
PB4/COM0	PB4	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	COM0	PBS1	—	COM	LCD COM 输出
PB5/COM1	PB5	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	COM1	PBS1	—	COM	LCD COM 输出
PB6/COM2	PB6	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	COM2	PBS1	—	COM	LCD COM 输出
PB7/COM3	PB7	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	COM3	PBS1	—	COM	LCD COM 输出
PC0/SEG0	PC0	PCPU PCS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG0	PCS0	—	SEG	LCD SEG 输出
PC1/SEG1	PC1	PCPU PCS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG1	PCS0	—	SEG	LCD SEG 输出

引脚名称	功能	OPT	I/T	O/T	说明
PC2/SEG2	PC2	PCPU PCS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG2	PCS0	—	SEG	LCD SEG 输出
PC3/SEG3	PC3	PCPU PCS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG3	PCS0	—	SEG	LCD SEG 输出
PC4/RX/SEG4	PC4	PCPU PCS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	RX	PCS1 IFS	ST	—	UART RX 串行数据输入
	SEG4	PCS1	—	SEG	LCD SEG 输出
PC5/TX/SEG5	PC5	PCPU PCS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	TX	PCS1	—	CMOS	UART TX 串行数据输出
	SEG5	PCS1	—	SEG	LCD SEG 输出
PC6/INT/SEG6	PC6	PCPU PCS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	INT	PCS1 INTEG INTC0 IFS	ST	—	外部中断输入
	SEG6	PCS1	—	SEG	LCD SEG 输出
PC7/SEG7	PC7	PCPU PCS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG7	PCS1	—	SEG	LCD SEG 输出
PD0/CTP/CTPB/ SEG9	PD0	PDPU PDS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	CTP	PDS0	—	CMOS	CTM 输出
	CTPB	PDS0	—	CMOS	CTM 反相输出
	SEG9	PDS0	—	SEG	LCD SEG 输出
PD1/SEG8	PD1	PDPU PDS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	SEG8	PDS0	—	SEG	LCD SEG 输出
VDD/AVDD	VDD	—	PWR	—	数字正电源供电
	AVDD	—	PWR	—	A/D 转换器正电源供电
VSS/AVSS	VSS	—	PWR	—	数字负电源供电
	AVSS	—	PWR	—	A/D 转换器负电源供电

注：I/T：输入类型；
OPT：通过寄存器选项来配置；
ST：施密特触发输入；
NMOS：NMOS 输出；
SEG：LCD SEG 输出；
LXT：低频晶体振荡器。

O/T：输出类型；
PWR：电源；
CMOS：CMOS 输出；
AN：模拟信号；
COM：LCD COM 输出；

极限参数

电源供应电压 ..... V_{SS}-0.3V~6.0V
端口输入电压 ..... V_{SS}-0.3V~V_{DD}+0.3V
储存温度 ..... -60°C~150°C
工作温度 ..... -40°C~85°C
I_{OL} 总电流..... 80mA
I_{OH} 总电流 ..... -80mA
总功耗 500mW

注：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

直流电气特性

以下表格中参数测量结果可能受多个因素影响，如振荡器类型、工作电压、工作频率、引脚负载状况、温度和程序指令等等。

工作电压特性

Ta=-40°C~85°C

符号	参数	测试条件	最小	典型	最大	单位
V_{DD}	工作电压 – HIRC	f_{SYS}=4MHz	1.8	—	5.5	V
	工作电压 – LXT	f_{SYS}=32.768kHz	1.8	—	5.5	V
	工作电压 – LIRC	f_{SYS}=32kHz	1.8	—	5.5	V

工作电流特性

Ta=-40°C~85°C

符号	工作模式	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
I_{DD}	快速模式 – HIRC	3V	f_{SYS}=4MHz	—	1	2	mA
		5V		—	2	3	
	低速模式 – LIRC	3V	f_{SYS}=32kHz	—	10	20	μA
		5V		—	30	50	
	低速模式 – LXT	3V	f_{SYS}=32.768kHz	—	15	25	μA
		5V		—	40	60	

注：当使用该表格电气特性数据时，以下几点需注意：
1. 任何数字输入都设置为非浮空的状态。
2. 所有测量都在无负载且所有外围功能关闭的条件下进行。
3. 无直流电流路径。
4. 所有工作电流数值通过一个连续的 NOP 指令循环程序测得。

待机电流特性

Ta=-40°C~85°C，除非另有说明

符号	待机模式	测试条件		最小	典型	最大	最大 @85°C	单位
		V_{DD}	条件					
I_{STB}	休眠模式	3V	WDT off	—	0.08	0.12	1.40	μA
		5V		—	0.15	0.29	2.20	
		3V	WDT on	—	3	5	6	
		5V		—	5	10	12	
	空闲模式 0 – LIRC	3V	f_{SUB} on	—	3	5	6	μA
		5V		—	5	10	12	
	空闲模式 0 – LXT	3V	f_{SUB} on	—	8	10	11	μA
		5V		—	15	20	22	
		3V	f_{SUB} on，时基 on，LCD on (无负载)，(R_T=1170kΩ 未快速充电，V_A=V_{DD})	—	8	10	11	
		5V		—	15	20	22	
	空闲模式 1 – HIRC	3V	f_{SUB} on，f_{SYS}=4MHz	—	0.8	1.6	1.9	mA
		5V		—	1.0	2.0	2.4	

注：当使用该表格电气特性数据时，以下几点需注意：

1. 任何数字输入都设置为非浮空的状态。
2. 所有测量都在无负载且所有外围功能关闭的条件下进行。
3. 无直流电流路径。
4. 所有待机电流数值都是在 HALT 指令执行后测得，因此 HALT 后停止执行所有指令。

交流电气特性

以下表格中参数测量结果可能受多个因素影响，如振荡器类型、工作电压、工作频率和温度等等。

内部高速振荡器 – HIRC – 频率精确度

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	温度				
f_{HIRC}	HIRC 频率	3V	25°C	-0.4%	4	+0.4%	MHz
		2.2V~3.6V	-10°C~50°C	-0.8%	4	+0.8%	
			-40°C~85°C	-1.5%	4	+1.5%	
		1.8V~3.6V	-10°C~50°C	-0.8%	4	+0.8%	
			-40°C~85°C	-1.5%	4	+1.5%	
		2.2V~5.5V	-10°C~50°C	-0.8%	4	+0.8%	
			-40°C~85°C	-1.5%	4	+1.5%	
		1.8V~5.5V	-40°C~85°C	-1.5%	4	+1.5%	

内部低速振荡器电气特性 – LIRC

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	温度				
f_{LIRC}	LIRC 频率	2.2V~5.5V	-40°C~85°C	-10%	32	+10%	kHz
t_{START}	LIRC 启动时间	—	-40°C~85°C	—	—	100	μs

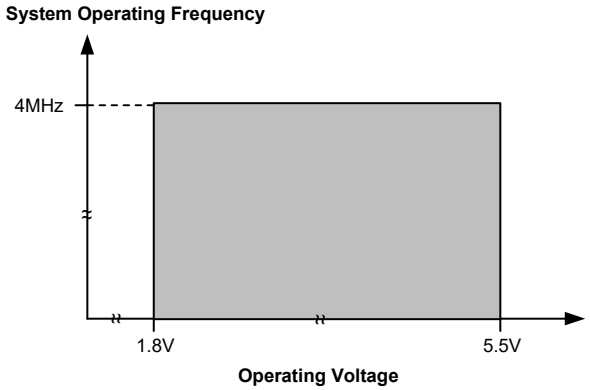
低速晶体振荡器电气特性 – LXT

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
f_{LXT}	振荡器频率	1.8V~5.5V	—	—	32.768	—	kHz
Duty Cycle	占空比	—	—	40	—	60	%
t_{START}	LXT 启动时间	3V	—	—	—	1000	ms
		5V	—	—	—	1000	
R_{NEG}	负阻 (注)	1.8V	—	3×ESR	—	—	Ω
I_{LXT}	LXT 使能的额外电流	3V	LXTSP=0	—	—	3	μA
			LXTSP=1	—	—	5	
		5V	LXTSP=0	—	—	6	
			LXTSP=1	—	—	10	

注：C1、C2 和 R_P 为外部元器件。C1=C2=10pF，R_P=10MΩ，C_L=7pF，ESR=30kΩ。

工作频率特性曲线



系统上电时间电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
t_{SST}	系统启动时间 (从 f_{SYS} off 的状态下唤醒)	—	$f_{SYS}=f_H\sim f_H/64$，$f_H=f_{HIRC}$	—	16	—	t_{HIRC}
		—	$f_{SYS}=f_{SUB}=f_{LXT}$	—	1024	—	t_{LXT}
		—	$f_{SYS}=f_{SUB}=f_{LIRC}$	—	2	—	t_{LIRC}
	系统启动时间 (从 f_{SYS} on 的状态下唤醒)	—	$f_{SYS}=f_H\sim f_H/64$，$f_H=f_{HIRC}$	—	2	—	t_H
		—	$f_{SYS}=f_{SUB}=f_{LIRC}$	—	2	—	t_{SUB}
	系统速度切换时间 (快速模式 → 低速模式或 低速模式 → 快速模式)	—	f_{HIRC} off → on	—	16	—	t_{HIRC}
		—	f_{LXT} off → on	—	1024	—	t_{LXT}
t_{RSTD}	系统复位延迟时间 (上电复位或 LVR 硬件复位)	—	RR_{POR}=5V/ms	42	48	54	ms
	系统复位延迟时间 (LVRC/WDTC 软件复位)	—	—				
	系统复位延迟时间 (WDT 溢出复位)	—	—	14	16	18	ms
t_{SRESET}	软件复位最小脉宽	—	—	45	90	120	μs

注：1. 系统启动时间里提到的 f_{SYS} on/off 状态取决于工作模式类型以及所选的系统时钟振荡器。更多相关细节请参考工作模式章节。

2. t_{HIRC} 等符号所表示的时间单位，是对应频率值的倒数，相关频率值在前面表格有说明。例如，$t_{HIRC}=1/f_{HIRC}$，$t_{LIRC}=1/f_{LIRC}$ 等等。

3. 若 LIRC 被选择作为系统时钟源且在休眠模式下 LIRC 关闭，则上面表格中对应 t_{SST} 数值还需加上 LIRC 频率表格里提供的 LIRC 启动时间 t_{START}。

4. 系统速度切换时间实际上是指新使能的振荡器的启动时间。

输入 / 输出口电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{IL}	I/O 口或输入引脚低电平输入电压	5V	—	0	—	1.5	V
		—	—	0	—	$0.2V_{DD}$	
V_{IH}	I/O 口或输入引脚低电平输入电压	5V	—	3.5	—	5.0	V
		—	—	$0.8V_{DD}$	—	V_{DD}	
I_{OL}	I/O 引脚灌电流	3V	$V_{OL}=0.1V_{DD}$	16	32	—	mA
		5V		32	65	—	
I_{OH}	I/O 引脚源电流	3V	$V_{OH}=0.9V_{DD}$	-4	-8	—	mA
		5V		-8	-16	—	
R_{PH}	I/O 口上拉电阻 (注)	3V	LVPU=0，PxPU=FFH (Px: PA, PB, PC, PD)	20	60	100	kΩ
		5V		10	30	50	
		3V	LVPU=1，PxPU=FFH (Px: PA, PB, PC, PD)	6.67	15.00	23.00	
		5V		3.5	7.5	12.0	

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
I_{LEAK}	输入漏电流	5V	$V_{IN}=V_{DD}$ 或 $V_{IN}=V_{SS}$	—	—	±1	μA
t_{TCK}	CTCK 时钟输入最小脉宽	—	—	0.3	—	—	μs
t_{INT}	中断输入引脚最小输入脉宽	—	—	10	—	—	μs

注：R_{PH} 内部上拉电阻值的计算方法是：将引脚接地并设置为输入且使能上拉电阻功能，然后在特定电源电压下测量该引脚上的电流，最后电压除以测量的电流值从而得到此上拉电阻值。

存储器电气特性

Ta=-40°C~85°C，除非另有说明

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
Flash 程序存储器 / 模拟 EEPROM 存储器							
V_{DD}	读工作电压	—	—	1.8	—	5.5	V
	擦 / 写工作电压	—	Ta=25°C	1.8	—	5.5	
t_{DEW}	擦 / 写时间 – Flash 程序存储器	5V	Ta=25°C	—	2	3	ms
	擦 / 写时间 – 模拟 EEPROM 存储器	—	EWRTS[1:0]=00B	—	2	3	ms
		—	EWRTS[1:0]=01B	—	4	6	
		—	EWRTS[1:0]=10B	—	8	12	
		—	EWRTS[1:0]=11B	—	16	24	
E_P	电容耐久性	—	—	10K	—	—	E/W
t_{RETD}	ROM 数据保存时间	—	Ta=25°C	—	40	—	Year
RAM 数据存储器							
V_{DD}	读 / 写工作电压	—	—	V_{DDmin}	—	V_{DDmax}	V
V_{DR}	RAM 数据保存电压	—	单片机处于休眠模式	1	—	—	V

注：模拟 EEPROM 擦 / 写操作只有在 f_{SYS} 时钟频率大于等于 2MHz 时才可执行。

LVR 电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{LVR}	低电压复位电压	—	LVR 使能，电压为 1.7V	-5%	1.7	+5%	V
I_{LVRBG}	工作电流	3V	LVR 使能，V_{LVR}=1.7V	—	—	15	μA
		5V		—	15	25	
I_{LVR}	LVR 使能的额外电流	5V	VBGEN=0	—	—	25	μA
t_{LVR}	产生 LVR 复位的低电压最短保持时间	—	—	120	240	480	μs

内部参考电压特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
I_{BG}	Bandgap 参考电压使能的额外电流	—	VBGEN=1，LVR 除能	—	—	2	μA
t_{BGS}	V_{BG} 开启稳定时间	—	无负载	—	—	50	μs

注：V_{BG} 电压可用作 A/D 转换器内部 OPA 输入信号。

A/D 转换器电气特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{ADI}	A/D 转换器输入电压	—	—	0	—	V_{REF}	V
V_{REF}	A/D 转换器参考电压	—	—	1.8	—	V_{DD}	V
N_R	分辨率	—	—	—	—	10	Bit
DNL	非线性微分误差	—	V_{REF}=V_{DD}，t_{ADCK}=0.5μs	-1.5	—	+1.5	LSB
INL	非线性积分误差	—	V_{REF}=V_{DD}，t_{ADCK}=0.5μs	-2	—	+2	LSB
I_{ADC}	A/D 转换器使能的额外电流	1.8V	无负载，t_{ADCK}=0.5μs	—	300	420	μA
		3V		—	340	500	
		5V		—	500	700	
t_{ADCK}	A/D 转换器时钟周期	—	—	0.5	—	10.0	μs
t_{ON2ST}	A/D 转换器 On-to-Start 时间	—	—	4	—	—	μs
t_{ADC}	A/D 转换时间 (包括 A/D 采样和保持时间)	—	—	—	14	—	t_{ADCK}
I_{OPA}	OPA 使能的额外电流	3V	无负载	—	390	550	μA
		5V		—	500	650	
V_{OR}	OPA 最大输出电压范围	3V	—	V_{SS} +0.1	—	V_{DD} -0.1	V
		5V		V_{SS} +0.1	—	V_{DD} -0.1	
V_{VR}	OPA 固定输出电压	1.8V ~5.5V	—	-5%	1.6	+5%	V

LCD 电气特性

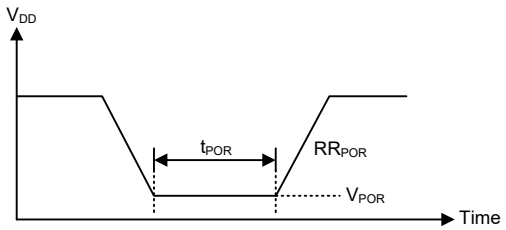
Ta=-40°C~85°C，除非另有说明

符号	参数	测试条件		最小	典型	最大	最大 @85°C	单位
		V_{DD}	条件					
V_{IN}	LCD 工作电压	—	V_{DD} 提供电源电压 PLCD[3:0]=1xxxB	2.1	—	5.5	—	V
I_{LCD}	LCD 使能的额外电流	3V	R_T=1170kΩ，无负载， V_A=V_{DD}，1/3 Bias， LCDEN=1， LCD 波形类型 = A 型 LCD RAM 数值 = 5Ah	—	3.0	4.1	4.5	μA
		5V		—	5.0	6.8	7.5	
		3V	R_T=225kΩ，无负载， V_A=V_{DD}，1/3 Bias， LCDEN=1， LCD 波形类型 = A 型 LCD RAM 数值 = 5Ah	—	15.0	20.1	23.0	
		5V		—	25.0	33.5	37.0	
		3V	R_T=60kΩ，无负载， V_A=V_{DD}，1/3 Bias， LCDEN=1， LCD 波形类型 = A 型 LCD RAM 数值 = 5Ah	—	60	79	87	
		5V		—	100.0	131.6	146.0	
I_{LCDOL}	LCD COM 和 SEG 灌电流	3V	V_{OL}=0.1V_{DD}	210	420	—	—	μA
		5V		350	700	—	—	
I_{LCDOH}	LCD COM 和 SEG 源电流	3V	V_{OH}=0.9V_{DD}	-80	-160	—	—	μA
		5V		-180	-360	—	—	

上电复位特性

Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{POR}	上电复位电压	—	—	—	—	100	mV
RR_{POR}	上电复位电压速率	—	—	0.035	—	—	V/ms
t_{POR}	V_{DD} 保持为 V_{POR} 的最小时间	—	—	1	—	—	ms



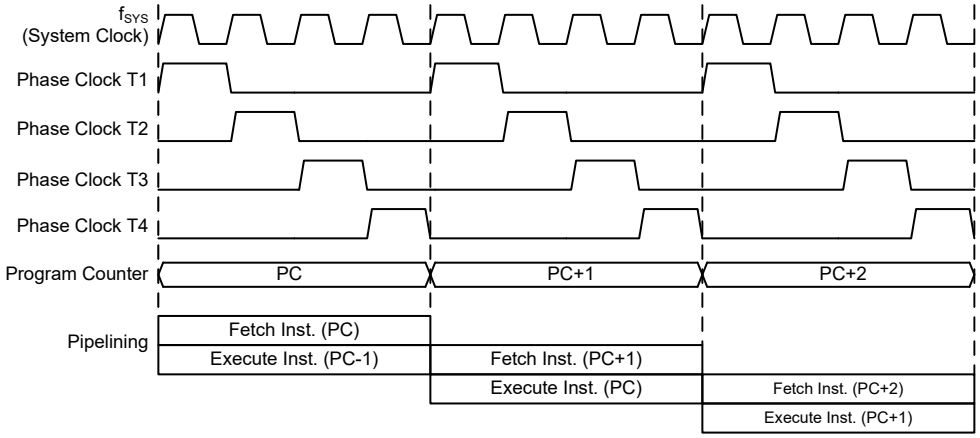
系统结构

内部系统结构是 Holtek 单片机具有良好性能的主要因素。由于采用 RISC 结构，此单片机具有高运算速度和高性能的特点。通过流水线的方式，指令的获取和执行同时进行，此举使得除了跳转和调用指令需多一个指令周期外，其它大部分指令都能分别在一个指令周期内完成。8 位 ALU 参与指令集中所有的运算，它可完成算术运算、逻辑运算、移位、递增、递减和分支等功能，而内部的数据路径则是以通过累加器和 ALU 的方式加以简化。有些寄存器在数据存储器中被实现，且可以直接或间接寻址。简单的寄存器寻址方式和结构特性，确保了在提供具有较大可靠度和灵活性的 I/O 和 A/D 控制系统时，仅需要少数的外部器件。使得该单片机适用于低成本和大量生产的控制应用。

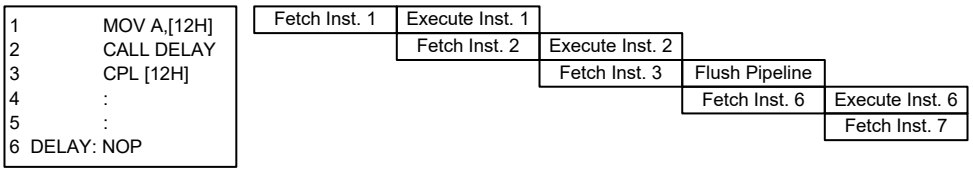
时序和流水线结构

主系统时钟由 LXT，HIRC 或 LIRC 振荡器提供，它被细分为 T1~T4 四个内部产生的非重叠时序。在 T1 时间，程序计数器自动加一并抓取一条新的指令。剩下的时间 T2~T4 完成译码和执行功能，因此，一个 T1~T4 时钟周期构成一个指令周期。虽然指令的抓取和执行发生在连续的指令周期，但单片机流水线结构会保证指令在一个指令周期内被有效执行。除非程序计数器的内容被改变，如子程序的调用或跳转，在这种情况下指令将需要多一个指令周期的时间去执行。

如果指令牵涉到分支，例如跳转或调用等指令，则需要两个指令周期才能完成指令执行。需要一个额外周期的原因是程序先用一个周期取出实际要跳转或调用的地址，再用另一个周期去实际执行分支动作，因此用户需要特别考虑额外周期的问题，尤其是在执行时间要求较严格的时候。



系统时序和流水线



指令捕捉

程序计数器

在程序执行期间，程序计数器用来指向下一个要执行的指令地址。除了“JMP”和“CALL”指令需要跳转到一个非连续的程序存储器地址之外，它会在每条指令执行完成以后自动加一。只有较低的 8 位，即所谓的程序计数器低字节寄存器 PCL，可以被用户直接读写。

当执行的指令要求跳转到不连续的地址时，如跳转指令、子程序调用、中断或复位等，单片机通过加载所需要的地址到程序寄存器来控制程序，对于条件跳转指令，一旦条件符合，在当前指令执行时取得的下一条指令将会被舍弃，而由一个空指令周期来取代。

程序计数器	
高字节	低字节 (PCL)
PC10~PC8	PCL7~PCL0

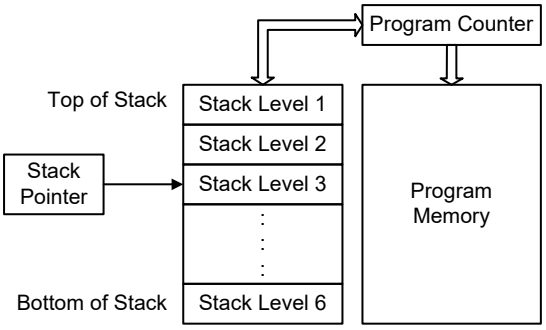
程序计数器的低字节，即程序计数器的低字节寄存器 PCL，可以通过程序控制，且它是可以读取和写入的寄存器。通过直接写入数据到这个寄存器，一个程序短跳转可直接执行，然而只有低字节的操作是有效的，跳转被限制在存储器的当前页中，即 256 个存储器地址范围内，当这样一个程序跳转要执行时，会插入一个空指令周期。程序计数器的低字节可由程序直接进行读取，PCL 的使用可能引起程序跳转，因此需要额外的指令周期。

堆栈

堆栈是一个特殊的存储空间，用来存储程序计数器中的内容。该单片机有 6 层堆栈，堆栈既不是数据部分也不是程序空间部分，而且它既不是可读取也不是可写入的。当前层由堆栈指针 (SP) 加以指示，同样也是不可读写的。在子程序调用或中断响应服务时，程序计数器的内容被压入到堆栈中。当子程序或中断响应结束时，返回指令 (RET 或 RETI) 使程序计数器从堆栈中重新得到它以前的值。当一个芯片复位后，堆栈指针将指向堆栈顶部。

如果堆栈已满，且有非屏蔽的中断发生，中断请求标志会被置位，但中断响应将被禁止。当堆栈指针减少 (执行 RET 或 RETI)，中断将被响应。这个特性提供程序设计者简单的方法来预防堆栈溢出。然而即使堆栈已满，CALL 指令仍然可以被执行，而造成堆栈溢出。使用时应避免堆栈溢出的情况发生，因为这可能导致不可预期的程序分支指令执行错误。

若堆栈溢出，则首个存入堆栈的程序计数器数据将会丢失。



算术逻辑单元 – ALU

算术逻辑单元是单片机中很重要的部分，执行指令集中的算术和逻辑运算。ALU 连接到单片机的数据总线，在接收相关的指令码后执行需要的算术与逻辑操作，并将结果存储在指定的寄存器，当 ALU 计算或操作时，可能导致进位、借位或其它状态的改变，而相关的状态寄存器会因此更新内容以显示这些改变，ALU 所提供的功能如下：

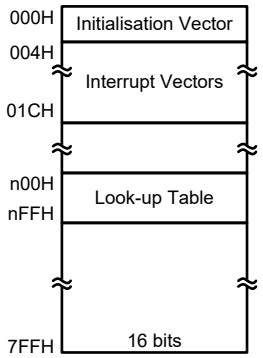
- 算术运算：ADD，ADDM，ADC，ADCM，SUB，SUBM，SBC，SBCM，DAA
- 逻辑运算：AND，OR，XOR，ANDM，ORM，XORM，CPL，CPLA
- 移位运算：RRA，RR，RRCA，RRC，RLA，RL，RLCA，RLC
- 递增和递减：INCA，INC，DECA，DEC
- 分支判断：JMP，SZ，SZA，SNZ，SIZ，SDZ，SIZA，SDZA，CALL，RET，RETI

Flash 程序存储器

程序存储器用来存放用户代码即储存程序。程序存储器为 Flash 类型意味着可以多次重复编程，方便用户使用同一芯片进行程序的修改。使用适当的单片机编程工具，此单片机提供用户灵活便利的调试方法和项目开发规划及更新。

结构

程序存储器的容量为 2K×16 位，程序存储器用程序计数器来寻址，其中也包含数据、表格和中断入口。数据表格可以设定在程序存储器的任何地址，由表格指针来寻址。



程序存储器结构

特殊向量

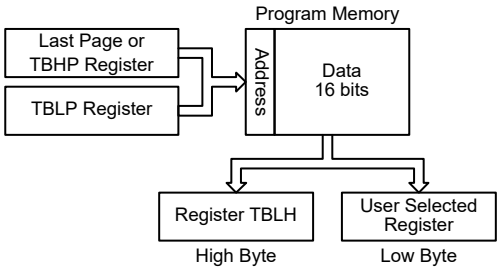
程序存储器内部某些地址保留用做诸如复位和中断入口等特殊用途。地址 000H 是芯片复位后的程序起始地址。在芯片复位之后，程序将跳到这个地址并开始执行。

查表

程序存储器中的任何地址都可以定义成一个表格，以便储存固定的数据。使用表格时，表格指针必须先行设定，其方式是将表格的地址放在表格指针寄存器 TBLP 和 TBHP 中。这两个寄存器定义表格总的地址。

在设定完表格指针后，表格数据可以使用如“TABRD [m]”或“TABRDL [m]”等指令分别从程序存储器查表读取。当这些指令执行时，程序存储器中表格数据低字节，将被传送到使用者所指定的数据存储器 [m]，程序存储器中表格数据的高字节，则被传送到 TBLH 特殊寄存器，而高字节中未使用的位将被读取为“0”。

下图是查表中寻址 / 数据流程：



查表范例

以下范例说明表格指针和表格数据如何被定义和执行。这个例子使用的表格数据用 ORG 伪指令储存在存储器中。ORG 指令的值“700H”指向的地址是 2K 程序存储器中最后一页的起始地址。表格指针低字节寄存器的初始值设为 06H，这可保证从数据表格读取的第一笔数据位于程序存储器地址 706H，即最后一页起始地址后的第六个地址。值得注意的是，假如“TABRD [m]”指令被使用，则表格指针指向 TBLP 和 TBHP 寄存器所指定的地址。在这个例子中，表格数据的高字节等于零，而当“TABRD [m]”指令被执行时，此值将会自动的被传送到 TBLH 寄存器。

TBLH 寄存器为只读寄存器，不能重新储存，若主程序和中断服务程序都使用表格读取指令，应该注意它的保护。使用表格读取指令，中断服务程序可能会改变 TBLH 的值，若随后在主程序中再次使用这个值，则会发生错误，因此建议避免同时使用表格读取指令。然而在某些情况下，如果同时使用表格读取指令是不可避免的，则在执行任何主程序的表格读取指令前，中断应该先除能。另外要注意的是所有与表格相关的指令，都需要两个指令周期去完成操作。

表格读取程序范例

```
tempreg1 db ?       ; temporary register #1
tempreg2 db ?       ; temporary register #2
:
:
mov a,06h           ; initialise low table pointer - note that this address
                    ; is referenced
mov tblp,a          ; to the last page or the page that tbhp pointed
mov a,03h           ; initialise high table pointer
mov tbhp,a
:
:
tabrd tempreg1      ; transfers value in table referenced by table pointer,
                    ; data at program memory address "706H" transferred to
                    ; tempreg1 and TBLH
dec tblp            ; reduce value of table pointer by one
tabrd tempreg2      ; transfers value in table referenced by table pointer,
                    ; data at program memory address "705H" transferred to
                    ; tempreg2 and TBLH, in this example the data "1AH" is
```

```
                    ; transferred to tempreg1 and data "0FH" to register
                    ; tempreg2
                    ; the value "00H" will be transferred to the high byte
                    ; register TBLH
:
:
org 700h            ; sets initial address of program memory
dc 00Ah, 00Bh, 00Ch, 00Dh, 00Eh, 00Fh, 01Ah, 01Bh
```

在线烧录 – ICP

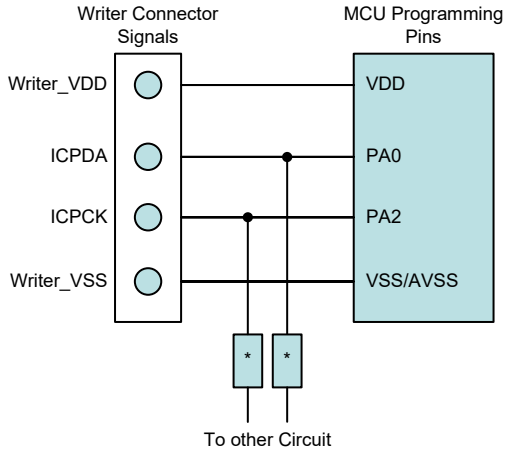
提供 Flash 型程序存储器，用户可便利地对同一芯片进行程序的更新和修改。

另外，Holtek 单片机提供 4 线接口的在线烧录方式。用户可将进行过烧录或未经过烧录的单片机芯片连同电路板一起制成，最后阶段进行程序的更新和程序的烧录，在无需拔出并重新插入芯片的情况下方便地保持程序为最新版。

Holtek 烧录器引脚名称	MCU 在线烧录引脚名称	引脚说明
ICPDA	PA0	烧录串行数据 / 地址
ICPCK	PA2	烧录时钟
VDD	VDD/AVDD	电源
VSS	VSS/AVSS	地

程序存储器可以通过 4 线的接口在线进行烧录。其中一条线用于数据串行下载或上传、一条线用于串行时钟、剩下两条用于提供电源。芯片在线烧录的详细使用说明超出此文档的描述范围，将由专门的参考文献提供。

烧录过程中，用户必须确保 ICPDA 和 ICPCK 这两个引脚没有连接至其它输出脚。



注：* 可能为电阻或电容。若为电阻则其值必须大于 1kΩ，若为电容则其必须小于 1nF。

片上调试 – OCDS

EV 芯片 HT67V2432 用于 HT67F2432 单片机仿真。EV 芯片提供片上调试功能 (OCDS) 用于开发过程中的单片机调试。除了片上调试功能外，单片机和 EV 芯片在功能上几乎是兼容的。用户可将 OCDSDA 和 OCDSCK 引脚连接至 Holtek HT-IDE 开发工具，从而实现 EV 芯片对单片机的仿真。OCDSDA 引脚为 OCDS 数据 / 地址输入 / 输出脚，OCDSCK 引脚为 OCDS 时钟输入脚。当用户用 EV 芯片进行调试时，OCDSDA 和 OCDSCK 引脚上的其它共用功能在 EV 芯片无效。由于这两个 OCDS 引脚与 ICP 引脚共用，因此在线烧录时仍用作 Flash 存

储器烧录引脚。关于 OCDS 功能的详细描述，请参考“Holtek e-Link for 8-bit MCU OCDS 用户手册”文件。

Holtek e-Link 引脚名称	EV 芯片引脚名称	引脚说明
OCDSDA	OCDSDA	片上调试串行数据 / 地址输入 / 输出
OCDSCK	OCDSCK	片上调试时钟输入
VDD	VDD/AVDD	电源
VSS	VSS/AVSS	地

数据存储器

数据存储器是内容可更改的 8 位 RAM 内部存储器，用来储存临时数据。

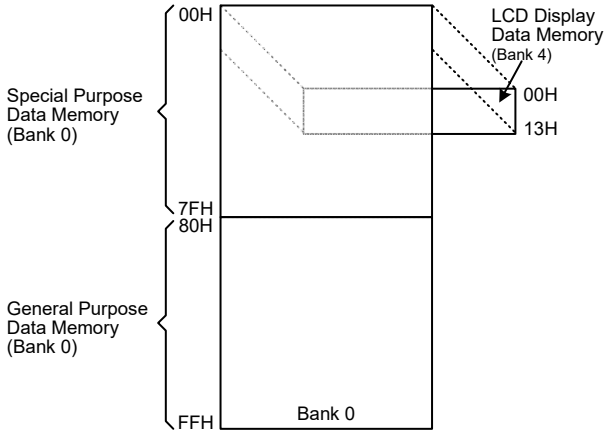
数据存储器分为两种类型，第一种是特殊功能数据存储器。这些寄存器有固定的地址且与单片机的正确操作密切相关。大多特殊功能寄存器都可在程序控制下直接读取和写入，但有些被加以保护。第二种数据存储器是做一般用途使用，都可在程序控制下进行读取和写入。

结构

数据存储器具有两个 Bank，可在 8-bit 的存储器中实现。数据存储器 Bank 0 分为两类，即特殊功能数据存储器和通用数据存储器。特殊功能数据存储器地址范围为 00H~7FH，而通用数据存储器地址范围为 80H~FFH。LCD 显示数据存储器位于 Bank 4 的 00H~13H。

特殊功能数据存储器		通用数据存储器		LCD 显示数据存储器
位于 Bank	Bank：地址	容量	Bank：地址	Bank：地址
0	0：00H~7FH	128×8	0：80H~FFH	4：00H~13H

数据存储器概要



数据存储器结构

通用数据存储器

所有的单片机程序需要一个读 / 写的存储区，让临时数据可以被储存和再使用，该 RAM 区域就是通用数据存储器。这个数据存储区可让使用者进行读取和写入的操作。使用位操作指令可对个别的位做置位或复位的操作，较大地方便了用户在数据存储器内进行位操作。

特殊功能数据存储器

这个区域的数据存储器是存放特殊寄存器的，这些寄存器与单片机的正确操作密切相关，大多数的寄存器可进行读取和写入，只有一些是被写保护而只能读取的，相关细节的介绍请参看有关特殊功能寄存器的部分。要注意的是，任何读取指令对存储器中未定义的地址进行读取将返回“00H”。

	Bank 0		Bank 0
00H	IAR0	40H	UCR2
01H	MP0	41H	TXR_RXR
02H	IAR1	42H	BRG
03H	MP1	43H	
04H	BP	44H	CTMC0
05H	ACC	45H	CTMC1
06H	PCL	46H	CTMDL
07H	TBLP	47H	CTMDH
08H	TBLH	48H	CTMAL
09H	TBHP	49H	CTMAH
0AH	STATUS	4AH	
0BH		4BH	PSCR
0CH	LVRC	4CH	TB0C
0DH	VBGC	4DH	TB1C
0EH		4EH	INTEG
0FH	RSTFC	4FH	INTC0
10H	SCC	50H	INTC1
11H	HIRCC	51H	
12H	LXTC	52H	LCDC0
13H		53H	LCDC1
14H	PA	54H	
15H	PAC	55H	PAS0
16H	PAPU	56H	PAS1
17H	PAWU	57H	PBS0
18H	LVPUC	58H	PBS1
19H	WDTC	59H	PCS0
1AH		5AH	PCS1
1BH	PB	5BH	PDS0
1CH	PBC	5CH	
1DH	PBPU	5DH	IFS
1EH		5EH	
1FH	PC	5FH	
20H	PCC	60H	
21H	PCPU	61H	
22H		62H	
23H	PD	63H	
24H	PDC	64H	
25H	PDPU	65H	
26H		66H	
27H	SADOL	67H	
28H	SADOH	68H	
29H	SADC0	69H	
2AH	SADC1	6AH	
2BH		6BH	
2CH	ECR	6CH	
2DH	EAR	6DH	
2EH	ED0L	6EH	
2FH	ED0H	6FH	
30H	ED1L	70H	
31H	ED1H	71H	
32H	ED2L	72H	
33H	ED2H	73H	
34H	ED3L	74H	
35H	ED3H	75H	
36H		76H	
37H	TSR0	77H	
38H	TSR1	78H	
39H	CARL0	79H	
3AH	CARL1	7AH	
3BH	CARH0	7BH	
3CH	CARH1	7CH	
3DH		7DH	
3EH	USR	7EH	
3FH	UCR1	7FH	

: Unused, read as 00H

特殊功能数据存储器结构

特殊功能寄存器

大部分特殊功能寄存器的细节将在相关功能章节描述，但有几个寄存器需在此章节单独描述。

间接寻址寄存器 – IAR0, IAR1

间接寻址寄存器 IAR0 和 IAR1 的地址虽位于数据存储区，但其并没有实际的物理地址。间接寻址的方法使用这些间接寻址寄存器和存储器指针做数据操作，以取代定义实际存储器地址的直接存储器寻址方法。在间接寻址寄存器 IAR0 和 IAR1 上的任何动作，将对存储器指针 MP0 和 MP1 所指定的存储器地址产生对应的读 / 写操作。它们总是成对出现，IAR0 和 MP0 可以访问 Bank 0，而 IAR1 和 MP1 可以访问任何 Bank。因为这些间接寻址寄存器不是实际存在的，直接读取将返回“00H”的结果，而直接写入此寄存器则不做任何操作。

存储器指针 – MP0, MP1

该单片机提供两个存储器指针，即 MP0 和 MP1。由于这些指针在数据存储器中能像普通的寄存器一般被操作，因此提供了一个寻址和数据追踪的有效方法。当对相关间接寻址寄存器进行任何操作时，单片机指向的实际地址是由存储器指针 MP0 所指定的地址，此时间接寻址寄存器 IAR0 用于访问 Bank 0 中的数据，而 MP1 和 IAR1 可访问所有的 Bank。根据 BP 寄存器中 DMBP2~DMBP0 位选择所需的数据存储区。直接寻址只能在 Bank 0 中使用，而 MP1 和 IAR1 可用于间接访问所有 Bank。

以下例子说明如何清除一个具有 4 个 RAM 地址的内容，它们已事先定义成地址 adres1 到 adres4。

间接寻址程序举例

```
data .section ´data´
adres1  db ?
adres2  db ?
adres3  db ?
adres4  db ?
block   db ?
code .section at 0 ´code´
org 00h
start:
    mov a, 04h              ; setup size of block
    mov block, a
    mov a, offset adres1    ; Accumulator loaded with first RAM address
    mov mp0, a              ; setup memory pointer with first RAM address
loop:
    clr IAR0                ; clear the data at address defined by MP0
    inc mp0                 ; increment memory pointer
    sdz block               ; check if last memory location has been cleared
    jmp loop
continue:
```

在上面的例子中有一点值得注意，即并没有确定 RAM 地址。

存储区指针 – BP

该单片机数据存储器被分为两个 Bank，即 Bank 0 和 Bank 4，可以通过设置存储区指针 BP 值来访问不同的数据存储区。BP 寄存器中的 DMBP2~DMBP0 用于选择数据存储区的 Bank。

复位后，数据存储器会初始化到 Bank 0，但是在空闲 / 休眠模式下的 WDT 溢出复位，不会改变通用数据存储器的存储区号。数据存储器的直接寻址总是访问 Bank 0，不影响存储区指针的值。要访问 Bank 0 外的 Bank，则必须要使用间接寻址方式。

- **BP 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	DMBP2	DMBP1	DMBP0
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	0	0	0

Bit 7~3　未定义，读为“0”

Bit 2~0　**DMBP2~DMBP0**：数据存储区选择
000：Bank 0
001~011：保留
100：Bank 4
101~111：保留

累加器 – ACC

对任何单片机来说，累加器是相当重要的，且与 ALU 所完成的运算有密切关系，所有 ALU 得到的运算结果都会暂时存在 ACC 累加器里。若没有累加器，ALU 必须在每次进行如加法、减法和移位的运算时，将结果写入到数据存储器，这样会造成程序编写和时间的负担。另外数据传送也常常牵涉到累加器的临时储存功能，例如在使用者定义的一个寄存器和另一个寄存器之间传送数据时，由于两个寄存器之间不能直接传送数据，因此必须通过累加器来传送数据。

程序计数器低字节寄存器 – PCL

为了提供额外的程序控制功能，将程序计数器低字节规划在数据存储器的特殊功能区域内，通过对此寄存器进行操作，便可直接跳转到其它程序地址。直接给 PCL 寄存器赋值将导致程序直接跳转到程序存储器的某一地址，然而由于寄存器只有 8 位长度，因此只允许在本页的程序存储器范围内进行跳转。注意，当执行此操作时，会插入一个空指令周期。

表格寄存器 – TBLP, TBHP, TBLH

这三个特殊功能寄存器用于对存储在程序存储器中的表格进行操作。TBLP 和 TBHP 为表格指针，指向表格数据存储的地址。它们的值必须在任何表格读取指令执行前预先设定，由于它们的值可以被如“INC”或“DEC”的指令所改变，这就提供了一种简便的方法对表格数据进行读取。表格读取数据指令执行之后，表格数据高字节存储在 TBLH 中。其中要注意的是，表格数据低字节会被传送到使用者指定的地址。

状态寄存器 – STATUS

这 8 位的状态寄存器由零标志位 (Z)、进位标志位 (C)、辅助进位标志位 (AC)、溢出标志位 (OV)、暂停标志位 (PDF) 和看门狗定时器溢出标志位 (TO) 组成。这些算术 / 逻辑操作和系统运行标志位是用来记录单片机的运行状态。

除了 PDF 和 TO 标志外，状态寄存器中的位像其它大部分寄存器一样可以被改变。任何数据写入到状态寄存器将不会改变 TO 或 PDF 标志位。另外，执行不同的指令后，与状态寄存器有关的运算可能会得到不同的结果。TO 标志位只会受系统上电、看门狗溢出或执行“CLR WDT”或“HALT”指令影响。PDF 标志位只会受执行“HALT”或“CLR WDT”指令或系统上电影响。

Z、OV、AC 和 C 标志位通常反映最近运算的状态。

- C：当加法运算的结果产生进位，或减法运算的结果没有产生借位时，则 C 被置位，否则 C 被清零，同时 C 也会被带进位的移位指令所影响。
- AC：当低半字节加法运算的结果产生进位，或低半字节减法运算的结果没有产生借位时，AC 被置位，否则 AC 被清零。
- Z：当算术或逻辑运算结果是零时，Z 被置位，否则 Z 被清零。
- OV：当运算结果高两位的进位状态异或结果为 1 时，OV 被置位，否则 OV 被清零。
- PDF：系统上电或执行“CLR WDT”指令会清零 PDF，而执行“HALT”指令则会置位 PDF。
- TO：系统上电或执行“CLR WDT”或“HALT”指令会清零 TO，而当 WDT 溢出则会置位 TO。

另外，当进入一个中断程序或执行子程序调用时，状态寄存器不会自动压入到堆栈保存。假如状态寄存器的内容是重要的且子程序可能改变状态寄存器的话，则需谨慎的去做正确的储存。

- **STATUS 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	TO	PDF	OV	Z	AC	C
R/W	—	—	R	R	R/W	R/W	R/W	R/W
POR	—	—	0	0	x	x	x	x

“x”：未知

Bit 7~6　未定义，读为“0”

Bit 5　**TO**：看门狗溢出标志位
0：系统上电或执行“CLR WDT”或“HALT”指令后
1：看门狗溢出发生

Bit 4　**PDF**：暂停标志位
0：系统上电或执行“CLR WDT”指令后
1：执行“HALT”指令

Bit 3　**OV**：溢出标志位
0：无溢出
1：运算结果高两位的进位状态异或结果为 1

Bit 2　**Z**：零标志位
0：算术或逻辑运算结果不为 0
1：算术或逻辑运算结果为 0

Bit 1　**AC**：辅助进位标志位
0：无辅助进位
1：在加法运算中低四位产生了向高四位进位，或减法运算中低四位不发生从高四位借位

Bit 0　**C**：进位标志位
0：无进位
1：如果在加法运算中结果产生了进位，或在减法运算中结果不发生借位
C 标志位也受循环移位指令的影响。

模拟 EEPROM 数据存储器

该单片机内建模拟 EEPROM 数据存储器。由于其非易失的存储结构，即使在电源掉电的情况下存储器内的数据仍然保存完好。这种存储区扩展了存储器空间，对设计者来说增加了许多新的应用机会。模拟 EEPROM 可以用来存储产品编号、校准值、用户特定数据、系统配置参数或其它产品信息等。

模拟 EEPROM 数据存储器结构

模拟 EEPROM 数据存储器容量为 32×16 位。该模拟 EEPROM 以页为单位进行擦操作，以字为单位进行读 / 写操作。每页的大小为 16 个字。注意，在执行写操作之前必须先执行擦操作。

操作	格式
擦除	1 页 / 次
写入	4 字 / 次
读取	1 字 / 次
注：1 页 = 16 字	

模拟 EEPROM 擦 / 写 / 读格式

擦除页	EAR4	EAR[3:0]
0	0	xxxx
1	1	xxxx

“x”：无关

擦除页序号及选择

写单元	EAR[4:2]	EAR[1:0]
0	000	xx
1	001	xx
2	010	xx
3	011	xx
4	100	xx
5	101	xx
6	110	xx
7	111	xx

“x”：无关

写单位序号及选择

模拟 EEPROM 寄存器

内部模拟 EEPROM 数据存储器的操作可通过一系列寄存器控制，分别为地址寄存器 EAR、数据寄存器 ED0L/ED0H~ED3L/ED3H 和一个控制寄存器 ECR。

寄存器名称	位							
	7	6	5	4	3	2	1	0
EAR	—	—	—	EAR4	EAR3	EAR2	EAR1	EAR0
ED0L	D7	D6	D5	D4	D3	D2	D1	D0
ED0H	D15	D14	D13	D12	D11	D10	D9	D8
ED1L	D7	D6	D5	D4	D3	D2	D1	D0
ED1H	D15	D14	D13	D12	D11	D10	D9	D8
ED2L	D7	D6	D5	D4	D3	D2	D1	D0
ED2H	D15	D14	D13	D12	D11	D10	D9	D8
ED3L	D7	D6	D5	D4	D3	D2	D1	D0
ED3H	D15	D14	D13	D12	D11	D10	D9	D8
ECR	EWRTS1	EWRTS0	EEREN	EER	EWREN	EWR	ERDEN	ERD

模拟 **EEPROM** 寄存器列表

- **EAR 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	EAR4	EAR3	EAR2	EAR1	EAR0
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	0	0	0	0	0

Bit 7~5　未定义，读为“0”

Bit 4~0　**EAR4~EAR0**：模拟 EEPROM 地址 bit 4 ~ bit 0

- **ED0L 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0　**D7~D0**：第一个模拟 EEPROM 数据 bit 7 ~ bit 0

- **ED0H 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0　**D15~D8**：第一个模拟 EEPROM 数据 bit 15 ~ bit 8

- **ED1L 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0　**D7~D0**：第二个模拟 EEPROM 数据 bit 7 ~ bit 0

- **ED1H 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D15~D8**：第二个模拟 EEPROM 数据 bit 15 ~ bit 8

- **ED2L 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**：第三个模拟 EEPROM 数据 bit 7 ~ bit 0

- **ED2H 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D15~D8**：第三个模拟 EEPROM 数据 bit 15 ~ bit 8

- **ED3L 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**：第四个模拟 EEPROM 数据 bit 7 ~ bit 0

- **ED3H 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D15~D8**：第四个模拟 EEPROM 数据 bit 15 ~ bit 8

- **ECR 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	EWRTS1	EWRTS0	EEREN	EER	EWREN	EWR	ERDEN	ERD
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **EWRTS1~EWRTS0**：模拟 EEPROM 擦 / 写时间选择
00：2ms
01：4ms
10：8ms
11：16ms

Bit 5 **EEREN**：模拟 EEPROM 擦使能位
0：除能
1：使能
此位为模拟 EEPROM 擦使能位，向模拟 EEPROM 执行擦操作之前需将此位置高。将此位清零时，则禁止向模拟 EEPROM 执行擦操作。

Bit 4 **EER**：模拟 EEPROM 擦控制位
0：擦周期结束
1：开启擦周期
此位为模拟 EEPROM 擦控制位，由应用程序将此位置高将激活擦周期。擦周期结束后，硬件自动将此位清零。当 EEREN 未先置高时，此位置高无效。

Bit 3 **EWREN**：模拟 EEPROM 写使能位
0：除能
1：使能
此位为模拟 EEPROM 写使能位，向模拟 EEPROM 执行写操作之前需将此位置高。将此位清零时，则禁止向模拟 EEPROM 执行写操作。

Bit 2 **EWR**：模拟 EEPROM 写控制位
0：写周期结束
1：开启写周期
此位为模拟 EEPROM 写控制位，由应用程序将此位置高将激活写周期。写周期结束后，硬件自动将此位清零。当 EWREN 未先置高时，此位置高无效。

Bit 1 **ERDEN**：模拟 EEPROM 读使能位
0：除能
1：使能
此位为模拟 EEPROM 读使能位，向模拟 EEPROM 执行读操作之前需将此位置高。将此位清零时，则禁止向模拟 EEPROM 执行读操作。

Bit 0 **ERD**：模拟 EEPROM 读控制位
0：读周期结束
1：开启读周期
此位为模拟 EEPROM 读控制位，由应用程序将此位置高将激活读周期。读周期结束后，硬件自动将此位清零。如果 ERDEN 未先置高，此位置高无效。

注：1. 在同一条指令中 EEREN、EER、EWREN、EWR、ERDEN 和 ERD 不能同时置为“1”。
2. 应注意，当读 / 写 / 擦操作成功启动后，CPU 将停止运行。
3. 在执行擦或写操作之前，先确保 f_{SYS} 时钟频率大于等于 2MHz 且 f_{SUB} 时钟已稳定。
4. 需确保读 / 写 / 擦操作已执行完毕后才可执行其它操作。

擦除模拟 EEPROM 中的数据

擦除模拟 EEPROM 中的数据，要擦除的页地址需先放入 EAR 寄存器中。需注意的是擦除操作每次擦除一页，每页包含 16 个字，因此擦除页地址仅由 EAR 寄存器中的 EAR4 位来指定，与 EAR3~EAR0 值无关。之后将 ECR 寄存器中的擦使能位 EEREN 先置为高以使能擦功能，然后 ECR 寄存器中的 EER 位需立

即置高以开始擦操作，这两条指令必须在两个指令周期内连续执行。总中断位 EMI 在擦周期开始前应当被清零，在一个有效的擦启动步骤完成之后再将其使能。注意当擦操作成功启动，CPU 将停止运行。当擦周期结束，CPU 将恢复执行应用程序。而 EER 位将自动被硬件清零，以告知用户数据已被擦除。执行完擦操作后，模拟 EEPROM 被擦除页的内容将全为“0”。

写数据到模拟 EEPROM

写数据至模拟 EEPROM，所需的写单位地址放入 EAR 寄存器中，要写入的数据需依序存入 ED0L/ED0H~ED3L/ED3H 寄存器对中。需注意的是写入操作每次写入 4 字，因此每次写入地址仅由 EAR 寄存器中的 EAR4~EAR2 位来指定，与 EAR1~EAR0 值无关。之后将 ECR 寄存器中的写使能位 EWREN 先置为高以使能写功能，然后 ECR 寄存器中的 EWR 位需立即置高以开始写操作，这两条指令必须在两个指令周期内连续执行。总中断位 EMI 在写周期开始前应当被清零，在一个有效的写启动步骤完成之后再将其使能。注意当写操作成功启动，CPU 将停止运行。当写周期结束，CPU 将恢复执行应用程序。而 EWR 位将自动被硬件清零，以告知用户数据已被写入模拟 EEPROM。

从模拟 EEPROM 中读取数据

从模拟 EEPROM 中读取数据，要读取的数据的地址需先放入 EAR 寄存器中。ECR 寄存器中的读使能位 ERDEN 先置为高以使能读功能。若 ECR 寄存器中的 ERD 位被置高，一个读周期将开始。注意当读操作成功启动后，CPU 将停止运行。当读周期结束，CPU 将恢复执行应用程序。而 ERD 位将自动被硬件清零，以告知用户已从模拟 EEPROM 中读取到数据。读到的数据在其它读、写或擦操作执行前将一直保留在 ED0H/ED0L 寄存器对中。

编程注意事项

必须注意的是数据不会无意写入模拟 EEPROM。在没有写动作时写使能位被正常清零可以增强保护功能。尽管没有必要，写一个简单的读回程序以检查新写入的数据是否正确还是应该考虑的。EWREN 或 EEREN 位置位后，ECR 寄存器中的 EWR 或 EER 位需立即置位，以确保写或擦周期正确地执行。写或擦周期开始前总中断位 EMI 应先清零，在一个有效的写或擦启动步骤完成之后再将此位重新使能。注意，单片机不应在模拟 EEPROM 执行读、写或擦操作完全完成之前进入空闲或休眠模式，否则模拟 EEPROM 读、写或擦操作将失败。

程序举例

擦除模拟 EEPROM 的一个数据页 – 轮询法

```
MOV  A, EEPROM_ADRES        ; user defined page
MOV  EAR, A
MOV  A, 00H                 ; Erase time=2ms (40H for 4ms, 80H for 8ms,
                            ; C0H for 16ms)
MOV  ECR, A
CLR  EMI
SET  EEREN                  ; set EEREN bit, enable erase operation
SET  EER                    ; start Erase Cycle - set EER bit - executed
                            ; immediately after setting EEREN bit
SET  EMI
BACK:
SZ   EER                    ; check for erase cycle end
JMP  BACK
:
```

写数据到模拟 EEPROM – 轮询法

```
MOV A, EEPROM_ADRES        ; user defined address
MOV EAR, A
MOV A, EEPROM_DATA0_L      ; user defined data
MOV ED0L, A
MOV A, EEPROM_DATA0_H
MOV ED0H, A
MOV A, EEPROM_DATA1_L
MOV ED1L, A
MOV A, EEPROM_DATA1_H
MOV ED1H, A
MOV A, EEPROM_DATA2_L
MOV ED2L, A
MOV A, EEPROM_DATA2_H
MOV ED2H, A
MOV A, EEPROM_DATA3_L
MOV ED3L, A
MOV A, EEPROM_DATA3_H
MOV ED3H, A
MOV A, 00H                 ; Write time=2ms (40H for 4ms, 80H for 8ms,
                           ; C0H for 16ms)
MOV ECR, A
CLR EMI
SET EWREN                  ; set EWREN bit, enable write operation
SET EWR                    ; start Write Cycle - set EWR bit - executed
                           ; immediately after setting EWREN bit
SET EMI
BACK:
SZ  EWR                    ; check for write cycle end
JMP BACK
:
```

从模拟 EEPROM 中读取数据 – 轮询法

```
MOV A, EEPROM_ADRES        ; user defined address
MOV EAR, A
SET ERDEN                  ; set ERDEN bit, enable read operation
SET ERD                    ; start Read Cycle - set ERD bit
BACK:
SZ  ERD                    ; check for read cycle end
JMP BACK
CLR ECR                    ; disable Emulated EEPROM read if no more read
                           ; operations are required
MOV A, ED0L                ; move read data to register
MOV READ_DATA_L, A
MOV A, ED0H
MOV READ_DATA_H, A
```

注：对于每一个读操作，即使地址是连续的，都必须重新设置地址寄存器，接着再将 ERD 位置高开启一个读周期。

振荡器

不同的振荡器选择可以让使用者在不同的应用需求中实现更大范围的功能。振荡器的灵活性使得在速度和功耗方面可以达到较佳的优化。振荡器操作是通过相关的控制寄存器完成的。

振荡器概述

振荡器除了作为系统时钟源，还作为看门狗定时器和时基中断的时钟源。外部振荡器需要一些外围器件，而集成的两个内部振荡器不需要任何外围器件。它们提供的高速和低速系统振荡器具有较宽的频率范围。较高频率的振荡器提供更高的性能，但要求有更高的功率，反之亦然。动态切换快慢系统时钟的能力使单片机具有灵活而优化的性能 / 功耗比，此特性对功耗敏感的应用领域尤为重要。

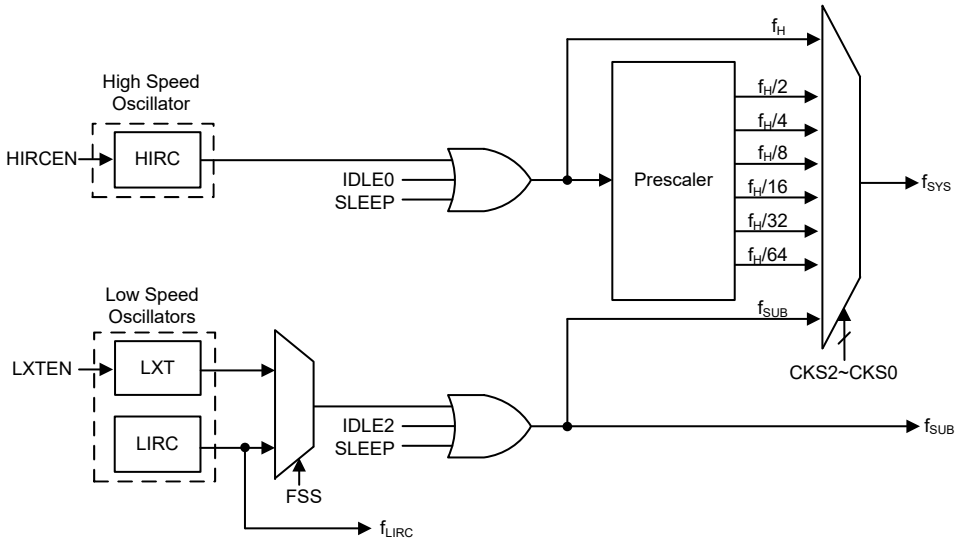
类型	名称	频率	引脚
内部高速 RC	HIRC	4MHz	—
外部低速振荡器	LXT	32.768kHz	XT1/XT2
内部低速 RC	LIRC	32kHz	—

振荡器类型

系统时钟配置

该单片机有三个振荡器来源，包括一个高速振荡器和两个低速振荡器。高速系统时钟 f_H 频率为 4MHz，来源于内部高速 RC 振荡器 HIRC。低速振荡器有外部 32.768kHz 晶振 LXT 和内部 32kHz 低速振荡器 LIRC。使用高速或低速振荡器作为系统时钟的选择是通过设置 SCC 寄存器中的 CKS2~CKS0 位决定的，系统时钟可动态选择。

低速振荡器的实际时钟源由 SCC 寄存器的 FSS 位选择。低速或高速系统时钟频率由 SCC 寄存器的 CKS2~CKS0 位决定的。请注意，两个振荡器必须做出选择，即一个高速和一个低速振荡器。



系统时钟配置选项

内部高速 RC 振荡器 – HIRC

内部 RC 振荡器是一个完全内部集成的系统振荡器，无需其它外部器件。内部 RC 振荡器频率固定为 4MHz。芯片在制造时进行调整且内置频率补偿电路，使得振荡频率因 V_{DD}、温度以及芯片制成工艺不同的影响较大程度地降低。该内部时钟无需额外的引脚。

外部 32.768kHz 晶体振荡器 – LXT

外部 32.768kHz 晶体振荡器是一个低频振荡器，由 FSS 位进行选择。时钟频率固定为 32.768kHz，此时 XT1 和 XT2 间引脚必须连接 32.768kHz 的晶体振荡器。需要外部电阻和电容连接到 32.768kHz 晶振以帮助起振。对于那些要求精确频率的场合中，可能需要这些元件来对由制程产生的误差提供频率补偿。当 LXT 振荡器通过置高 LXTEN 位被使能后，LXT 振荡器启动需要一定的延时。

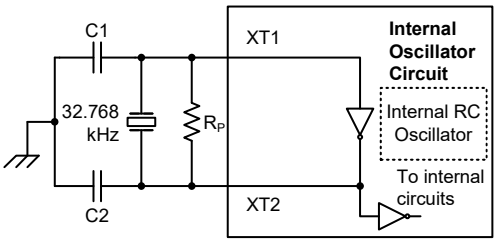
当系统进入空闲或休眠模式，系统时钟关闭以降低功耗。然而在某些应用，比如空闲或休眠模式下要保持内部定时器功能，必须提供额外的时钟，且与系统时钟无关。

然而，对于一些晶体，为了保证系统频率的启动与精度要求，需要外接两个小容量电容 C1 和 C2，具体数值与客户选择的晶体规格有关。外部并联的反馈电阻 R_P，是必需的。

引脚共用的软件控制位决定 XT1/XT2 脚是用于 LXT 还是作为普通 I/O 口或其它共用功能使用。

- 若 LXT 振荡器未被用于任何时钟源，XT1/XT2 脚能被用作一般 I/O 口或其他引脚共用功能使用。
- 若 LXT 振荡器被用于一些时钟源，32.768kHz 晶体应被连接至 XT1/XT2 脚。

为了确保振荡器的稳定性及减少噪声和串扰的影响，晶体振荡器及其相关的电阻和电容以及它们之间的连线都应尽可能的靠近单片机。



Note: 1. R_P, C1 and C2 are required.
2. Although not shown XT1/XT2 pins have a parasitic capacitance of around 7pF.

外部 LXT 振荡器

LXT 振荡器 C1 和 C2 值		
晶振频率	C1	C2
32.768kHz	10pF	10pF
注：1. C1 和 C2 数值仅作参考用 2. R_P 的建议值为 5MΩ~10MΩ		

32.768kHz 振荡器电容推荐值

LXT 振荡器低功耗功能

LXT 振荡器可以工作在快速启动模式或低功耗模式，可通过设置 LXTC 寄存器中的 LXTSP 位进行模式选择。

LXTSP 位	LXT 工作模式
0	低功耗
1	快速启动

设置 LXTSP 为高，可使 LXT 振荡器工作于快速启动模式。在此模式，LXT 振荡器将快速起振然后稳定下来。LXT 振荡器完全起振后，可以通过设置 LXTSP 位为低进入低功耗模式。振荡器可以继续运行，其间耗电将少于快速启动模式。需要注意的是，在选择 LXT 振荡器时钟作为系统时钟源之前，必须先完成 LXT 工作模式的切换。一旦通过设置 SCC 寄存器中的 CKS2~CKS0 位和 FSS 位选择了 LXT 振荡器时钟作为系统时钟源，LXT 振荡器工作模式将不能改变。

应注意的是，无论 LXTSP 位是什么值，LXT 振荡器都会正常运作，不同的只是在低功耗模式时需要更长的启动时间。

内部 32kHz 振荡器 – LIRC

内部 32kHz 系统振荡器是一个低频振荡器，由 FSS 位进行选择。LIRC 为一个完全集成的 RC 振荡器，它在全压下运行的典型频率值为 32kHz 且无需外部元件。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡器因电源电压、温度及芯片制成工艺不同的影响较大程度地降低。

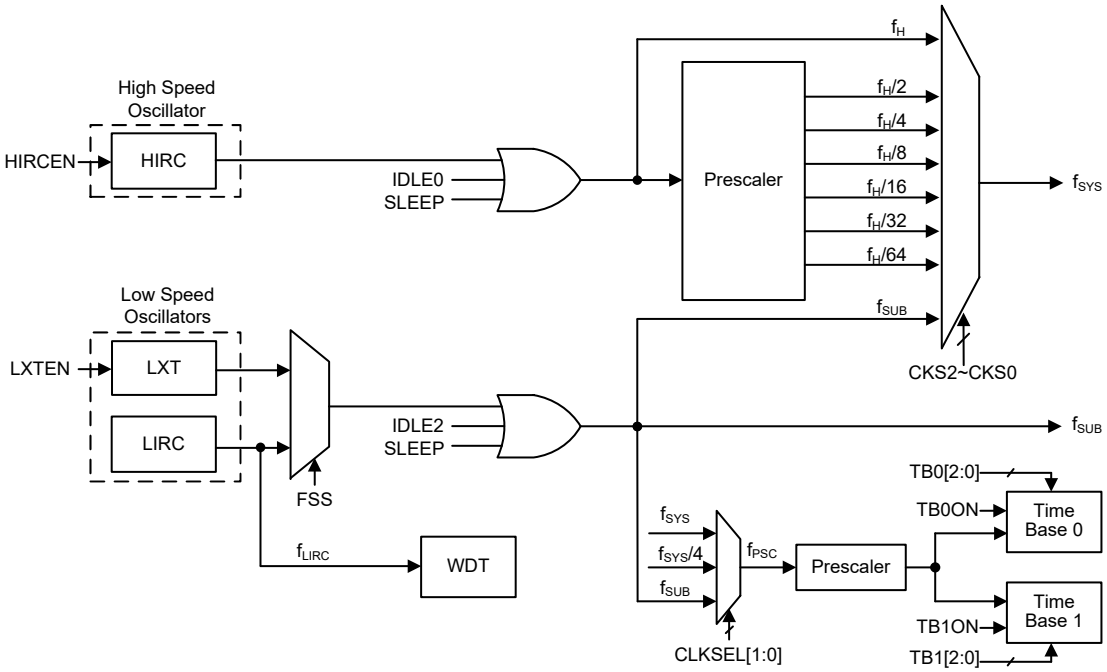
工作模式和系统时钟

现今的应用要求单片机具有较高的性能及尽可能低的功耗，这种矛盾的要求在便携式电池供电的应用领域尤为明显。高性能所需要的高速时钟将增加功耗，反之亦然。此单片机提供高、低速时钟源，它们之间可以动态切换，用户可通过优化单片机操作来获得较佳性能 / 功耗比。

系统时钟

此单片机为 CPU 和外围功能操作提供了多种不同的时钟源。用户使用寄存器编程可获取多种时钟，进而使系统时钟获取较大的应用性能。

主系统时钟可来自高频时钟源 f_H 或低频时钟源 f_{SUB}，通过 SCC 寄存器中的 CKS2~CKS0 位进行选择。高频时钟来自 HIRC 振荡器。低频系统时钟源来自 f_{SUB}，若 f_{SUB} 被选择，低频时钟来自 LXT 或 LIRC 振荡器，可通过 SCC 寄存器中的 FSS 位选择。其它系统时钟还有高速系统振荡器的分频 $f_H/2$~$f_H/64$。



单片机时钟选项

注：当系统时钟源 f_{SYS} 由 f_H 到 f_{SUB} 转换时，可以通过设置相应的高速振荡器使能控制位，选择停止以节省耗电，或者继续振荡，为外围电路提供 f_H~f_H/64 频率的时钟源。

系统工作模式

单片机有 6 种不同的工作模式，每种有它自身的特性，根据应用中不同的性能和功耗要求可选择不同的工作模式。单片机正常工作有两种模式：快速模式和低速模式。剩余的 4 种工作模式：休眠模式、空闲模式 0、空闲模式 1 和空闲模式 2 用于单片机 CPU 关闭时以节省耗电。

工作模式	CPU	寄存器设置			f_{SYS}	f_H	f_{SUB}	f_{LIRC}
		FHIDEN	FSIDEN	CKS2~CKS0				
快速模式	On	x	x	000~110	f_H~f_H/64	On	On	On
低速模式	On	x	x	111	f_{SUB}	On/Off(1)	On	On
空闲模式 0	Off	0	1	000~110	Off	Off	On	On
				111	On			
空闲模式 1	Off	1	1	xxx	On	On	On	On
空闲模式 2	Off	1	0	000~110	On	On	Off	On
				111	Off			
休眠模式	Off	0	0	xxx	Off	Off	Off	On/Off(2)

“x”：无关

注：1. 在低速模式中，f_H 开启或关闭由相应的振荡器使能位控制。
2. 在休眠模式中，f_{LIRC} 开启或关闭由 WDT 功能使能或除能控制。

快速模式

这是主要的工作模式之一，单片机的所有功能均可在此模式中实现且系统时钟由一个高速振荡器提供。该模式下单片机正常工作的时钟源来自 HIRC 振荡器。高速振荡器频率可被分为 1~64 的不等比率，实际的比率由 SCC 寄存器中的 CKS2~CKS0 位选择。单片机使用高速振荡器分频作为系统时钟可减少工作电流。

低速模式

此模式的系统时钟虽为较低速时钟源，但单片机仍能正常工作。该低速时钟源可来自 f_{SUB}，而 f_{SUB} 可来自于 LXT 或 LIRC 振荡器，通过 SCC 寄存器中的 FSS 位选择。

休眠模式

执行 HALT 指令后且 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都为低时，系统进入休眠模式。在休眠模式中，CPU 停止运行，f_{SUB} 停止为外围功能提供时钟。若看门狗定时器功能使能，f_{LIRC} 继续运行。

空闲模式 0

执行 HALT 指令后且 SCC 寄存器中的 FHIDEN 位为低、FSIDEN 位为高时，系统进入空闲模式 0。在空闲模式 0 中，CPU 停止，但低速振荡器会开启以驱动一些外围功能。

空闲模式 1

执行 HALT 指令后且 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都为高时，系统进入空闲模式 1。在空闲模式 1 中，CPU 停止，但高速和低速振荡器都会开启以确保一些外围功能继续工作。

空闲模式 2

执行 HALT 指令后且 SCC 寄存器中的 FHIDEN 位为高、FSIDEN 位为低时，系统进入空闲模式 2。在空闲模式 2 中，CPU 停止，但高速振荡器会开启以确保一些外围功能继续工作。

控制寄存器

寄存器 SCC，HIRCC 和 LXTC 用于控制系统时钟和相应的振荡器配置。

寄存器名称	位							
	7	6	5	4	3	2	1	0
SCC	CKS2	CKS1	CKS0	—	—	FSS	FHIDEN	FSIDEN
HIRCC	—	—	—	—	—	—	HIRCF	HIRCEN
LXTC	—	—	—	—	—	LXTSP	LXTF	LXTEN

系统工作模式控制寄存器列表

- **SCC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	CKS2	CKS1	CKS0	—	—	FSS	FHIDEN	FSIDEN
R/W	R/W	R/W	R/W	—	—	R/W	R/W	R/W
POR	0	0	0	—	—	0	0	0

Bit 7~5 **CKS2~CKS0**：系统时钟选择位
000：f_H
001：$f_H/2$
010：$f_H/4$
011：$f_H/8$
100：$f_H/16$
101：$f_H/32$
110：$f_H/64$
111：f_{SUB}
这三位用于选择系统时钟源。除了 f_H 或 f_{SUB} 提供的系统时钟源外，也可使用高频振荡器的分频作为系统时钟。

Bit 4~3 未定义，读为“0”

Bit 1 **FSS**：低频时钟选择
0：LIRC
1：LXT

Bit 1 **FHIDEN**：CPU 关闭时高频振荡器控制位
0：除能
1：使能
此位用来控制在执行 HALT 指令关闭 CPU 后高速振荡器是开启还是停止。

Bit 0 **FSIDEN**：CPU 关闭时低频振荡器控制位
0：除能
1：使能
此位用来控制在执行 HALT 指令关闭 CPU 后低速振荡器是开启还是停止。

- **HIRCC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	HIRCF	HIRCEN
R/W	—	—	—	—	—	—	R	R/W
POR	—	—	—	—	—	—	0	1

Bit 7~2 未定义，读为“0”

Bit 1 **HIRCF**：HIRC 振荡器稳定标志位
0：HIRC 未稳定
1：HIRC 稳定
此位用于表明 HIRC 振荡器是否稳定。HIRCEN 位置高使能 HIRC 振荡器，HIRCF 位会先被清零，在 HIRC 稳定后会被置高。

Bit 0 **HIRCEN**：HIRC 振荡器使能控制位
0：除能
1：使能

- **LXTC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	LXTSP	LXTF	LXTEN
R/W	—	—	—	—	—	R/W	R	R/W
POR	—	—	—	—	—	0	0	0

Bit 7~3　未定义，读为“0”

Bit 2　**LXTSP**：LXT 快速启动控制位
0：除能
1：使能
此位用于控制 LXT 振荡器工作模式为低功耗或快速启动模式。当 LXTSP 位置高，LXT 振荡器将快速振荡，但需要更大的功耗。若 LXTSP 位清零，LXT 振荡器所产生的功耗较少，但需要较长时间才可以稳定。需要注意的是在 LXT 振荡器通过配置 SCC 寄存器中的 CKS2~CKS0 以及 FSS 位被选择系统时钟源时，此位无法改变。

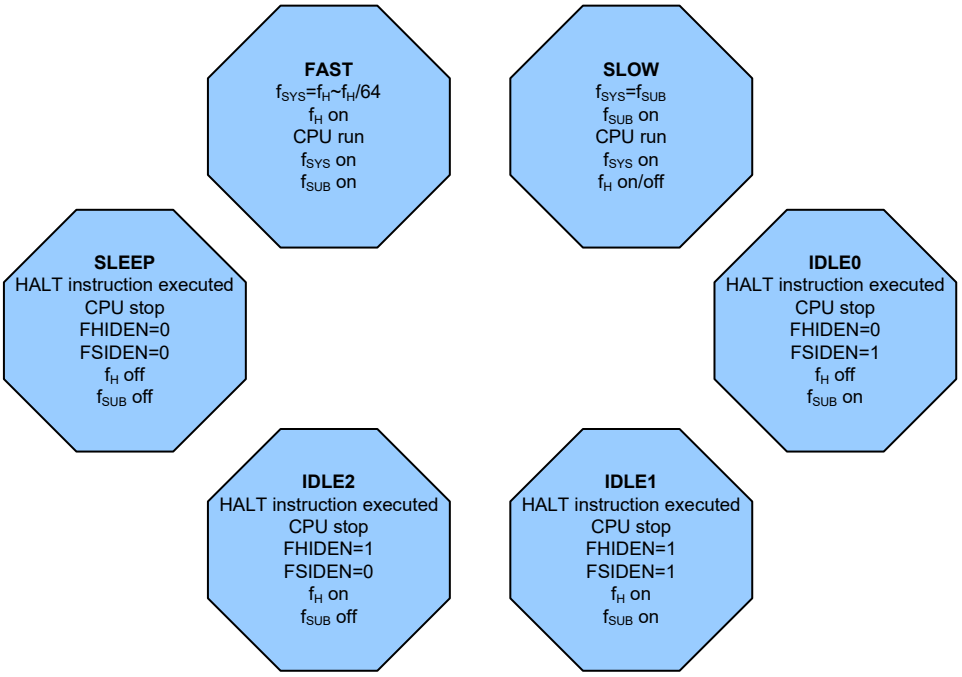
Bit 1　**LXTF**：LXT 振荡器稳定标志位
0：LXT 不稳定
1：LXT 稳定
此位用于表明 LXT 振荡器是否稳定。LXTEN 位置高使能 LXT 振荡器后，LXTF 位会先被清零，在 LXT 稳定后会被置高。

Bit 0　**LXTEN**：LXT 振荡器使能控制
0：除能
1：使能

工作模式切换

单片机可在各个工作模式间自由切换，使得用户可根据所需选择较佳的性能 / 功耗比。用此方式，对单片机工作的性能要求不高的情况下，可使用较低频时钟以减少工作电流，在便携式应用上延长电池的使用寿命。

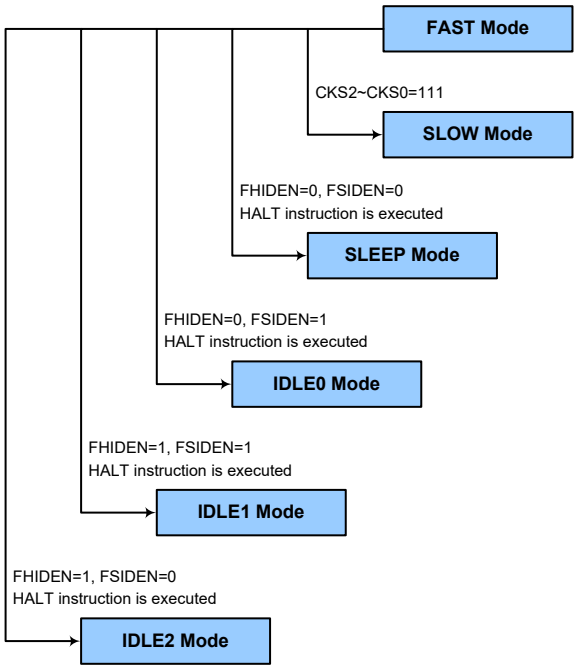
简单来说，快速模式和低速模式间的切换仅需设置 SCC 寄存器中的 CKS2~CKS0 位即可实现，而快速模式 / 低速模式与休眠模式 / 空闲模式间的切换经由 HALT 指令实现。当 HALT 指令执行后，单片机是否进入空闲模式或休眠模式由 SCC 寄存器中的 FHIDEN 和 FSIDEN 位决定的。



快速模式切换到低速模式

系统运行在快速模式时使用高速系统振荡器，因此较为耗电。可通过设置 SCC 寄存器中的 CKS2~CKS0 位为“111”使系统时钟切换至运行在低速模式下。此时将使用低速系统振荡器以节省耗电。用户可在对性能要求不高的操作中使用此方法以减少耗电。

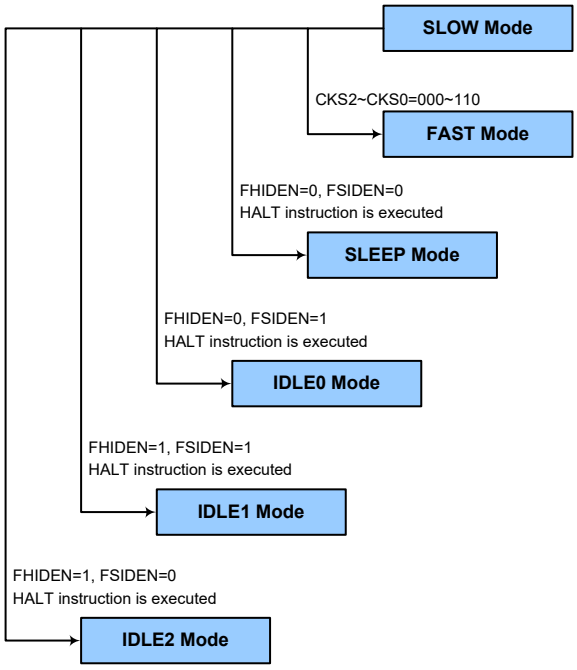
低速模式的时钟源来自 LXT 或 LIRC 振荡器，由 SCC 寄存器中的 FSS 位确定，因此要求此振荡器在所有模式切换动作发生前稳定下来。



低速模式切换到快速模式

在低速模式时系统时钟来自 f_{SUB}。切换回快速模式时，需设置 CKS2~CKS0 位为“000”~“110”使系统时钟从 f_{SUB} 切换到 f_H~f_H/64。

然而，如果在低速模式下 f_H 因未使用而关闭，那么从低速模式切换到快速模式时，它需要一定的时间来重新起振和稳定，可通过检测 HIRCC 寄存器中的 HIRCF 位进行判断，所需的高速系统振荡器稳定时间在系统上电时间电气特性中有说明。



进入休眠模式

进入休眠模式的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都为“0”。在这种模式下，除了 WDT 以外的所有时钟和功能都将关闭。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟停止运行，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清零。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

进入空闲模式 0

进入空闲模式 0 的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 位为“0”且 FSIDEN 位为“1”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 时钟停止运行，应用程序停止在“HALT”指令处，但 f_{SUB} 时钟将继续运行。
- 数据存储器中的内容和寄存器将保持当前值。

- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清零。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

进入空闲模式 1

进入空闲模式 1 的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都为“1”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 和 f_{SUB} 时钟开启，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清零。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

进入空闲模式 2

进入空闲模式 2 的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 位为“1”且 FSIDEN 位为“0”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 时钟开启，f_{SUB} 时钟关闭，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清零。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

待机电流的注意事项

由于单片机进入休眠或空闲模式的主要原因是将单片机的电流降低到尽可能低，可能到只有几个微安的级别 (空闲模式 1 和空闲模式 2 除外)，所以如果要将电路的电流进一步降低，电路设计者还应有其它的考虑。应该特别注意的是单片机的输入 / 输出引脚。所有高阻抗输入脚都必须连接到固定的高或低电平，因为引脚浮空会造成内部振荡并导致耗电增加。这也应用于有不同封装的单片机，因为它们可能含有未引出的引脚，这些引脚也必须设为输出或带有上拉电阻的输入。

另外还需注意单片机设为输出的 I/O 引脚上的负载。应将它们设置在有最小拉电流的状态或将它们和其它的 CMOS 输入一样接到没有拉电流的外部电路上。还应注意的是，如果选择 LIRC 或 LXT 振荡器，会导致耗电增加。

在空闲模式 1 和空闲模式 2 中，高速振荡器开启。若外围功能时钟源来自高速振荡器，额外的待机电流也可能会有几百微安。

编程注意事项

LXT 振荡器使用不同的 SST 计数器。例如，若系统从休眠模式中唤醒，LXT 振荡器都需从关闭状态中启动。

若单片机从休眠模式唤醒后进入快速模式，高速系统振荡器需要一个 SST 周期。在 HIRCF 为“1”后，单片机开始执行首条指令。同时若 f_{SUB} 时钟来自 LXT 振荡器，LXT 振荡器可能还未稳定。上电时也可能会发生类似情况即第一条指令执行的时候，LXT 振荡器还没有稳定。

一些外围功能，如 TM，若使用系统时钟 f_{SYS}，在系统时钟源由 f_H 切换至 f_{SUB} 时，这些功能的时钟源也会随之改变。

唤醒

单片机进入休眠模式或空闲模式后，系统时钟将停止以降低功耗。然而单片机再次唤醒，原来的系统时钟重新起振、稳定且恢复正常工作需要一定的时间。

系统进入休眠或空闲模式之后，可以通过以下几种方式唤醒：

- PA 口下降沿
- 系统中断
- WDT 溢出

执行 HALT 指令后单片机将进入空闲或休眠模式，PDF 将被置位。系统上电或执行清除看门狗的指令，PDF 将被清零。若系统由看门狗计数器溢出唤醒，将会启动看门狗复位并置位 TO 标志，这种复位只会重置程序计数器和堆栈指针，其它标志保持原有状态。

PA 口中的每个引脚都可以通过 PAWU 寄存器使能下降沿唤醒功能。PA 端口唤醒后，程序将在“HALT”指令后继续执行。如果系统是通过中断唤醒，则有两种可能发生。第一种情况是：相关中断除能或是中断使能且堆栈已满，则程序会在“HALT”指令之后继续执行。这种情况下，唤醒系统的中断会等到相关中断使能或有堆栈层可以使用之后才执行。第二种情况是：相关中断使能且堆栈未满，则中断可以马上执行。如果在进入休眠或空闲模式之前中断标志位已经被设置为“1”，则相关中断的唤醒功能将无效。

看门狗定时器

看门狗定时器的功能在于防止如电磁的干扰等外部不可控制事件，所造成的程序不正常动作或跳转到未知的地址。

看门狗定时器时钟源

WDT 定时器时钟源 f_{LIRC} 由内部低速振荡器 LIRC 提供。内部振荡器 LIRC 的频率大约为 32kHz，这个特殊的内部时钟周期会随 V_{DD}、温度和制成的不同而变化。看门狗定时器的时钟源可分频为 2^8~2^{15} 以提供更大的溢出周期，分频比由 WDTC 寄存器中的 WS2~WS0 位来决定。

看门狗定时器控制寄存器

WDTC 寄存器用于控制 WDT 功能的使能 / 除能和选择溢出周期。该寄存器控制 WDT 功能的整个操作。

- **WDTC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	WE4	WE3	WE2	WE1	WE0	WS2	WS1	WS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	0	1	1

Bit 7~3 **WE4~WE0**：WDT 功能软件控制
10101：除能
01010：使能
其它值：单片机复位
如果由于不利的环境因素使这些位变为其它值，单片机将复位。复位动作发生在 t_{SRESET} 延迟时间后，且 RSTFC 寄存器的 WRF 位将置为“1”。

Bit 2~0 **WS2~WS0**：WDT 溢出周期选择位
000：$2^8/f_{LIRC}$
001：$2^9/f_{LIRC}$
010：$2^{10}/f_{LIRC}$
011：$2^{11}/f_{LIRC}$
100：$2^{12}/f_{LIRC}$
101：$2^{13}/f_{LIRC}$
110：$2^{14}/f_{LIRC}$
111：$2^{15}/f_{LIRC}$
这三位控制 WDT 时钟源的分频比，从而实现对 WDT 溢出周期的控制。

- **RSTFC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	LVRF	LRF	WRF
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	x	0	0

“x”：未知

Bit 7~3 未定义，读为“0”

Bit 2 **LVRF**：LVR 复位标志位
具体描述见低电压复位章节。

Bit 1 **LRF**：LVR 控制寄存器软件复位标志位
具体描述见低电压复位章节。

Bit 0 **WRF**：WDT 控制寄存器软件复位标志位
0：未发生
1：发生
当 WDT 控制寄存器软件复位发生时，此位被置为“1”，且只能通过应用程序清零。

看门狗定时器操作

当 WDT 溢出时，它产生一个单片机复位的动作。这也就意味着正常工作期间，用户需在应用程序中看门狗溢出前有策略地清看门狗定时器以防止其产生复位，可使用清除看门狗指令实现。无论什么原因，程序失常跳转到一个未知的地址或进入一个死循环，清除指令都不能被正确执行，此种情况下，看门狗将溢出以使单片机复位。看门狗定时器控制寄存器 WDTC 中的 WE4~WE0 位可提供使能 / 除能控制以及控制看门狗定时器复位操作。当 WE4~WE0 设置为“10101B”时除能 WDT 功能，而当设置为“01010B”时使能 WDT 功能。如果 WE4~WE0 设置为除“01010B”和“10101B”以外的值时，单片机将在 t_{SRESET} 延迟时间后后复位。上电后这些位初始化为“01010B”。

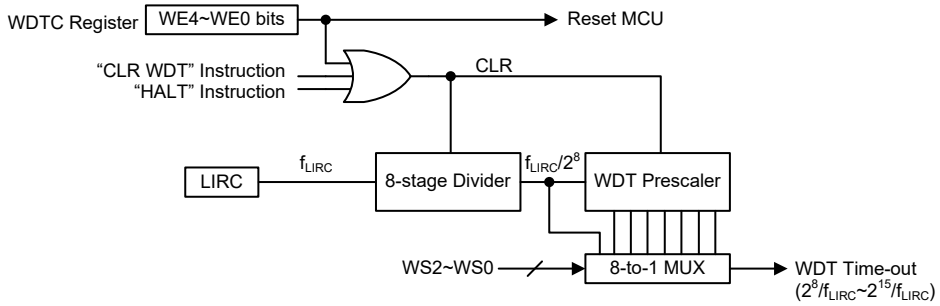
WE4~WE0 位	WDT 功能
10101B	除能
01010B	使能
其它值	单片机复位

看门狗定时器使能 / 除能控制

程序正常运行时，WDT 溢出将导致单片机复位，并置位状态标志位 TO。若系统处于休眠或空闲模式，当 WDT 发生溢出时，状态寄存器中的 TO 应置位，仅 PC 和堆栈指针复位。有三种方法可以用来清除 WDT 的内容。第一种是 WDTC 寄存器软件复位，即将 WE4~WE0 位设置成除了 01010B 和 10101B 外的任意值；第二种是通过软件清除指令，而第三种是通过“HALT”指令。

该单片机只使用一条清看门狗指令“CLR WDT”。因此只要执行“CLR WDT”便清除 WDT。

当设置分频比为 2^{15} 时，溢出周期最大。时钟源为 32kHz LIRC 振荡器，分频比为 2^{15} 时最大溢出周期约 1s，分频比为 2^8 时最小溢出周期约 8ms。



看门狗定时器

复位和初始化

复位功能是任何单片机中基本的部分，使得单片机可以设定一些与外部参数无关的先置条件。最重要的复位条件是在单片机首次上电以后，经过短暂的延迟，内部硬件电路使得单片机处于预期的稳定状态并开始执行第一条程序指令。上电复位以后，在程序执行之前，部分重要的内部寄存器将会被设定为预先设定的状态。程序计数器就是其中之一，它会被清为零，使得单片机从最低的程序存储器地址开始执行程序。

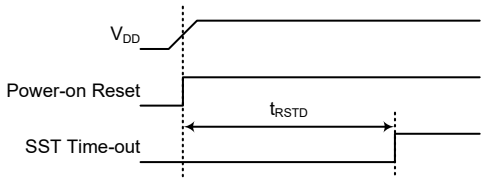
另一种复位为低电压复位即 LVR 复位，在电源供应电压低于一定阈值的时候，系统会产生完全复位。此外还有一种复位为看门狗溢出单片机复位。不同方式的复位操作会对寄存器产生不同的影响。

复位功能

单片机的几种内部复位方式将在此处做具体介绍。

上电复位

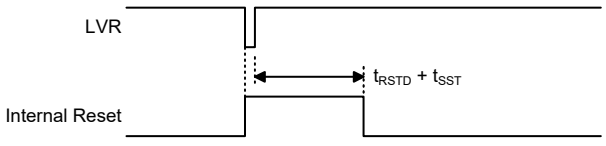
这是最基本且不可避免的复位，发生在单片机上电后。除了保证程序存储器从开始地址执行，上电复位也使得其它寄存器被设定在预设条件。所有的输入 / 输出端口控制寄存器在上电复位时会保持高电平，以确保上电后所有引脚被设定为输入状态。



上电复位时序图

低电压复位 – LVR

单片机具有低电压复位电路，用来监测它的电源电压，并在电压低于一定预设值的时候提供单片机复位。LVR 功能可通过 LVRC 控制寄存器进行使能或除能。若 LVRC 控制寄存器设置为使能 LVR，则 LVR 功能将在休眠 / 空闲模式外的工作模式下始终使能，并会设置一个电源复位低电压，V_{LVR}。例如在更换电池的情况下，单片机供应的电压可能会在 0.9V~V_{LVR} 之间，这时 LVR 将会自动复位单片机且 RSTFC 寄存器中的 LVRF 标志位置位。LVR 包含以下的规格：有效的 LVR 信号，即在 0.9V~V_{LVR} 的低电压状态的时间，必须超过 LVR 电气特性中 t_{LVR} 参数的值。如果低电压存在不超过 t_{LVR} 参数的值，则 LVR 将会忽略它且不会执行复位功能。若 LVS7~LVS0 位设置为 01011010B，LVR 功能使能且 LVR 电压 V_{LVR} 固定为 1.7V，若 LVS7~LVS0 位设置为 10100101B，则 LVR 功能除能。若 LVS7~LVS0 字段的值由于不利的环境因素如噪声而发生改变，单片机将在一段延迟时间 t_{SRESET} 后复位，此时 RSTFC 寄存器中的 LRF 位将被置为 1。上电后该寄存器的默认值为 01011010B。注意当单片机进入空闲或休眠模式，LVR 功能将自动除能。



低电压复位时序图

- **LVRC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	LVS7	LVS6	LVS5	LVS4	LVS3	LVS2	LVS1	LVS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	1	0	1	0

Bit 7~0 **LVS7~LVS0**：LVR 功能使能控制
01011010：1.7V
10100101：除能
其它值：单片机复位 – 寄存器复位为 POR 值
当上述定义的相应的低电压出现，且低电压状态保持时间大于 t_{LVR}，则单片机复位发生。此时复位后的寄存器内容保持不变。
除了 01011010 和 10100101 外其它寄存器值也能导致单片机复位。复位操作会在 t_{SRESET} 时间后执行。注意的是此处单片机复位后，寄存器的值将恢复到上电复位值。

- **RSTFC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	LVRF	LRF	WRF
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	x	0	0

“x”：未知

Bit 7~3 未定义，读为“0”

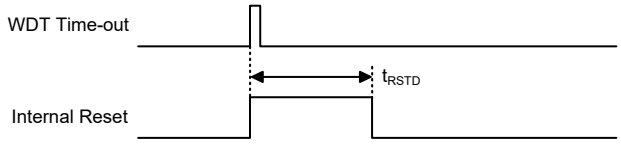
Bit 2 **LVRF**：LVR 复位标志位
0：未发生
1：发生
当特定的低电压复位条件发生时，此位被置为“1”，且只能通过应用程序清零。

Bit 1 **LRF**：LVR 控制寄存器软件复位标志位
0：未发生
1：发生
如果 LVRC 寄存器包含任何非定义的 LVR 电压值，此位被置为“1”，这类似于软件复位功能，且只能通过应用程序清零。

Bit 0 **WRF**：WDT 控制寄存器软件复位标志位
具体描述见看门狗定时器控制寄存器章节。

正常运行时看门狗溢出复位

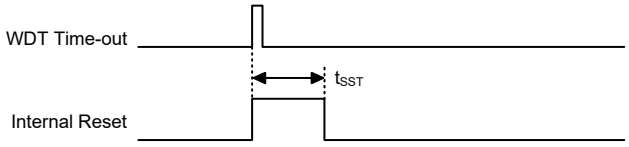
在快速模式或低速模式发生看门狗溢出复位时，看门狗溢出标志位 TO 将被设为“1”。



正常运行时看门狗溢出复位时序图

休眠或空闲时看门狗溢出复位

休眠或空闲模式时看门狗溢出复位和其它种类的复位有些不同，除了程序计数器与堆栈指针将被清零及 TO 位被设为“1”外，绝大部份的条件保持不变。图中 t_{SST} 的详细说明请参考系统上电时间电气特性。



休眠或空闲时看门狗溢出复位时序图

复位初始状态

不同的复位形式以不同的途径影响复位标志位。这些标志位，即 PDF 和 TO 位存放在状态寄存器中，由休眠或空闲模式功能或看门狗计数器等几种控制器操作控制。复位标志位如下所示：

TO	PDF	复位条件
0	0	上电复位
u	u	快速模式或低速模式时 LVR 复位
1	u	快速模式或低速模式时的 WDT 溢出复位
1	1	空闲或休眠模式时的 WDT 溢出复位

“u”代表不改变

在单片机上电复位之后，各功能单元初始化的情形，列于下表。

项目	复位后情况
程序计数器	清除为零
中断	所有中断被除能
看门狗定时器，时基	都清为零，且 WDT 重新计数
定时 / 事件计数器	定时 / 事件计数器关闭
输入 / 输出口	I/O 口设为输入模式
堆栈指针	堆栈指针指向堆栈顶端

不同的复位形式对单片机内部寄存器的影响是不同的。为保证复位后程序能正常执行，了解寄存器在特定条件复位后的设置是非常重要的。下表即为不同方式复位后内部寄存器的状况。由于芯片有多种封装类型，表格反映较大的封装的情况。

寄存器	上电复位	WDT 溢出 (正常运行)	WDT 溢出 (空闲 / 休眠)
IAR0	xxxx xxxx	uuuu uuuu	uuuu uuuu
MP0	xxxx xxxx	uuuu uuuu	uuuu uuuu
IAR1	xxxx xxxx	uuuu uuuu	uuuu uuuu
MP1	xxxx xxxx	uuuu uuuu	uuuu uuuu
BP	---- -000	---- -000	---- -uuu
ACC	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	0000 0000	0000 0000	0000 0000
TBLP	xxxx xxxx	uuuu uuuu	uuuu uuuu
TBLH	xxxx xxxx	uuuu uuuu	uuuu uuuu
TBHP	---- -xxx	---- -uuu	---- -uuu
STATUS	--00 xxxx	--1u uuuu	--11 uuuu
LVRC	0101 1010	0101 1010	uuuu uuuu
VBGC	---- 0---	---- 0---	---- u---

寄存器	上电复位	WDT 溢出 (正常运行)	WDT 溢出 (空闲 / 休眠)
RSTFC	---- -x00	---- -uuu	---- -uuu
SCC	000- -000	000- -000	uuu- -uuu
HIRCC	---- --01	---- --01	---- --uu
LXTC	---- -000	---- -000	---- -uuu
PA	1111 1111	1111 1111	uuuu uuuu
PAC	1111 1111	1111 1111	uuuu uuuu
PAPU	0000 0000	0000 0000	uuuu uuuu
PAWU	0000 0000	0000 0000	uuuu uuuu
LVPUC	---- ---0	---- ---0	---- ---u
WDTC	0101 0011	0101 0011	uuuu uuuu
PB	1111 1111	1111 1111	uuuu uuuu
PBC	1111 1111	1111 1111	uuuu uuuu
PBPU	0000 0000	0000 0000	uuuu uuuu
PC	1111 1111	1111 1111	uuuu uuuu
PCC	1111 1111	1111 1111	uuuu uuuu
PCPU	0000 0000	0000 0000	uuuu uuuu
PD	---- --11	---- --11	---- --uu
PDC	---- --11	---- --11	---- --uu
PDPU	---- --00	---- --00	---- --uu
SADOL	xx-- ----	xx-- ----	uu-- ---- (ADRFS=0)
			uuuu uuuu (ADRFS=1)
SADOH	xxxx xxxx	xxxx xxxx	uuuu uuuu (ADRFS=0)
			---- --uu (ADRFS=1)
SADC0	0000 0000	0000 0000	uuuu uuuu
SADC1	0000 0000	0000 0000	uuuu uuuu
ECR	0000 0000	0000 0000	uuuu uuuu
EAR	---0 0000	---0 0000	---u uuuu
ED0L	0000 0000	0000 0000	uuuu uuuu
ED0H	0000 0000	0000 0000	uuuu uuuu
ED1L	0000 0000	0000 0000	uuuu uuuu
ED1H	0000 0000	0000 0000	uuuu uuuu
ED2L	0000 0000	0000 0000	uuuu uuuu
ED2H	0000 0000	0000 0000	uuuu uuuu
ED3L	0000 0000	0000 0000	uuuu uuuu
ED3H	0000 0000	0000 0000	uuuu uuuu
TSR0	0000 0000	0000 0000	uuuu uuuu
TSR1	1--- --00	1--- --00	u--- --uu

寄存器	上电复位	WDT 溢出 (正常运行)	WDT 溢出 (空闲 / 休眠)
CARL0	0000 0000	0000 0000	uuuu uuuu
CARL1	---- --00	---- --00	---- --uu
CARH0	0000 0000	0000 0000	uuuu uuuu
CARH1	---- --10	---- --10	---- --uu
USR	0000 1011	0000 1011	uuuu uuuu
UCR1	0000 00x0	0000 00x0	uuuu uuuu
UCR2	0000 0000	0000 0000	uuuu uuuu
TXR_RXR	xxxx xxxx	xxxx xxxx	uuuu uuuu
BRG	xxxx xxxx	xxxx xxxx	uuuu uuuu
CTMC0	0000 0000	0000 0000	uuuu uuuu
CTMC1	0000 0000	0000 0000	uuuu uuuu
CTMDL	0000 0000	0000 0000	uuuu uuuu
CTMDH	---- --00	---- --00	---- --uu
CTMAL	0000 0000	0000 0000	uuuu uuuu
CTMAH	---- --00	---- --00	---- --uu
PSCR	---- --00	---- --00	---- --uu
TB0C	0--- -000	0--- -000	u--- -uuu
TB1C	0--- -000	0--- -000	u--- -uuu
INTEG	---- --00	---- --00	---- --uu
INTC0	-000 0000	-000 0000	-uuu uuuu
INTC1	0000 0000	0000 0000	uuuu uuuu
LCDC0	0--- 0000	0--- 0000	u--- uuuu
LCDC1	000- 0000	000- 0000	uuu- uuuu
PAS0	0000 0000	0000 0000	uuuu uuuu
PAS1	0000 0000	0000 0000	uuuu uuuu
PBS0	0000 0000	0000 0000	uuuu uuuu
PBS1	0000 0000	0000 0000	uuuu uuuu
PCS0	0000 0000	0000 0000	uuuu uuuu
PCS1	0000 0000	0000 0000	uuuu uuuu
PDS0	---- 0000	---- 0000	---- uuuu
IFS	---- --00	---- --00	---- --uu

注：“u”表示不改变；
“x”表示未知；
“-”表示未定义

输入 / 输出端口

Holtek 单片机的输入 / 输出口控制具有很大的灵活性。大部分引脚可在用户程序控制下被设定为输入或输出。所有引脚的上拉电阻设置以及指定引脚的唤醒设置也都由软件控制，这些特性也使得此类单片机在广泛应用上都能符合开发的需求。

该单片机提供 PA~PD 双向输入 / 输出口。这些寄存器在数据存储器有特定的地址。所有 I/O 口用于输入输出操作。作为输入操作，输入引脚无锁存功能，也就是说输入数据必须在执行“MOV A, [m]”，T2 的上升沿准备好，m 为端口地址。对于输出操作，所有数据都是被锁存的，且保持不变直到输出锁存被重写。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
PAC	PAC7	PAC6	PAC5	PAC4	PAC3	PAC2	PAC1	PAC0
PAPU	PAPU7	PAPU6	PAPU5	PAPU4	PAPU3	PAPU2	PAPU1	PAPU0
PAWU	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
PB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0
PBC	PBC7	PBC6	PBC5	PBC4	PBC3	PBC2	PBC1	PBC0
PBPU	PBPU7	PBPU6	PBPU5	PBPU4	PBPU3	PBPU2	PBPU1	PBPU0
PC	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
PCC	PCC7	PCC6	PCC5	PCC4	PCC3	PCC2	PCC1	PCC0
PCPU	PCPU7	PCPU6	PCPU5	PCPU4	PCPU3	PCPU2	PCPU1	PCPU0
PD	—	—	—	—	—	—	PD1	PD0
PDC	—	—	—	—	—	—	PDC1	PDC0
PDPU	—	—	—	—	—	—	PDPU1	PDPU0
LVPUC	—	—	—	—	—	—	—	LVPU

“—”：未定义，读为“0”

I/O 逻辑功能寄存器列表

上拉电阻

许多产品应用在端口处于输入状态时需要外加一个上拉电阻来实现上拉的功能。为了免去外部上拉电阻，当引脚规划为数字输入时，可由内部连接到一个上拉电阻。这些上拉电阻可通过相关上拉电阻控制寄存器 LVPUC 和 PAPU~PDPU 来设置，其用一个 PMOS 晶体管来实现上拉电阻功能。寄存器 PxPU 用于确定是否使能上拉功能，而寄存器 LVPUC 用于为低电压电源应用选择上拉电阻值。

需要注意的是，当 I/O 引脚设为数字输入或 NMOS 输出时，上拉功能才会受 PxPU 控制开启，其它状态下上拉功能不可用。

- **PxPU 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PxPU7	PxPU6	PxPU5	PxPU4	PxPU3	PxPU2	PxPU1	PxPU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

PxPUn：I/O 口 Px.n 引脚上拉电阻控制位
0：除能
1：使能

PxPUn 位用于控制 Px.n 引脚上的上拉电阻功能。这里的 x 可以是端口 A、B、C 和 D。但是，每个 I/O 端口实际有效位可能不同。

- **LVPUC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	LVPU
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	0

Bit 7~1　未定义，读为“0”

Bit 0　**LVPU**：低电压上拉电阻控制位
0：所有引脚上拉电阻为 60kΩ @ 3V
1：所有引脚上拉电阻为 15kΩ @ 3V

此位主要用于低电压应用时，上拉电阻值的选择。需先通过 PxPU 寄存器使能相应引脚上拉电阻功能，然后设置 LVPU 位，则该引脚的上拉电阻值即可被设置。若上拉电阻功能除能，LVPU 位的设置无效。

PA 口唤醒

当使用暂停指令“HALT”迫使单片机进入休眠或空闲模式，单片机的系统时钟将会停止以降低功耗，此功能对于电池及低功耗应用很重要。唤醒单片机有很多种方法，其中之一就是使 PA 口的其中一个引脚从高电平转为低电平。这个功能特别适合于通过外部开关来唤醒的应用。PA 口的每个引脚可以通过设置 PAWU 寄存器来单独选择是否具有唤醒功能。

需要注意的是，只有当引脚功能选为通用 I/O 功能且单片机处于休眠或空闲模式时，唤醒功能才会受 PAWU 控制开启，其它状态下此唤醒功能不可用。

- **PAWU 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0　**PAWU7~PAWU0**：PA7~PA0 唤醒功能控制位
0：除能
1：使能

输入 / 输出端口控制寄存器

每一个输入 / 输出口都具有各自的控制寄存器，即 PAC~PDC，用来控制输入 / 输出状态。从而每个 I/O 引脚都可以通过软件控制，动态的设置为 CMOS 输出或输入。所有的 I/O 端口的引脚都各自对应于 I/O 端口控制的某一位。若 I/O 引脚要实现输入功能，则对应的控制寄存器的位需要设置为“1”。这时程序指令

可以直接读取输入脚的逻辑状态。若控制寄存器相应的位被设定为“0”，则此引脚被设置为 CMOS 输出。当引脚设置为输出状态时，程序指令读取的是输出端口寄存器的内容。注意，如果对输出口做读取动作时，程序读取到的是内部输出数据锁存器中的状态，而不是输出引脚上实际的逻辑状态。

- **PxC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PxC7	PxC6	PxC5	PxC4	PxC3	PxC2	PxC1	PxC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

PxCn：I/O 口 Px.n 引脚输入 / 输出类型选择位
0：输出
1：输入
PxCn 位用于控制 Px.n 引脚类型。这里的 x 可以是端口 A、B、C 和 D。但是，每个 I/O 端口实际有效位可能不同。

引脚共用功能

引脚的多功能可以增加单片机应用的灵活性。有限的引脚个数将会限制应用设计，而引脚的多功能将会解决很多此类问题。此外，这些引多功能引脚功能可以通过一系列寄存器进行设定。

引脚共用功能选择寄存器

封装中有限的引脚个数会对某些单片机功能造成影响。然而，引脚功能共用和引脚功能选择，使得小封装单片机具有更多不同的功能。单片机包含端口“x”输出功能选择寄存器“n”，记为 PxSn，和输入功能选择寄存器，记为 IFS，这些寄存器可以用来选择多功能共用引脚上的特定功能。

要注意的最重要一点是，确保所需的引脚共用功能被正确地选择和取消。对于大部分共用功能，要选择所需的引脚共用功能，首先应通过相应的引脚共用控制寄存器正确地选择该功能，然后再配置相应的外围功能设置以使能外围功能。但是，在设置相关引脚控制位时，一些数字输入引脚如 INT 和 CTCK 等，与对应的通用 I/O 口共用同一个引脚共用设置选项。要选择这个引脚功能，除了上述的必要的引脚共用控制和外围功能设置外，还必须将其对应的端口控制寄存器位设置为输入。要正确地取消引脚共用功能，首先应除能外围功能，然后再修改相应的引脚共用控制寄存器以选择其它的共用功能。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PAS0	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	PAS01	PAS00
PAS1	PAS17	PAS16	PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
PBS0	PBS07	PBS06	PBS05	PBS04	PBS03	PBS02	PBS01	PBS00
PBS1	PBS17	PBS16	PBS15	PBS14	PBS13	PBS12	PBS11	PBS10
PCS0	PCS07	PCS06	PCS05	PCS04	PCS03	PCS02	PCS01	PCS00
PCS1	PCS17	PCS16	PCS15	PCS14	PCS13	PCS12	PCS11	PCS10
PDS0	—	—	—	—	PDS03	PDS02	PDS01	PDS00
IFS	—	—	—	—	—	—	INTPS	RXPS

引脚共用功能选择寄存器列表

- **PAS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	PAS01	PAS00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PAS07~PAS06**：PA3 引脚共用功能选择
00：PA3
01：SEG14
10：VREF
11：PA3

Bit 5~4 **PAS05~PAS04**：PA2 引脚共用功能选择
00：PA2
01：XT1
10：PA2
11：PA2

Bit 3~2 **PAS03~PAS02**：PA1 引脚共用功能选择
00：PA1
01：SEG15
10：AN0
11：PA1

Bit 1~0 **PAS01~PAS00**：PA0 引脚共用功能选择
00：PA0
01：XT2
10：PA0
11：PA0

- **PAS1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PAS17	PAS16	PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PAS17~PAS16**：PA7 引脚共用功能选择
00：PA7/CTCK
01：SEG10
10：PA7/CTCK
11：PA7/CTCK

Bit 5~4 **PAS15~PAS14**：PA6 引脚共用功能选择
00：PA6
01：SEG11
10：RX
11：PA6

Bit 3~2 **PAS13~PAS12**：PA5 引脚共用功能选择
00：PA5
01：SEG12
10：TX
11：PA5

Bit 1~0 **PAS11~PAS10**：PA4 引脚共用功能选择
00：PA4
01：SEG13
10：REM
11：PA4

- **PBS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PBS07	PBS06	PBS05	PBS04	PBS03	PBS02	PBS01	PBS00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PBS07~PBS06**：PB3 引脚共用功能选择
00：PB3/INT
01：SEG19
10：PB3/INT
11：PB3/INT

Bit 5~4 **PBS05~PBS04**：PB2 引脚共用功能选择
00：PB2
01：SEG18
10：AN3
11：PB2

Bit 3~2 **PBS03~PBS02**：PB1 引脚共用功能选择
00：PB1
01：SEG17
10：AN2
11：PB1

Bit 1~0 **PBS01~PBS00**：PB0 引脚共用功能选择
00：PB0
01：SEG16
10：AN1
11：PB0

- **PBS1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PBS17	PBS16	PBS15	PBS14	PBS13	PBS12	PBS11	PBS10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PBS17~PBS16**：PB7 引脚共用功能选择
00：PB7
01：COM3
10：PB7
11：PB7

Bit 5~4 **PBS15~PBS14**：PB6 引脚共用功能选择
00：PB6
01：COM2
10：PB6
11：PB6

Bit 3~2 **PBS13~PBS12**：PB5 引脚共用功能选择
00：PB5
01：COM1
10：PB5
11：PB5

Bit 1~0 **PBS11~PBS10**：PB4 引脚共用功能选择
00：PB4
01：COM0
10：PB4
11：PB4

- **PCS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PCS07	PCS06	PCS05	PCS04	PCS03	PCS02	PCS01	PCS00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PCS07~PCS06**：PC3 引脚共用功能选择
00：PC3
01：SEG3
10：PC3
11：PC3

Bit 5~4 **PCS05~PCS04**：PC2 引脚共用功能选择
00：PC2
01：SEG2
10：PC2
11：PC2

Bit 3~2 **PCS03~PCS02**：PC1 引脚共用功能选择
00：PC1
01：SEG1
10：PC1
11：PC1

Bit 1~0 **PCS01~PCS00**：PC0 引脚共用功能选择
00：PC0
01：SEG0
10：PC0
11：PC0

- **PCS1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PCS17	PCS16	PCS15	PCS14	PCS13	PCS12	PCS11	PCS10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PCS17~PCS16**：PC7 引脚共用功能选择
00：PC7
01：SEG7
10：PC7
11：PC7

Bit 5~4 **PCS15~PCS14**：PC6 引脚共用功能选择
00：PC6/INT
01：SEG6
10：PC6/INT
11：PC6/INT

Bit 3~2 **PCS13~PCS12**：PC5 引脚共用功能选择
00：PC5
01：SEG5
10：TX
11：PC5

Bit 1~0 **PCS11~PCS10**：PC4 引脚共用功能选择
00：PC4
01：SEG4
10：RX
11：PC4

- **PDS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	PDS03	PDS02	PDS01	PDS00
R/W	—	—	—	—	R/W	R/W	R/W	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定义，读为“0”

Bit 3~2 **PDS03~PDS02**：PD1 引脚共用功能选择
00：PD1
01：SEG8
10：PD1
11：PD1

Bit 1~0 **PDS01~PDS00**：PD0 引脚共用功能选择
00：PD0
01：SEG9
10：CTP
11：CTPB

- **IFS 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	INTPS	RXPS
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

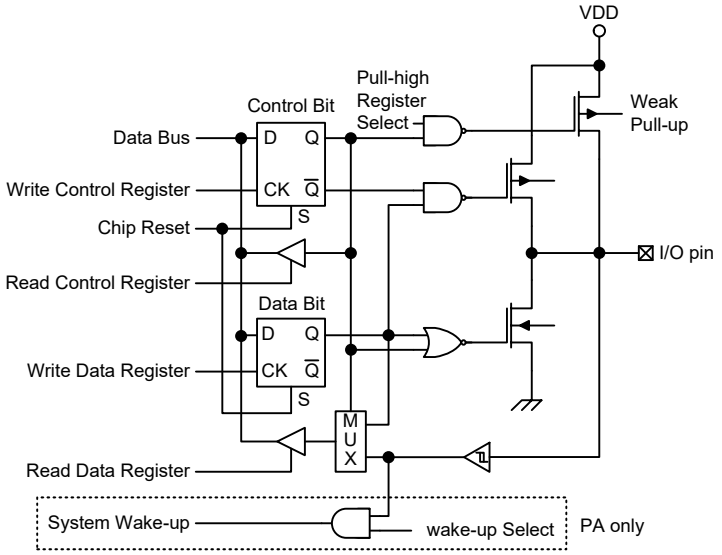
Bit 7~2 未定义，读为“0”

Bit 1 **INTPS**：INT 输入源引脚选择
0：PB3
1：PC6

Bit 0 **RXPS**：RX 输入源引脚选择
0：PA6
1：PC4

输入 / 输出引脚结构

下图为输入 / 输出引脚逻辑功能的内部结构图。输入 / 输出引脚的准确逻辑结构图可能与此图不同，这里只是为了方便对 I/O 引脚逻辑功能的理解提供一个参考。由于存在诸多的引脚共用结构，在此不方便提供所有类型引脚功能结构图。



逻辑功能输入 / 输出端口结构

编程注意事项

在编程中，最先要考虑的是端口的初始化。复位之后，所有的输入 / 输出数据及端口控制寄存器都将被设为逻辑高。所有输入 / 输出引脚默认为输入状态，而其电平则取决于其它相连接电路以及是否选择了上拉电阻。如果端口控制寄存器将某些引脚设定为输出状态，这些输出引脚会有初始高电平输出，除非端口数据寄存器在程序中被预先设定。设置哪些引脚是输入及哪些引脚是输出，可通过设置正确的值到对应的端口控制寄存器，或使用指令“SET [m].i”及“CLR [m].i”来设定端口控制寄存器中个别的位。注意，当使用这些位控制指令时，系统即将产生一个读 - 修改 - 写的操作。单片机需要先读入整个端口上的数据，修改个别的位，然后重新把这些数据写入到输出端口。

PA 口的每个引脚都带唤醒功能。单片机处于休眠或空闲模式时，有很多方法可以唤醒单片机，其中之一就是通过 PA 任一引脚电平从高到低转换的方式，可以设置 PA 口一个或多个引脚具有唤醒功能。

定时器模块 – TM

控制和测量时间在任何单片机中都是一个很重要的部分。该单片机提供单个定时器模块 (简称 TM)，来实现和时间有关的功能。该定时器模块是包括多种操作的定时单元，提供的操作有：定时 / 计数器，比较匹配输出以及 PWM 输出等功能。该定时器模块有两个独立中断。其外加的输入输出引脚，扩大了定时器的灵活性，便于用户使用。

这里只简单介绍简易型 TM 的基本特性，更多详细资料请参考简易型 TM 章节。

简介

该单片机包含一个简易型 TM 单元，即 CTM，其主要特性见下表。

功能	CTM
定时 / 计数器	√
比较匹配输出	√
PWM 输出	√
PWM 对齐方式	边沿对齐
PWM 调节周期 & 占空比	占空比或周期

CTM 功能概要

TM 操作

简易型 TM 提供从简单的定时操作到 PWM 信号产生等多种功能。理解 TM 操作的关键是比较 TM 内独立运行的计数器的值与内部比较器的预置值。当计数器的值与比较器的预置值相同时，则比较匹配，TM 中断信号产生，清零计数器并改变 TM 输出引脚的状态。用户选择内部时钟或外部时钟来驱动内部 TM 计数器。

TM 时钟源

驱动 TM 计数器的时钟源很多。通过设置 CTM 控制寄存器的 CTCK2~CTCK0 位可选择所需的时钟源。该时钟源来自系统时钟 f_{SYS} 或内部高速时钟 f_H 的分频比或 f_{SUB} 时钟源或外部 CTCK 引脚。CTCK 引脚时钟源用于允许外部信号作为 TM 时钟源或用于事件计数。

TM 中断

简易型 TM 有两个内部中断，即内部比较器 A 和比较器 P，当发生比较匹配时比较器将产生一个 TM 中断。中断产生时将清除计数器，并改变 TM 输出引脚的状态。

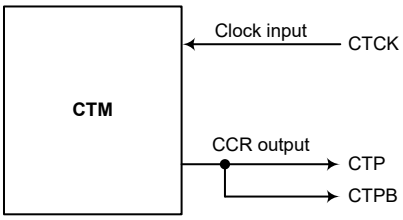
TM 外部引脚

简易型 TM 有一个输入引脚 CTCK。CTM 输入引脚作为 CTM 的时钟源输入脚，通过设置 CTMC0 寄存器中的 CTCK2~CTCK0 位进行选择。外部时钟源可通过该引脚来驱动内部 TM。CTCK 输入引脚可以选择上升沿或下降沿。

简易型 TM 有两个输出引脚 CTP 和 CTPB。当 CTM 工作在比较匹配输出模式且比较匹配发生时，这些引脚会由 TM 控制切换到高电平或低电平或翻转。外部 CTP 和 CTPB 输出引脚也被 TM 用来产生 PWM 输出波形。由于 TM 输入和输出引脚与其它功能共用，TM 输入和输出功能需要事先通过相关引脚共用功能选择寄存器先被设置。更多引脚共用功能选择详见引脚共用功能章节。

CTM	
输入	输出
CTCK	CTP, CTPB

CTM 外部引脚

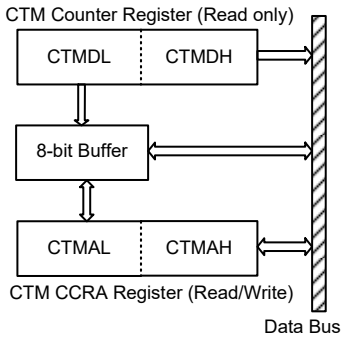


CTM 功能引脚方框图

编程注意事项

TM 计数寄存器和比较寄存器 CCRA 寄存器，含有低字节和高字节结构。高字节可直接访问，低字节则仅能通过一个内部 8-bit 的缓存器进行访问。读写这些成对的寄存器需通过特殊的方式。值得注意的是 8-bit 缓存器的存取数据及相关低字节的读写操作仅在其相应的高字节读取操作执行时发生。

由于 CCRA 寄存器按照下图方式执行，具体存取这些寄存器对的方式如上所述，建议使用“MOV”指令，通过以下步骤访问 CCRA 低字节寄存器 CTMAL。若不采用以下步骤访问 CCRA 低字节寄存器将导致不可预期的结果。

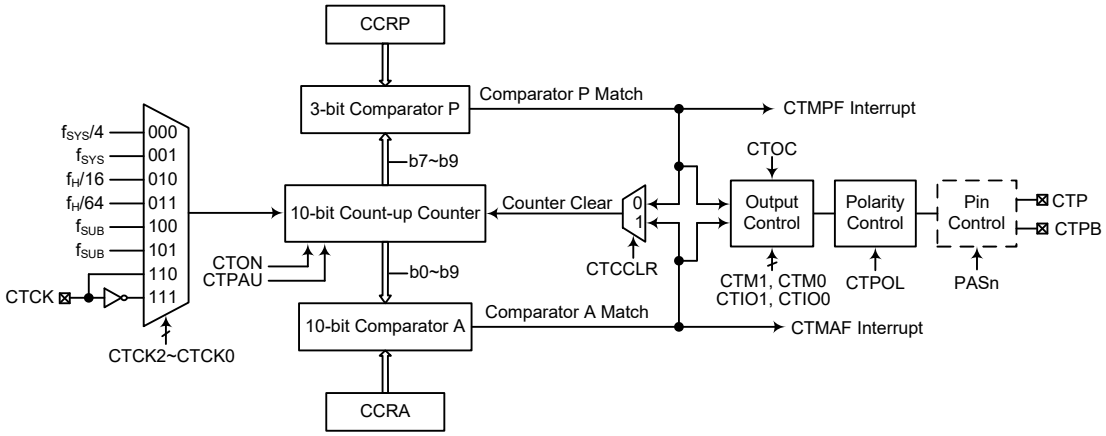


读写流程如下步骤所示：

- 写数据至 CCRA
  - ♦ 步骤 1. 写数据至低字节寄存器 CTMAL
    – 注意，此时数据仅写入 8-bit 缓存器。
  - ♦ 步骤 2. 写数据至高字节寄存器 CTMAH
    – 注意，此时数据直接写入高字节寄存器，同时锁存在 8-bit 缓存器中的数据写入低字节寄存器。
- 从计数器寄存器和 CCRA 中读取数据
  - ♦ 步骤 1. 从高字节寄存器 CTMDH 和 CTMAH 中读取数据
    – 注意，此时高字节寄存器中的数据直接读取，同时由低字节寄存器读取的数据锁存至 8-bit 缓存器中。
  - ♦ 步骤 2. 从低字节寄存器 CTMDL 和 CTMAL 中读取数据
    – 注意，此时读取 8-bit 缓存器中的数据。

简易型 TM – CTM

简易型 TM 包括三种工作模式，即比较匹配输出、定时 / 事件计数器和 PWM 输出模式。简易型 TM 也由一个外部输入脚控制并驱动两个外部输出脚。



注：CTPB 输出信号是 CTP 输出的反相信号。

简易型 TM 方框图

简易型 TM 操作

简易型 TM 核心是一个由用户选择的内部或外部时钟源驱动的 10 位向上计数器，它还包括两个内部比较器即比较器 A 和比较器 P。这两个比较器将计数器的值与 CCRP 和 CCRA 寄存器中的值进行比较。CCRP 是 3 位的，与计数器的高 3 位比较；而 CCRA 是 10 位的，与计数器的所有位比较。

通过应用程序改变 10 位计数器值的唯一方法是使 CTON 位发生上升沿跳变清除计数器。此外，计数器溢出或比较匹配也会自动清除计数器。上述条件发生时，通常情况下会产生 CTM 中断信号。简易型 TM 可工作在不同的模式，可由包括来自输入脚的不同时钟源驱动，也可以控制两个输出脚。所有工作模式的设定都是通过设置相关内部寄存器来实现的。

简易型 TM 寄存器介绍

简易型 TM 的所有操作由一系列寄存器控制。包含一对只读寄存器用来存放 10 位计数器的值，一对读 / 写寄存器存放 10 位 CCRA 的值，剩下两个控制寄存器设置不同的操作和控制模式以及 3 位的 CCRP 值。

寄存器名称	位							
	7	6	5	4	3	2	1	0
CTMC0	CTPAU	CTCK2	CTCK1	CTCK0	CTON	CTRP2	CTRP1	CTRP0
CTMC1	CTM1	CTM0	CTIO1	CTIO0	CTOC	CTPOL	CTDPX	CTCCLR
CTMDL	D7	D6	D5	D4	D3	D2	D1	D0
CTMDH	—	—	—	—	—	—	D9	D8
CTMAL	D7	D6	D5	D4	D3	D2	D1	D0
CTMAH	—	—	—	—	—	—	D9	D8

10-bit 简易型 TM 寄存器列表

- **CTMC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	CTPAU	CTCK2	CTCK1	CTCK0	CTON	CTRP2	CTRP1	CTRP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **CTPAU**：CTM 计数器暂停控制位
0：运行
1：暂停
通过设置此位为高可暂停计数器。此位清零可恢复正常计数器操作。在暂停情况下 CTM 将保持上电状态并继续产生功耗。当此位由低到高转换，计数器将保留其剩余值，当其电平再变为低时从此位开始继续计数。

Bit 6~4 **CTCK2~CTCK0**：CTM 计数器时钟选择
000：$f_{SYS}/4$
001：f_{SYS}
010：$f_H/16$
011：$f_H/64$
100：f_{SUB}
101：f_{SUB}
110：CTCK 上升沿时钟
111：CTCK 下降沿时钟
此三位用于选择 CTM 的时钟源。外部引脚时钟源能被选择在上升沿或下降沿有效。f_{SYS} 是系统时钟，f_H 和 f_{SUB} 是其它的内部时钟源，细节方面请参考振荡器章节。

Bit 3 **CTON**：CTM 计数器 On/Off 控制位
0：Off
1：On
此位控制 CTM 的总开关功能。设置此位为高可使能计数器使其运行，清零此位则除能 CTM。清零此位将停止计数器并关闭 CTM 减少功耗。当此位经由低到高转换时，内部计数器将复位清零，当此位由高到低转换时，内部计数器将保持其剩余值直到此位再次转变为高。
若 CTM 处于比较匹配输出模式或 PWM 输出模式，当 CTON 位经由低到高转换时，CTM 输出脚将复位至 CTOC 位指定的初始值。

Bit 2~0 **CTRP2~CTRP0**：CTM CCRP 3-bit 寄存器，与 CTM 计数器 bit 9 ~ bit 7 比较
比较器 P 匹配周期
000：1024 个 CTM 时钟
001：128 个 CTM 时钟
010：256 个 CTM 时钟
011：384 个 CTM 时钟
100：512 个 CTM 时钟
101：640 个 CTM 时钟
110：768 个 CTM 时钟
111：896 个 CTM 时钟
此三位设定内部 CCRP 3-bit 寄存器的值，然后与内部计数器的高三位进行比较。如果 CTCCLR 位设定为 0 时，选中该比较结果清除内部计数器。CTCCLR 位设为 0，内部计数器在比较器 P 比较匹配发生时被重置；由于 CCRP 只与计数器高三位比较，比较结果是 128 时钟周期的倍数。CCRP 被清零时，会使得计数器在最大值溢出。

- **CTMC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	CTM1	CTM0	CTIO1	CTIO0	CTOC	CTPOL	CTDPX	CTCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **CTM1~CTM0**：CTM 工作模式选择位
00：比较匹配输出模式
01：未定义
10：PWM 输出模式
11：定时 / 计数器模式
这两个位为 CTM 设置所需的工作模式。为保证操作的可靠性，在此位段发生任何改变之前需先关闭 CTM。在定时 / 计数器模式下，CTM 输出引脚状态未定义。

Bit 5~4 **CTIO1~CTIO0**：选择 CTM 外部引脚 CTP 功能
比较匹配输出模式
00：无变化
01：输出低
10：输出高
11：输出翻转
PWM 输出模式
00：PWM 输出无效状态
01：PWM 输出有效状态
10：PWM 输出
11：未定义
定时 / 计数器模式
未使用
这两位用于确定在达到某些条件时 CTM 外部引脚状态应如何改变。这些位的功能选择取决于当下 CTM 的运行模式。
在比较匹配输出模式下，CTIO1 和 CTIO0 位决定当比较器 A 比较匹配输出发生时 CTM 输出脚如何改变状态。当比较器 A 比较匹配输出发生时 CTM 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时，输出将不会改变。CTM 输出脚的初始值通过 CTOC 位设置取得。注意，由 CTIO1 和 CTIO0 位得到的输出电平必须与通过 CTOC 位设置的初始值不同，否则当比较匹配发生时，CTM 输出脚将不会发生变化。在 CTM 输出脚改变状态后，通过 CTON 位由低到高电平的转换可复位至初始值。
在 PWM 输出模式，CTIO1 和 CTIO0 用于决定比较匹配条件发生时怎样改变 CTM 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。仅在 CTM 关闭时改变 CTIO1 和 CTIO0 位的值是很有必要的。若在 CTM 运行时改变 CTIO1 和 CTIO0 的值，PWM 输出的值是无法预料的。

Bit 3 **CTOC**：CTM CTP 输出控制位
比较匹配输出模式
0：初始低
1：初始高
PWM 输出模式
0：低有效
1：高有效
此位为 CTM 输出脚的输出控制位。它取决于 CTM 此时正运行于比较匹配输出模式还是 PWM 输出模式。若 CTM 处于定时 / 计数器模式，则其不受影响。在比较匹配输出模式时，比较匹配发生前其决定 CTM 输出脚的逻辑电平值。在 PWM 输出模式时，其决定 PWM 信号是高有效还是低有效。

Bit 2 **CTPOL**：CTM CTP 输出极性控制位
0：同相
1：反相
此位控制 CTP 输出脚的极性。此位为高时 CTM 输出脚反相，为低时 CTM 输出脚同相。若 CTM 处于定时 / 计数器模式时其不受影响。

Bit 1 **CTDPX**：CTM PWM 周期 / 占空比控制位
0：CCRP – 周期；CCRA – 占空比
1：CCRP – 占空比；CCRA – 周期
此位决定 CCRA 与 CCRP 寄存器哪个被用于 PWM 波形的周期和占空比控制。

Bit 0 **CTCCLR**：选择 CTM 计数器清零条件位
0：CTM 比较器 P 匹配
1：CTM 比较器 A 匹配
此位用于选择清除计数器的方法。简易型 TM 包括两个比较器 - 比较器 A 和比较器 P。这两个比较器每个都可以用于清除内部计数器。CTCCLR 位设为高，计数器在比较器 A 比较匹配发生时被清除；此位设为低，计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 的位都被清除为 0 时才能生效。CTCCLR 位在 PWM 输出模式时未使用。

- **CTMDL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**：CTM 计数器低字节寄存器 bit 7 ~ bit 0
CTM 10-bit 计数器 bit 7 ~ bit 0

- **CTMDH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **D9~D8**：CTM 计数器高字节寄存器 bit 1 ~ bit 0
CTM 10-bit 计数器 bit 9 ~ bit 8

- **CTMAL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**：CTM CCRA 低字节寄存器 bit 7 ~ bit 0
CTM 10-bit CCRA bit 7 ~ bit 0

- **CTMAH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2　未定义，读为“0”

Bit 1~0　**D9~D8**：CTM CCRA 高字节寄存器 bit 1 ~ bit 0
CTM 10-bit CCRA bit 9 ~ bit 8

简易型 TM 工作模式

简易型 TM 有三种工作模式，即比较匹配输出模式、PWM 输出模式或定时 / 计数器模式。通过设置 CTMC1 寄存器的 CTM1 和 CTM0 位选择任意工作模式。

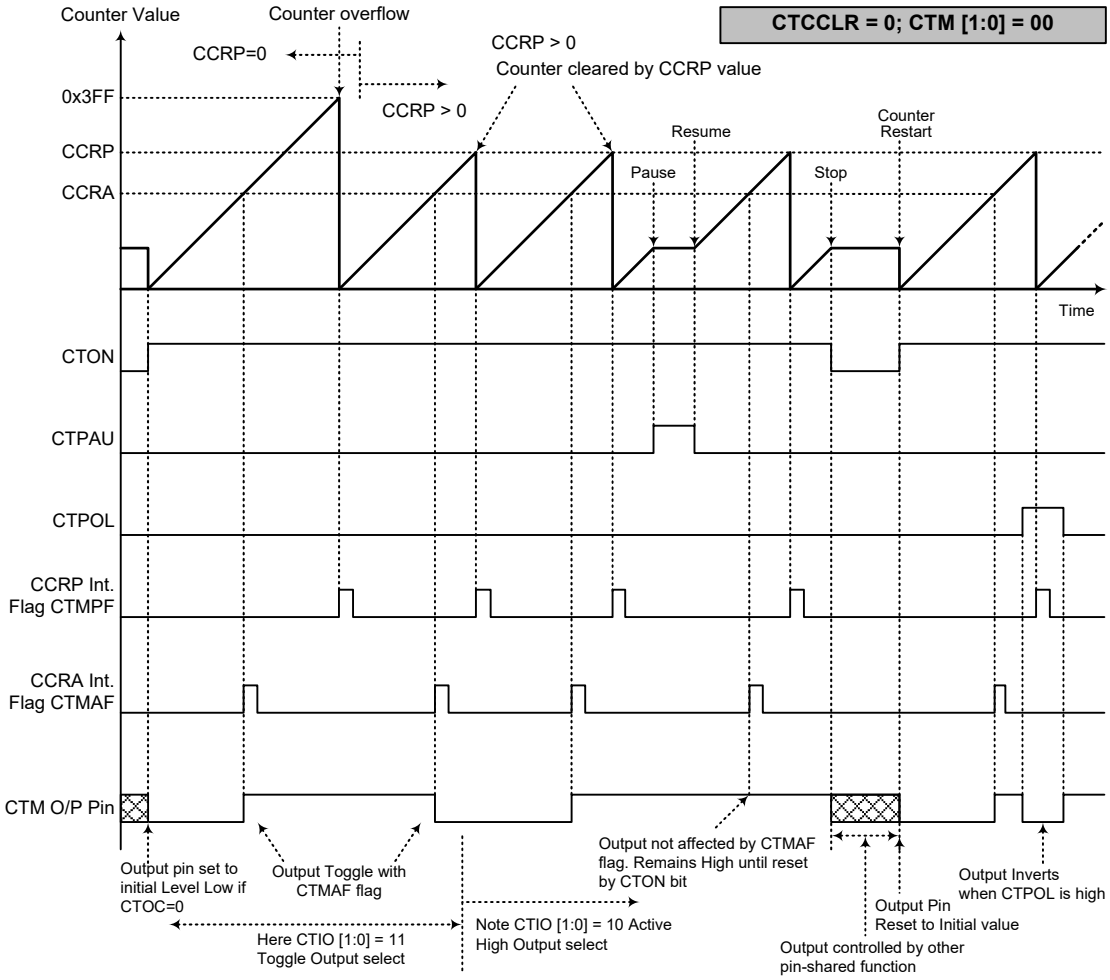
比较匹配输出模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 CTCCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 CTMAF 和 CTMPF 将分别置起。

如果 CTMC1 寄存器的 CTCCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅 CTMAF 中断请求标志产生。所以当 CTCCLR 为高时，不产生 CTMPF 中断请求标志。

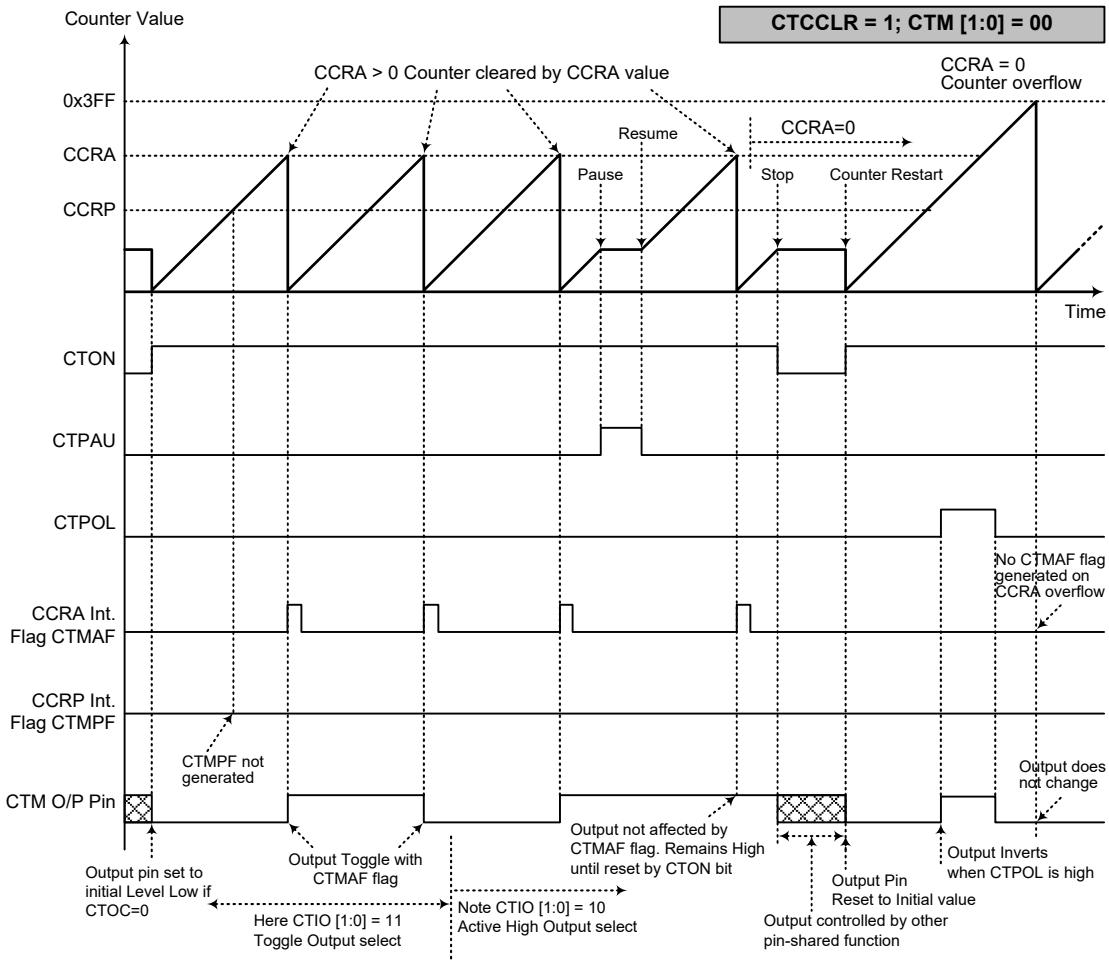
如果 CCRA 被清零，当计数达到最大值 3FFH 时，计数器溢出，而此时不产生 CTMAF 请求标志。

正如该模式名所言，当比较匹配发生后，CTM 输出脚状态改变。当比较器 A 比较匹配发生后 CTMAF 标志产生时，CTM 输出脚状态改变。比较器 P 比较匹配发生时产生的 CTMPF 标志不影响 CTM 输出脚。CTM 输出脚状态改变方式由 CTMC1 寄存器中 CTIO1 和 CTIO0 位决定。当比较器 A 比较匹配发生时，CTIO1 和 CTIO0 位决定 CTM 输出脚输出高，低或翻转当前状态。CTM 输出脚初始值，在 CTON 位由低到高电平的变化后通过 CTOC 位设置。注意，若 CTIO1 和 CTIO0 位同时为 0 时，引脚输出不变。



比较匹配输出模式 – CTCCLR=0

注：1. CTCCLR=0 时，比较器 P 匹配将清除计数器
2. CTM 输出引脚仅由 CTMAF 标志位控制
3. 输出引脚通过 CTON 位上升沿复位为初始值



比较匹配输出模式 – CTCCLR=1

注：1. CTCCLR=1 时，比较器 A 匹配将清除计数器
2. CTM 输出引脚控制仅由 CTMAF 标志位控制
3. 输出引脚通过 CTON 上升沿复位至初始值
4. 当 CTCCLR=1 时不产生 CTMPF 标志位

定时 / 计数器模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 CTM 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以帮助理解此功能。该模式中未使用的 CTM 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

要工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“10”。TM 的 PWM 功能在马达控制，加热控制，照明控制等方面十分有用。给 TM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可控，其波形的选择就较为灵活。在 PWM 输出模式中，CTCCLR 位不影响 PWM 操作。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。哪个寄存器控制频率或占空比取决于 CTMC1 寄存器的 CTDPX 位。所以 PWM 波形频率和占空比由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。CTMC1 寄存器中的 CTOC 位决定 PWM 波形的极性，CTIO1 和 CTIO0 位使能 PWM 输出或将 CTM 输出脚置为逻辑高或逻辑低。CTPOL 位对 PWM 输出波形的极性取反。

- **10-bit CTM，PWM 输出模式，边沿对齐模式，CTDPX=0**

CCRP	1~7	0
Period	CCRP×128	1024
Duty	CCRA	

若 f_{SYS}=4MHz，CTM 时钟源选择 f_{SYS}/4，CCRP=2，CCRA=128，

CTM PWM 输出频率 = (f_{SYS}/4)/(2×128)=f_{SYS}/1024=3.90625kHz，

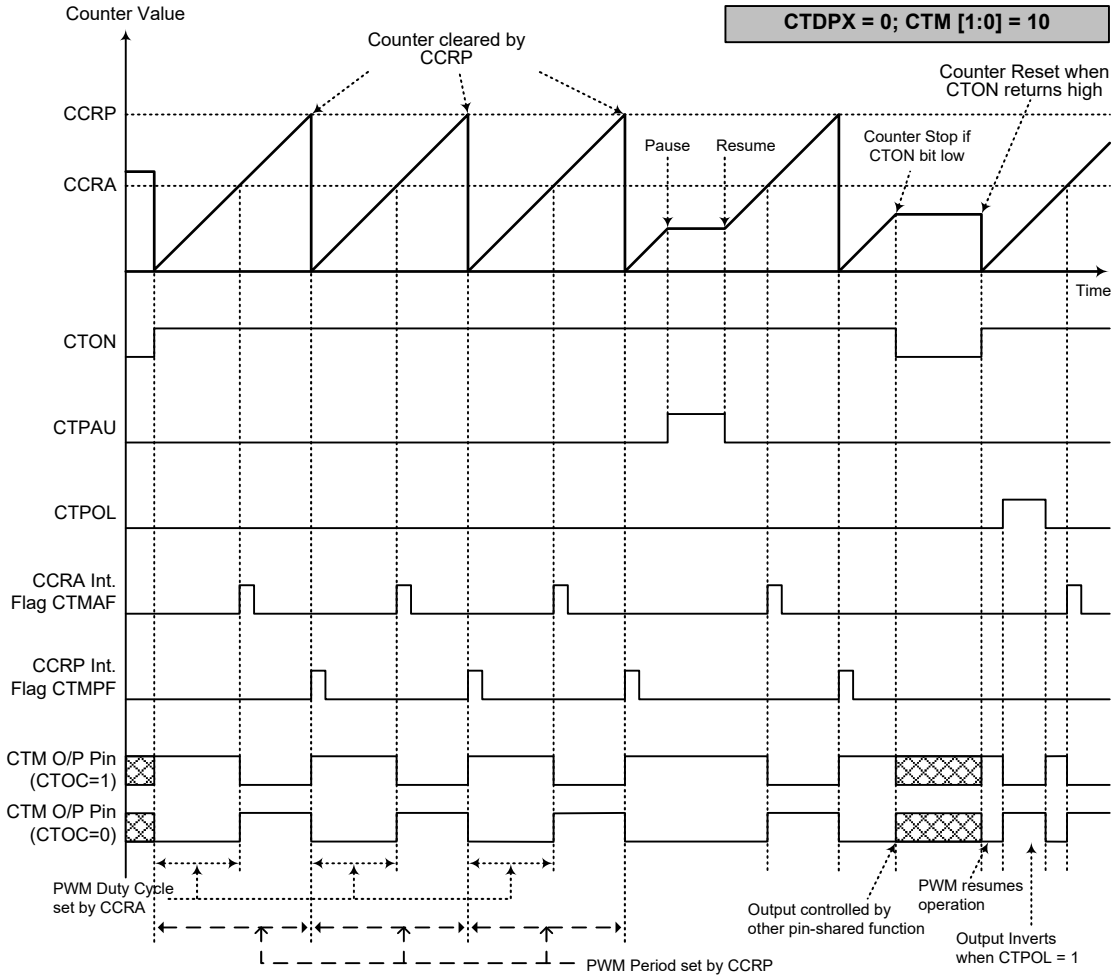
Duty=128/(2×128)=50%。

若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值，PWM 输出占空比为 100%。

- **10-bit CTM，PWM 输出模式，边沿对齐模式，CTDPX=1**

CCRP	1~7	0
Period	CCRA	
Duty	CCRP×128	1024

PWM 的输出周期由 CCRA 寄存器的值与 CTM 的时钟共同决定，PWM 的占空比由 CCRP 寄存器的值决定。



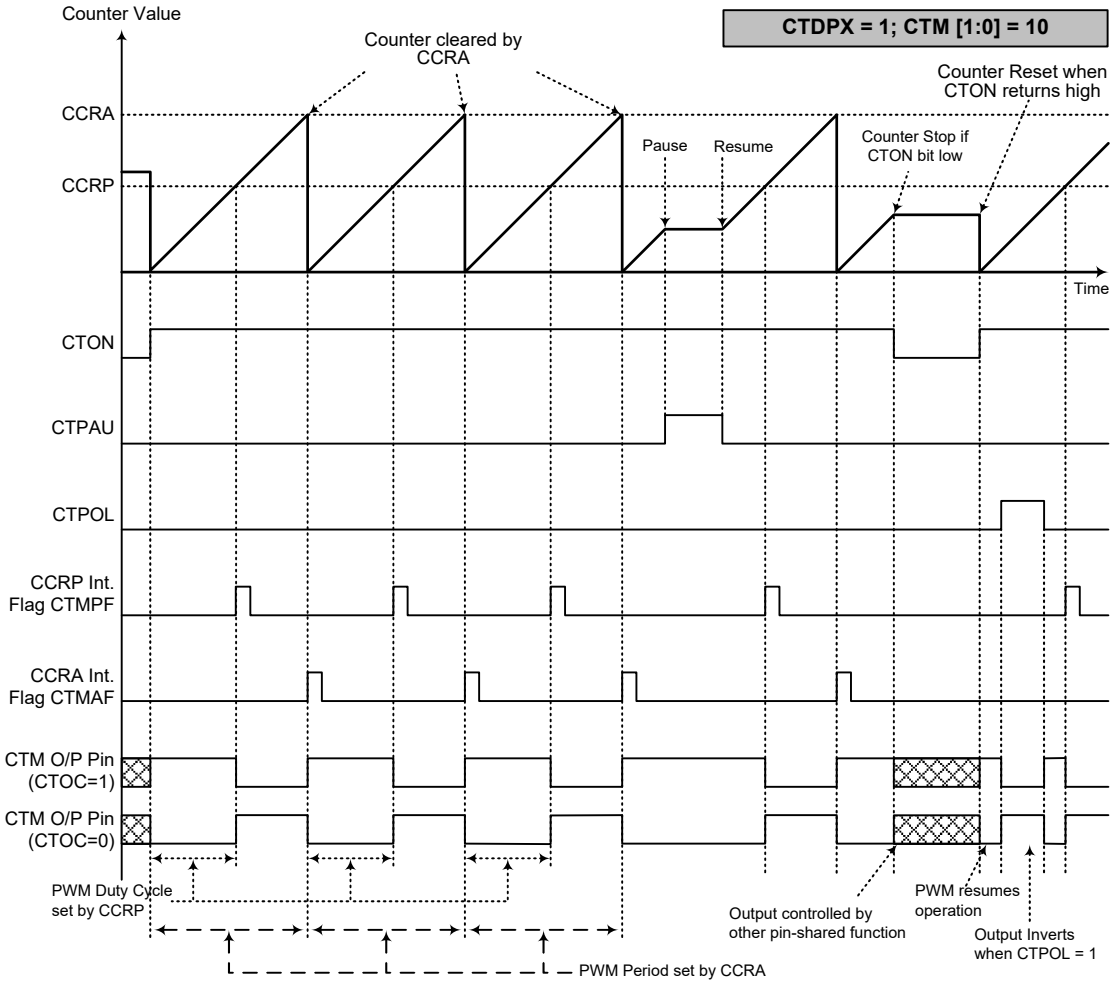
PWM 输出模式 – CTDPX=0

注：1. 这里的 CTDPX=0 – 计数器由 CCRP 清除

2. 计数器清零并设置 PWM 周期

3. 即使在 CTIO[1:0]=00 或 01 时，内部 PWM 功能继续运行

4. CTCCLR 位对 PWM 操作没有影响

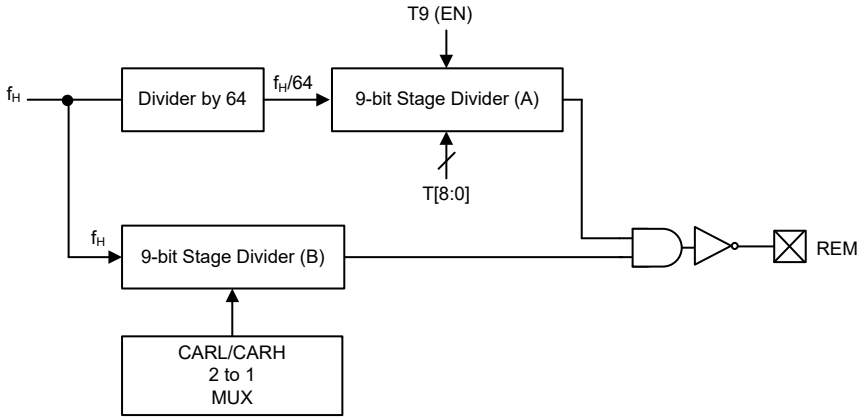


PWM 输出模式 – CTDPX=1

注：1. 这里的 CTDPX=1 – 计数器由 CCRA 清除
2. 计数器清零并设置 PWM 周期
3. 即使在 CTIO[1:0]=00 或 01 时，内部 PWM 功能继续运行
4. CTCCLR 位对 PWM 操作无影响

9-bit 定时器及载波输出

定时器是一个产生遥控传输模式的内部单元。其中包括一个 9-bit 的向下计数器。两组寄存器对，CARL1&CARL0 及 CARH1&CARH0，用于分别设置载波信号的低电平和高电平周期。REM 引脚可输出载波信号。



9-bit 定时器及载波输出方框图

定时器及载波输出控制寄存器

定时器操作及载波输出功能由一系列寄存器控制完成。T8~T0 位用于设置 9-bit 向下计数器初始值。T9 位用于使能定时器。TOEF 位为定时器操作结束标志位。CARL1&CARL0 寄存器用于设置载波低电平周期，CARH1&CARH0 用于设置高电平周期。CARH1 寄存器的 CH9 位用于启动载波输出。

寄存器名称	位							
	7	**6**	**5**	**4**	**3**	**2**	**1**	**0**
TSR0	T7	T6	T5	T4	T3	T2	T1	T0
TSR1	TOEF	—	—	—	—	—	T9	T8
CARL0	CL7	CL6	CL5	CL4	CL3	CL2	CL1	CL0
CARL1	—	—	—	—	—	—	CL9	CL8
CARH0	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
CARH1	—	—	—	—	—	—	CH9	CH8

定时器及载波输出控制寄存器列表

- **TSR0 寄存器**

Bit	**7**	**6**	**5**	**4**	**3**	**2**	**1**	**0**
Name	T7	T6	T5	T4	T3	T2	T1	T0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **T7~T0**：9-bit 定时器向下计数器 bit 7 ~ bit 0

对 TSR0 执行写入时仅将数据写入 TSR0 寄存器 (T7~T0)，对 TSR1 (T8) 执行写入时，则将指定数据和 TSR0 寄存器的内容传输到向下计数器。当数据从 TSR1 和 TSR0 传输到向下计数器完成之后，TOEF 位将被清零。

- **TSR1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	TOEF	—	—	—	—	—	T9	T8
R/W	R	—	—	—	—	—	R/W	R/W
POR	1	—	—	—	—	—	0	0

Bit 7 **TOEF**：定时器操作结束标志位
0：定时器操作进行中
1：定时器操作完成

Bit 6~2 未定义，读为“零”

Bit 1 **T9**：定时器使能控制
0：除能
1：使能
将 T9 位置高，则定时器开始计数。当计数值减为零时，定时器停止计数，此时 TOEF 位被置高。若在定时器计数期间 T9 位被清零，定时器将停止计数。一旦设置 T9 位从 1→0→1，向下计数器将从 T8~T0 取得新数据，重新开始向下计数。

Bit 0 **T8**：9-bit 定时器向下计数器 bit 8
对 TSR0 执行写入时仅将数据写入 TSR0 寄存器 (T7~T0)，对 TSR1 (T8) 执行写入时，则将指定数据和 TSR0 寄存器的内容传输到向下计数器。当数据从 TSR1 和 TSR0 传输到向下计数器完成之后，TOEF 位将被清零。

- **CARL0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	CL7	CL6	CL5	CL4	CL3	CL2	CL1	CL0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **CL7~CL0**：载波低电平周期控制位 bit 7~bit 0

- **CARL1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	CL9	CL8
R/W	—	—	—	—	—	—	R	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1 **CL9**：固定为“0”

Bit 0 **CL8**：载波低电平周期控制位 bit 8

- **CARH0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **CH7~CH0**：载波高电平周期控制位 bit 7~0

- **CARH1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	CH9 (CARY)	CH8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	1	0

Bit 7~2　未定义，读为“0”

Bit 1　**CH9**：载波输出控制
0：有载波
1：无载波

Bit 0　**CH8**：载波高电平周期控制位 bit 8

定时器操作

在向下计数器中写入非零值，然后设置 T9 位为高，将启动计数器向下计数。注意若向下计数器的值为 000H，设置 T9 位为高也可启动定时器计数，但仅计数一次。此时定时器输出时间为 64/f_H，其由以下公式计算：

$$(0+1)\times 64/f_H=64/f_H$$

在一个 64/f_H 的周期，计数器减 1。如果计数器值为“0”，零检测器将发出一个定时器运行结束的信号使定时器停止计数。同时，TOEF 置 1。若计数器值为 0，则定时器运行结束的信号将一直发出，定时器处于停止状态。

定时器输出时间和计数器初始值 T[8:0] 关系如下所示。

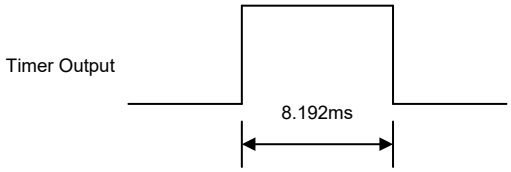
$$\text{定时器输出时间} = (T[8:0]+1)\times 64/f_H$$

举例如下，其中 f_H=4MHz

```
MOV A, 0FFH              ;Set T[8:0]=511
MOV TSR0, A
MOV A, 01H
MOV TSR1, A
SET TSR1.1               ;The timer is started by set T9=1
```

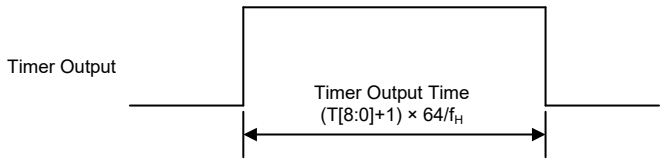
如上设置，则定时器输出时间如下所示：

$$(T[8:0]+1)\times 64/f_H=(511+1)\times 16\mu s=8.192ms$$

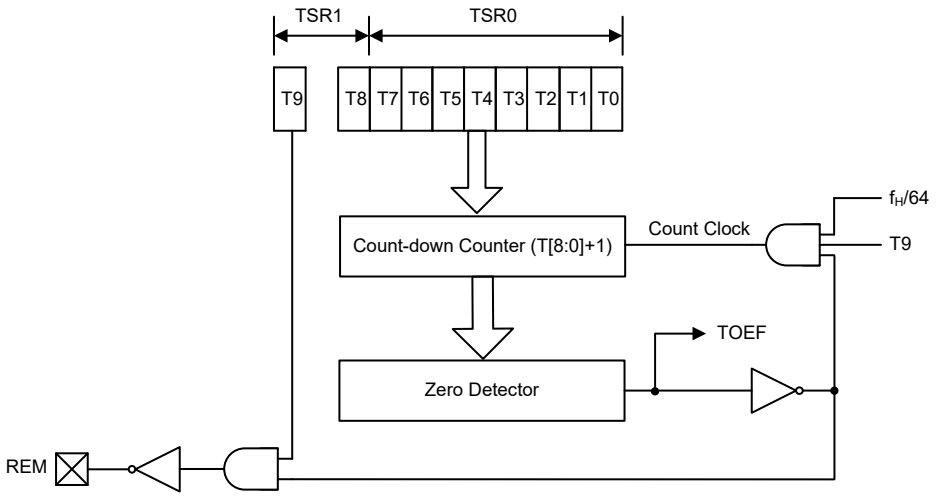


定时器输出 – f_H=4MHz，T[8:0]=511

设置 T9 位为高可使能 REM 引脚定时器输出。REM 引脚输出的波形为定时器输出和载波信号的组合。



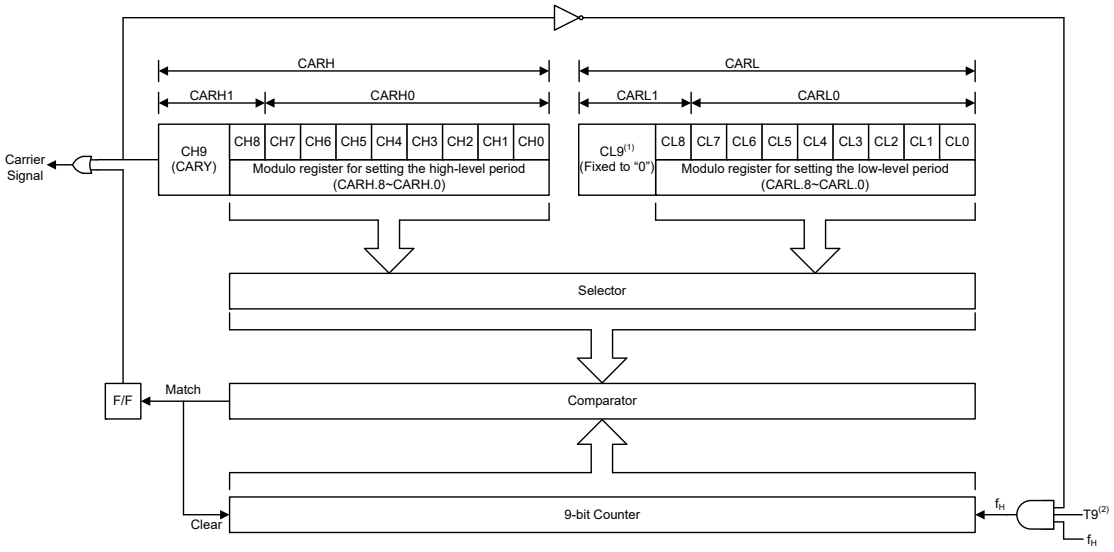
载波无输出时的定时器输出



定时器结构

载波输出

载波发生器由一个 9 位计数器 (TSR1&TSR0) 和两个独立设置高、低电平周期的寄存器对 CARH1&CARH0 和 CARL1&CARL0 组成。



遥控载波发生器结构图

注：1. CARL1 寄存器中的 CL9 位固定为零。
2. TSR1 寄存器中的 T9 位用于使能定时器输出。

载波周期

载波占空比和载波频率是通过使用模寄存器分别设置高、低电平的宽度来决定的。在 f_H=4MHz 时，高低电平的宽度范围是 500ns~64μs。

下面的范例将介绍如何通过两个寄存器对来设置载波的高、低电平周期。另外需确保写入 CARL 和 CARH 的输入值在 001H~1FFH 范围之内。

程序范例：

```
MOV A,xxH           ;xxH=00H~FFH
MOV CARL0,A
MOV A,xxH           ;xxH 01H, CL8 (CARL1.0)
MOV CARL1,A
MOV A,xxH           ;xxH=00H~FFH
MOV CARH0,A
MOV A,xxH           ;xxH 02H, CH8 (CARH1.0)
MOV CARH1,A
CLR CARH1.1         ;The carrier is started by clearing CARY(CARH1.1)= "0"
```

CARH 和 CARL 的值计算如下：

CARL (CARL1.0, CARL0.7~CARL0.0)=(f_H×(1-D)×T)–1 ····· (1)

CARH (CARH1.0, CARH0.7~CARH0.0)=(f_H×D×T)–1 ····· (2)

(1)+(2) ⇒ CARL+CARH=(f_H×T)–2 ⇒ 实际的载波频率 = f_H/(CARL+CARH+2)

其中，D：载波占空比 (0<D<1)

f_H：输入时钟 (4MHz)

T：载波周期 (μs)

若 f_H=4MHz，目标 f_C=38kHz，T=1/f_C=26.3157μs=t_L+t_H，Duty=1/3

CARL=(4.00MHz×(1–1/3)×26.3157μs)–1=69.1752

选择 69，xxH=45H，实际 t_L=(69+1)/4.00MHz=17.5μs

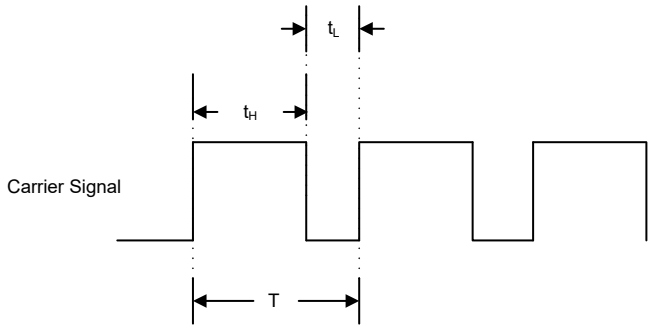
CARH=(4.00MHz×1/3×26.3157μs)–1=34.087

选择 34，xxH=22H，实际 t_H=(34+1)/4.00MHz=8.75μs

实际载波频率 = f_H/(CARL+CARH+2)

实际 f_C=f_H/(CARL+CARH+2)=4000kHz/(69+34+2)=38.09kHz

```
MOV A,045H
MOV CARL0,A
MOV A,022H
MOV CARH0,A
CLR CARH1.1         ;The carrier is started by clearing CARY(CARH1.1)= "0"
```



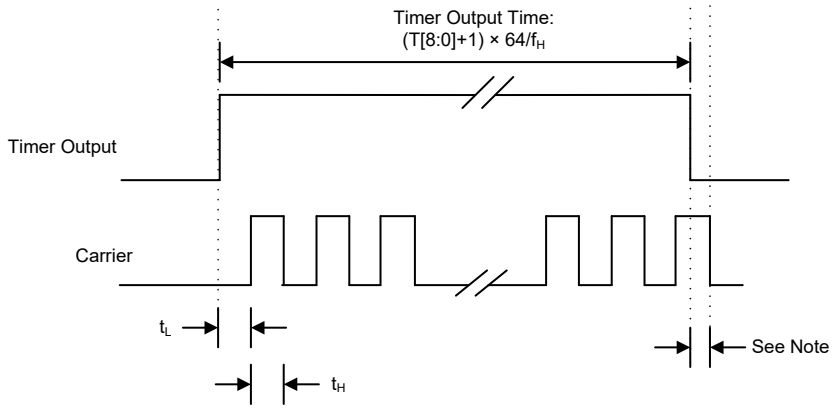
载波高电平和低电平周期

目标值		设置		实际值			
f_C (kHz)	Duty	CARH (CH[8:0] 位)	CARL (CL[8:0] 位)	t_H (μs)	t_L (μs)	T (μs)	f_C (kHz)
36	1/3	24H	49H	9.25	18.50	27.75	36.04
38	1/3	22H	45H	8.75	17.50	26.25	38.10
56	1/3	17H	2EH	6.00	11.75	17.75	56.34
56	1/2	23H	22H	9.00	8.75	17.75	56.34

载波频率设置 (f_H=4MHz)

载波输出发生器

遥控器载波从 REM 引脚输出，是通过清零 CARH1 寄存器中的 CH9 (CARY) 位来实现的。若要执行载波输出，需确保在设置完 CARH (CH[8:0]) 和 CARL (CL[8:0]) 位后，使能定时器操作。注意，在 REM 引脚输出载波过程中，如果改变 CARH 和 CARL 的值，可能会产生错误。使能定时器操作后，载波先输出低电平。



带载波输出的定时器输出

注：当载波信号使能和定时器的信号为高电平时，如果定时器输出要转换为低，则载波信号要先输出完高电平后再转换到低电平。

载波输出引脚

此产品提供一个遥控载波输出引脚 REM。复位后，REM 功能输出低电平。

REM 引脚的输出由 CARH1 寄存器中的 CH9 (CARY) 位，定时器输出使能控制位 T9 和 9-bit 的向下计数器值 (T[8:0]) 共同决定。

CH9 (CARY) 位	T9 位	T[8:0] 位	REM 引脚
0	0	0	输出低电平
0	0	非零值	
0	1	0	64/f_H (载波输出)
0	1	非零值	载波输出 (注)
1	0	—	输出低电平
1	1	—	输出高电平

REM 引脚输出控制

注：1. 当 REM 引脚处于低电平时 (T9=0 或 T[8:0]=0)，需设置 CARH (CH[8:0]) 和 CARL (CL[8:0]) 的值。

2. 上表显示了 TOEF=0 时，REM 引脚的状态。当 TOEF=1 时，REM 引脚将固定为低电平。

A/D 转换器

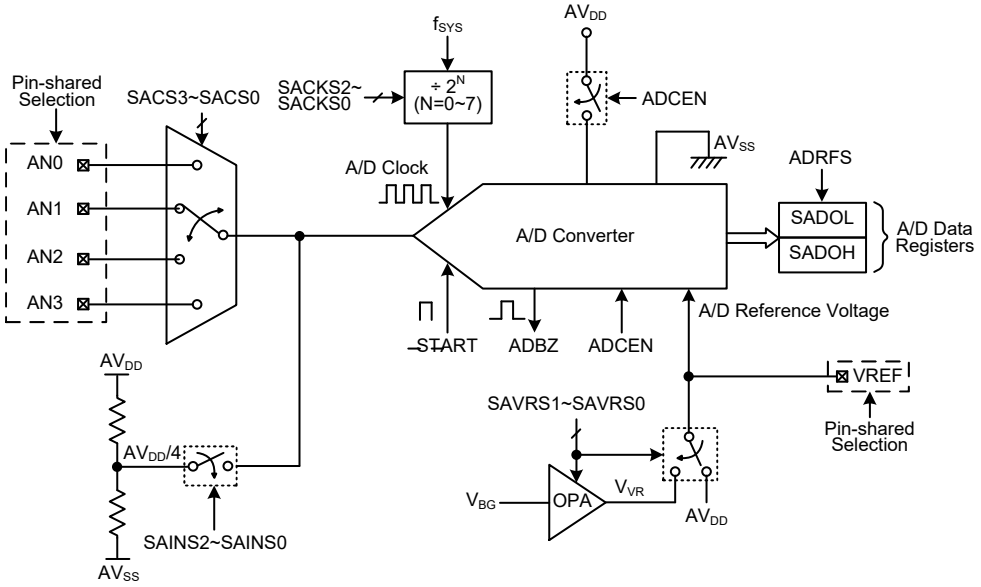
对于大多数电子系统而言，处理现实世界的模拟信号是共同的需求。为了完全由单片机来处理这些信号，首先需要通过 A/D 转换器将模拟信号转换成数字信号。将 A/D 转换器电路集成入单片机，可有效的减少外部器件，随之而来，具有降低成本和减少器件空间需求的优势。

A/D 转换器简介

此单片机包含一个多通道的 A/D 转换器，可以直接接入外部模拟信号 (来自传感器或其它控制信号) 或内部模拟信号 (来自 A/D 转换器电源除以 4 得到的内部电压，$AV_{DD}/4$)，并直接将这些信号转换成 10 位的数字量。当要转换外部模拟信号时，相应的引脚共用功能控制位需要先正确设置，再通过设置 SACS3~SACS0 和 SAINS2~SAINS0 位选择所需的通道。关于 A/D 输入信号选择的详细描述请参考“A/D 转换器控制寄存器”和“A/D 转换器输入信号”章节。

外部输入通道	内部输入信号	A/D 通道选择位
4：AN0~AN3	$AV_{DD}/4$	SAINS2~SAINS0 SACS3~SACS0

下图显示了 A/D 转换器内部结构和相关的寄存器。



A/D 转换器结构

A/D 转换寄存器介绍

A/D 转换器的所有操作由五个寄存器控制。一对只读寄存器来存放 A/D 转换器 10 位转换值。两个控制寄存器设置 A/D 转换器的操作和控制功能。VBGC 寄存器中的 VBGEN 位用于控制内部 Bandgap 参考电压 on/off。

寄存器名称	位							
	7	6	5	4	3	2	1	0
SADOL (ADRFS=0)	D1	D0	—	—	—	—	—	—
SADOL (ADRFS=1)	D7	D6	D5	D4	D3	D2	D1	D0
SADOH (ADRFS=0)	D9	D8	D7	D6	D5	D4	D3	D2
SADOH (ADRFS=1)	—	—	—	—	—	—	D9	D8
SADC0	START	ADBZ	ADCEN	ADRFS	SACS3	SACS2	SACS1	SACS0
SADC1	SAINS2	SAINS1	SAINS0	SAVRS1	SAVRS0	SACKS2	SACKS1	SACKS0
VBGC	—	—	—	—	VBGEN	—	—	—

A/D 转换寄存器列表

A/D 转换器数据寄存器 – SADOL, SADOH

此 A/D 转换器每次转换值为 10 位，需要两个数据寄存器存放转换结果，一个高字节寄存器 SADOH 和一个低字节寄存器 SADOL。在 A/D 转换完毕后，单片机可以直接读取这些寄存器以获得转换结果。由于只使用到 16 位中的 10 位，转换结果的数据存储格式由 SADC0 寄存器的 ADRFS 位控制，如下表所示。D0~D9 为 A/D 转换结果数据位，未使用的位读为“0”。当 A/D 转换器除能时，数据寄存器的值将保持不变。

ADRFS	SADOH								SADOL							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
0	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0	0	0
1	0	0	0	0	0	0	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

A/D 转换器数据寄存器

A/D 转换器控制寄存器 – SADC0, SADC1

寄存器 SADC0 和 SADC1 用来控制 A/D 转换器的功能和操作。这些 8 位的寄存器定义包括选择连接至内部 A/D 转换器的模拟通道，数字化数据格式，A/D 时钟源，并控制和监视 A/D 转换器的忙碌状态。由于每个单片机只包含一个实际的模数转换电路，因此这些外部和内部模拟信号中的每一个都需要分别被发送到转换器。SADC1 寄存器中的 SAINS2~SAINS0 位和 SADC0 寄存器中的 SACS3~SACS0 位用于选择外部模拟输入通道或内部模拟信号被连接到内部 A/D 转换器。

引脚共用功能选择寄存器的相关位用来定义 I/O 端口中的哪些引脚为 A/D 转换器的模拟输入，哪些引脚不作为 A/D 转换器输入。当引脚作为 A/D 转换器输入时，其原来的 I/O 或其它引脚共用功能消失，此外，其内部上拉电阻也将自动断开。

- **SADC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	START	ADBZ	ADCEN	ADRFS	SACS3	SACS2	SACS1	SACS0
R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **START**：启动 A/D 转换位
0→1→0：启动 A/D 转换
此位用于启动 A/D 转换过程。通常此位为低，但如果设为高再被清零，将初始化 A/D 转换过程。

Bit 6 **ADBZ**：A/D 转换忙碌标志位
0：A/D 转换结束或未开始转换
1：A/D 转换中
此只读标志位用于表明 A/D 转换过程是否完成。当 START 位由低变为高再变为低时，ADBZ 位为高，表明 A/D 转换已启动。A/D 转换结束后，此位被清零。

Bit 5 **ADCEN**：A/D 转换器使能控制位
0：除能
1：使能
此位控制 A/D 内部功能。该位被置高将使能 A/D 转换器。如果该位设为低将关闭 A/D 转换器以降低功耗。当 A/D 转换器除能时，A/D 数据寄存器 SADOH 和 SADOL 的内容将保持不变。

Bit 4 **ADRFS**：A/D 转换数据格式选择位
0：A/D 转换数据格式 → SADOH=D[9:2]；SADOL=D[1:0]
1：A/D 转换数据格式 → SADOH=D[9:8]；SADOL=D[7:0]
此位控制存放在两个 A/D 数据寄存器中的 10 位 A/D 转换结果的格式。细节方面请参考 A/D 数据寄存器章节。

Bit 3~0 **SACS3~SACS0**：A/D 转换器外部模拟通道输入选择位
0000：AN0
0001：AN1
0010：AN2
0011：AN3
0100~1111：未定义，输入为浮空
这些位用于选择要转换的外部模拟输入通道。当选择外部模拟输入通道，则 SAINS2~SAINS0 位必须置为“000”或“101~111”。更多详细信息请参见“A/D 转换器输入信号选择”表格。

- **SADC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	SAINS2	SAINS1	SAINS0	SAVRS1	SAVRS0	SACKS2	SACKS1	SACKS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~5 **SAINS2~SAINS0**：A/D 转换器输入信号选择位
000：外部信号 – 外部模拟通道输入
001~011：未使用，接地
100：内部信号 – 内部信号，$AV_{DD}/4$
101~111：外部信号 – 外部模拟通道输入
当 SAINS2~SAINS0 字段被设为“100”时，选择转换内部模拟信号。当选择转换内部模拟信号时，应通过设置相关引脚共用功能控制位 SACS3~SACS0 为“0100”~“1111”内的值，将外部输入切换为其它功能。否则，外部通道输入会和内部模拟信号一起连接至内部 A/D 转换器，这将导致不可逆的损害。

Bit 4~3 **SAVRS1~SAVRS0**：A/D 转换器参考电压选择位
00：外部 VREF 引脚
01：内部 A/D 转换器电源电压，AV_{DD}
10：内部 OPA 输出电压，V_{VR}
11：外部 VREF 引脚
这两位用于选择 A/D 转换器参考电压。当 SAVRS1~SAVRS0 位为被设为“01”或“10”时，选择内部参考电压源。此时，外部 VREF 引脚需通过引脚共用控制位选择作为其它共用的引脚功能。否则，外部 VREF 输入电压会和内部参考电压一起连接至内部 A/D 转换器，导致不可预期的后果。

Bit 2~0 **SACKS2~SACKS0**：A/D 时钟源选择位
000：f_{SYS}
001：$f_{SYS}/2$
010：$f_{SYS}/4$

011：$f_{SYS}/8$
100：$f_{SYS}/16$
101：$f_{SYS}/32$
110：$f_{SYS}/64$
111：$f_{SYS}/128$
这三位用于选择 A/D 转换器的时钟源。

- **VBGC 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	VBGEN	—	—	—
R/W	—	—	—	—	R/W	—	—	—
POR	—	—	—	—	0	—	—	—

Bit 7~4　未定义，读为“0”

Bit 3　**VBGEN**：V_{BG} Bandgap 参考控制
0：除能
1：使能
当 LVR 功能使能或此位置高，Bandgap 电路使能。

Bit 2~0　未定义，读为“0”

A/D 转换器参考电压

A/D 转换器参考电压可来自 A/D 转换器电源电压 AV_{DD}，内部运算放大器输出电压 V_{VR} 或外部参考源引脚 VREF，通过 SAVRS1 和 SAVRS0 位选择。当此字段设置为“01”，A/D 转换器参考电压来自电源电压 AV_{DD}。当此字段设置为“10”，A/D 转换器参考电压来自内部运算放大器输出电压 V_{VR}。否则若此字段设置为“01”或“10”以外的值，A/D 转换器参考电压将来自 VREF 引脚。由于 VREF 引脚与其它功能共用，当选择 VREF 引脚作为参考电压源时，需合理设置相关引脚共用控制位选择 VREF 引脚功能且除能其它共用引脚功能。然而，当内部参考信号被选作参考电压时，相关的引脚共用控制位不可选择 VREF 参考电压输入功能，避免 VREF 引脚电压跟内部参考信号一起接入 A/D 转换器。模拟输入值一定不能超过所选的参考电压值。

SAVRS[1:0]	参考源	说明
00/11	VREF 引脚	来自外部 A/D 转换器参考引脚 VREF
01	AV_{DD}	来自内部 A/D 转换器电源电压
10	V_{VR}	来自内部运算放大器输出电压

A/D 转换器参考电压选择

A/D 转换器输入信号

所有的 A/D 转换器模拟输入引脚都与 I/O 口及其它功能共用。使用引脚共用功能选择寄存器 PxSn 中的相应位，可以将它们设置为 A/D 转换器模拟输入脚或具有其它功能。如果对应的引脚作为 A/D 转换输入，那么它原来的引脚功能将除能。通过这种方式，引脚的功能可由程序来控制，灵活地切换引脚功能。如果将引脚设为 A/D 输入，则通过寄存器编程设置的所有上拉电阻会自动断开。请注意，端口控制寄存器不需要为使能 A/D 输入而先设定为输入模式，当 A/D 输入功能选择位使能 A/D 输入时，端口控制寄存器的状态将被重置。

若 SAINS2~SAINS0 位为“000”或“101~111”，则选择转换外部通道输入信号，具体通道编号由 SACS3~SACS0 位决定。若 SAINS2~SAINS0 位设置为“100”，则选择转换内部电压 $AV_{DD}/4$。当选择内部模拟信号时，SACS3~SACS0 位应适

当配置为“0100”~“1111”以关闭外部输入通道。否则内部模拟信号将与外部通道输入连接，造成不可预期的后果。

SAINS[2:0]	SACS[3:0]	输入信号	说明
000, 101~111	0000~0011	AN0~AN3	外部引脚模拟输入
	0100~1111	—	浮空，未选择外部通道
001~011	0100~1111	—	未使用，接地
100	0100~1111	$AV_{DD}/4$	内部 A/D 转换器电压 /4，$AV_{DD}/4$

A/D 转换器输入信号选择

A/D 转换器操作

SADC0 寄存器中的 START 位，用于启动 A/D 转换器。当单片机设置此位从逻辑低到逻辑高，然后再到逻辑低，就会开始一个模数转换周期。

SADC0 寄存器中的 ADBZ 位用于表明模数转换过程是否正在进行。A/D 转换成功启动后，ADBZ 位会被单片机自动置为“1”。在转换周期结束后，ADBZ 位会自动置为“0”。此外，也会置位中断控制寄存器内相应的 A/D 中断请求标志位，如果中断使能，就会产生对应的内部中断信号。A/D 内部中断信号将引导程序跳转到相应的 A/D 内部中断地址。如果 A/D 内部中断被禁止，可以让单片机轮询 SADC0 寄存器中的 ADBZ 位，检查此位是否被清零，作为另一种侦测 A/D 转换周期结束的方法。

A/D 转换器的时钟源为系统时钟 f_{SYS} 或其分频，而分频系数由 SADC1 寄存器中的 SACKS2~SACKS0 位决定。虽然 A/D 时钟源是由系统时钟 f_{SYS} 和 SACKS2~SACKS0 位决定，但可选择的 A/D 时钟源则有一些限制。由于允许的 A/D 时钟周期 t_{ADCK} 的范围为 0.5μs~10.0μs，所以选择系统时钟速度时就必须小心。例如，如果系统时钟速度为 8MHz 时，SACKS2~SACKS0 位不能设为“000”、“001”或“111”。必须保证设置的 A/D 转换时钟周期不小于时钟周期的最小值或大于时钟周期的最大值，否则将会产生不准确的 A/D 转换值。可参考下面的表格，应特别注意被标上星号 * 的数值是不允许的，因为这些值可能低于或大于特定的 A/D 时钟周期。

f_{SYS}	A/D 时钟周期 (t_{ADCK})							
	SACKS[2:0] =000 (f_{SYS})	SACKS[2:0] =001 ($f_{SYS}/2$)	SACKS[2:0] =010 ($f_{SYS}/4$)	SACKS[2:0] =011 ($f_{SYS}/8$)	SACKS[2:0] =100 ($f_{SYS}/16$)	SACKS[2:0] =101 ($f_{SYS}/32$)	SACKS[2:0] =110 ($f_{SYS}/64$)	SACKS[2:0] =111 ($f_{SYS}/128$)
1MHz	1μs	2μs	4μs	8μs	16μs *	32μs *	64μs *	128μs *
2MHz	500ns	1μs	2μs	4μs	8μs	16μs *	32μs *	64μs *
4MHz	250ns *	500ns	1μs	2μs	4μs	8μs	16μs *	32μs *

A/D 时钟周期范例

SADC0 寄存器中的 ADCEN 位用于控制 A/D 转换电路电源的开启和关闭。该位必须置高以开启 A/D 转换器电源。当设置 ADCEN 位为高开启 A/D 转换器内部电路时，在 A/D 转换成功开启前需一段延时。即使通过相关引脚共用控制位选择无引脚作为 A/D 输入，如果 ADCEN 设为“1”，那么仍然会产生功耗。因此在功耗敏感的应用中，当未使用 A/D 转换器功能时，建议设置 ADCEN 为低以减少功耗。

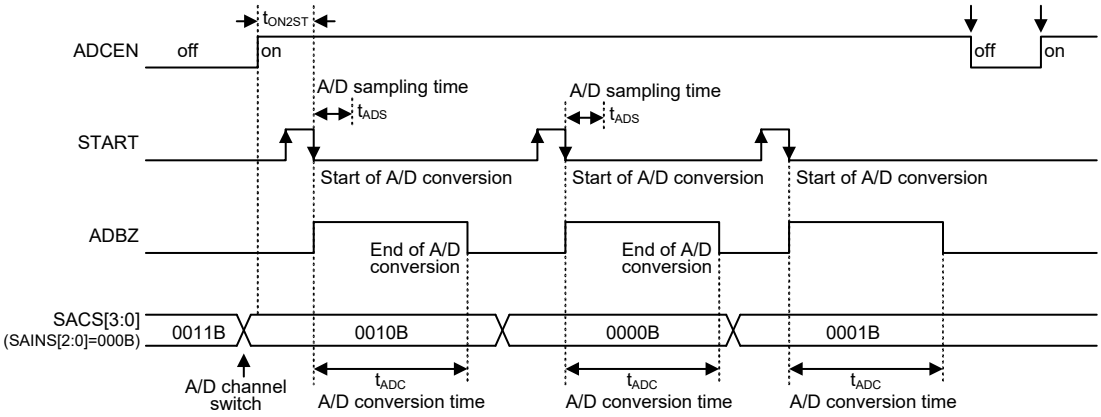
A/D 转换率及时序图

一个完整的 A/D 转换包含两部分，数据采样和数据转换。数据采样 t_{ADS} 需要 4 个 A/D 时钟周期，数据转换需要 10 个 A/D 时钟周期。因此一个完整的 A/D 转

换时间，t_{ADC}，一共需要 14 个 A/D 时钟周期。

最大 A/D 转换率 = A/D 时钟周期 ÷ 14

下列时序图表示模数转换过程中不同阶段的图形与时序。由应用程序控制开始 A/D 转换过程后，单片机的内部硬件就会开始进行转换，在这个过程中，程序可以继续其它功能。A/D 转换时间为 14 t_{ADCK}，t_{ADCK} 为 A/D 时钟周期。



A/D 转换时序图 – 外部通道输入

A/D 转换步骤

下面概述实现 A/D 转换过程的各个步骤。

- 步骤 1
  通过 SADC1 寄存器中的 SACKS2~SACKS0 位，选择所需的 A/D 转换时钟。
- 步骤 2
  将 SADC0 寄存器中的 ADCEN 位置高使能 A/D 转换器。
- 步骤 3
  通过 SADC1 寄存器中的 SAINS2~SAINS0 位选择连接至内部 A/D 转换器的信号。
  若选择外部通道输入，接着执行步骤 4。
  若选择内部模拟信号，接着执行步骤 5。
- 步骤 4
  若通过 SAINS2~SAINS0 位选择 A/D 输入信号来自外部通道输入，应设置相关的引脚共用控制位将该引脚规划为 A/D 输入引脚。接着设置 SACS3~SACS0 位选择该外部通道接至 A/D 转换器。接着执行步骤 6。
- 步骤 5
  通过 SAINS2~SAINS0 位选择内部模拟信号前，应先通过配置 SACS3~SACS0 位为“0100”~“1111”将外部通道输入切换为不存在通道输入的选项。接着设置 SAINS2~SAINS0 位选择内部模拟信号。接着执行步骤 6。
- 步骤 6
  通过 SADC1 寄存器中的 SAVRS1~SAVRS0 位选择参考电压源。若选择 A/D 转换器电源电压或运算放大器输出电压，则外部参考输入引脚功能必须通过正确配置相应的引脚共用控制位除能。
- 步骤 7
  设置 SADC0 寄存器中的 ADRFS 位选择 A/D 转换器输出数据格式。

- 步骤 8
  如果要使用中断，则中断控制寄存器需要正确地设置，以确保 A/D 中断功能是激活的。总中断控制位 EMI 需要置位为“1”，以及 A/D 转换器中断位 ADE 也需要置位为“1”。
- 步骤 9
  现在可以通过设置 SADC0 寄存器中的 START 位从“0”到“1”再回到“0”，开始模数转换的过程。
- 步骤 10
  如果 A/D 转换正在进行中，ADBZ 位会被置为逻辑高。A/D 转换完成后，ADBZ 位会被置为逻辑低，并可从 SADOH 和 SADOL 寄存器中读取输出数据。

注：若使用轮询 SADC0 寄存器中 ADBZ 位的状态的方法来检查转换过程是否结束时，则中断使能的步骤可以省略。

编程注意事项

在编程时，如果 A/D 转换器未使用，通过设置 SADC0 寄存器中的 ADCEN 为低，关闭 A/D 内部电路以减少电源功耗。此时，不考虑输入脚的模拟电压，内部 A/D 转换器电路不产生功耗。如果 A/D 转换器输入脚用作普通 I/O 脚，必须特别注意，输入电压为无效逻辑电平也可能增加功耗。

A/D 转换功能

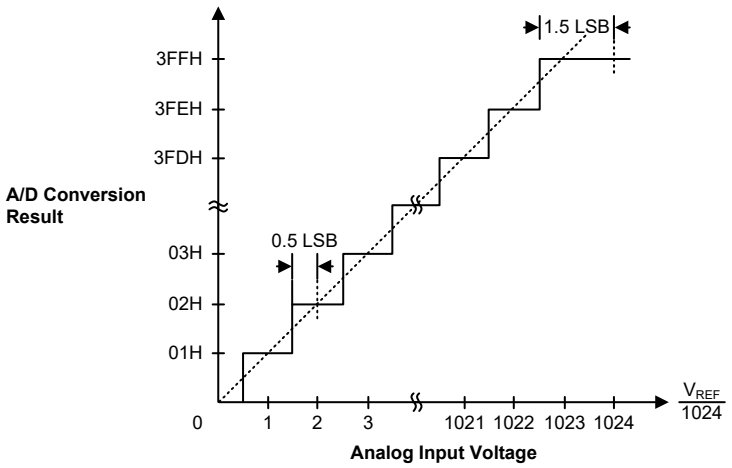
单片机含有一组 10 位的 A/D 转换器，它们转换的最大值可达 3FFH。由于模拟输入最大值等于实际 A/D 转换器参考电压值，V_{REF}，因此每一位可表示 V_{REF}/1024 的模拟输入值。

$$1\ LSB=V_{REF}\div 1024$$

通过下面的等式可估算 A/D 转换器输入电压值：

$$\text{A/D 输入电压} = \text{A/D 数字输出值} \times V_{REF} \div 1024$$

下图显示 A/D 转换器模拟输入值和数字输出值之间理想的转换功能。除了数字化数值 0，其后的数字化数值会在精确点之前的 0.5 LSB 处改变，而数字化数值的最大值将在 V_{REF} 之前的 1.5 LSB 处改变。注意，这里的 V_{REF} 电压指代的是通过 SAVRS1~SAVRS0 位选择的实际 A/D 转换器参考电压。



理想的 A/D 转换功能

A/D 转换应用范例

下面两个范例程序用来说明怎样使用 A/D 转换。第一个范例是轮询 SADC0 寄存器中的 ADBZ 位来判断 A/D 转换是否完成；第二个范例则使用中断的方式判断。

范例 1：使用查询 ADBZ 的方式来检测转换结束

```
clr  ADE                    ; disable A/D converter interrupt
mov  a,03h                  ; select fSYS/8 as A/D clock and
mov  SADC1,a                ; select external channel input and external
                            ; reference input
mov  a,88h                  ; set PAS0 to configure pin AN0 and pin VREF
mov  PAS0,a
mov  a,20h
mov  SADC0,a                ; enable A/D and connect AN0 channel to A/D
                            ; converter
:
start_conversion:
clr  START                  ; high pulse on start bit to initiate conversion
set  START                  ; reset A/D
clr  START                  ; start A/D
polling_EOC:
sz   ADBZ                   ; poll the SADC0 register ADBZ bit to detect end
                            ; of A/D conversion
jmp  polling_EOC            ; continue polling
mov  a,SADOL                ; read low byte conversion result value
mov  SADOL_buffer,a         ; save result to user defined register
mov  a,SADOH                ; read high byte conversion result value
mov  SADOH_buffer,a         ; save result to user defined register
:
jmp  start_conversion       ; start next A/D conversion
```

范例 2：使用中断的方式来检测转换结束

```
clr  ADE                    ; disable A/D converter interrupt
mov  a,03h                  ; select fSYS/8 as A/D clock and
mov  SADC1,a                ; select external channel input and external
                            ; reference input
mov  a,88h                  ; set PAS0 to configure pin AN0 and pin VREF
mov  PAS0,a
mov  a,20h
mov  SADC0,a                ; enable A/D and connect AN0 channel to A/D
                            ; converter
:
:
Start_conversion:
clr  START                  ; high pulse on START bit to initiate conversion
set  START                  ; reset A/D
clr  START                  ; start A/D
clr  ADF                    ; clear A/D converter interrupt request flag
set  ADE                    ; enable A/D converter interrupt
set  EMI                    ; enable global interrupt
:
:
ADC_ISR:                    ; A/D converter interrupt service routine
mov  acc_stack,a            ; save ACC to user defined memory
mov  a,STATUS
mov  status_stack,a         ; save STATUS to user defined memory
```

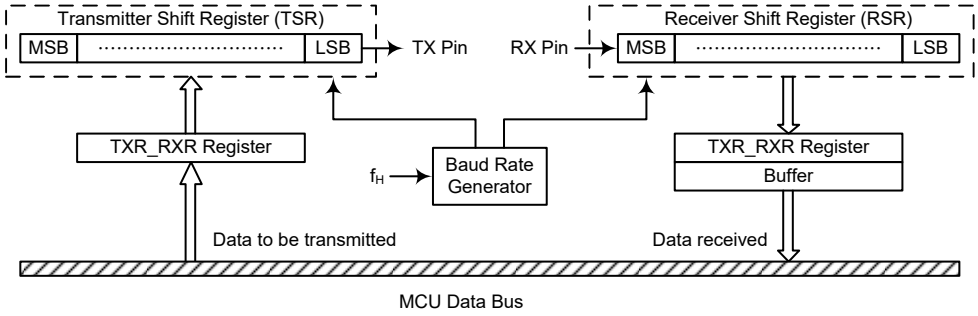
```
:
:
mov a, SADOL              ; read low byte conversion result value
mov SADOL_buffer,a        ; save result to user defined register
mov a, SADOH              ; read high byte conversion result value
mov SADOH_buffer,a        ; save result to user defined register
:
:
EXIT_INT_ISR:
mov a,status_stack
mov STATUS,a              ; restore STATUS from user defined memory
mov a,acc_stack           ; restore ACC from user defined memory
reti
```

UART 接口

该单片机具有一个全双工的异步串行通信接口 – UART，可以很方便的与其它具有串行口的芯片通信。UART 具有许多功能特性，发送或接收串行数据时，将数据组成一个 8 位或 9 位的数据块，连同数据特征位一并传输。具有检测数据覆盖或帧错误等功能。UART 功能占用一个内部中断向量，当接收到数据或数据发送结束，触发 UART 中断。

内置的 UART 功能包含以下特性：

- 全双工通用异步接收器 / 发送器
- 8 位或 9 位传输格式
- 奇校验、偶校验或无校验
- 1 位或 2 位停止位
- 8 位预分频的波特率发生器
- 奇偶、帧、噪声和溢出检测
- 支持地址匹配中断 (最后一位 = 1)
- 独立的发送和接收使能
- 2-byte FIFO 接收缓冲器
- RX 引脚唤醒功能
- 发送和接收中断
- 中断可由下列条件触发：
  - ♦ 发送器为空
  - ♦ 发送器空闲
  - ♦ 接收完成
  - ♦ 接收器溢出
  - ♦ 地址匹配



UART 数据传输方框图

UART 外部引脚

内部 UART 有两种外部引脚类型，即 TX 和 RX，可与外部串行接口进行通信。TX 和 RX 分别为 UART 发送脚和接收脚，与 I/O 口或其它功能共用引脚。在使用 UART 功能前，应先通过相应的引脚共用功能选择寄存器，选择 TX 和 RX 引脚功能。当 UARTEN、TXEN 和 RXEN 位置高时，将自动设置这些 I/O 脚或其它共用功能脚作为 TX 输出和 RX 输入，并且除能 TX 和 RX 引脚上的上拉电阻功能。当 UARTEN、TXEN 或 RXEN 位清零除能 TX 或 RX 引脚功能后，TX 或 RX 引脚将处于浮空状态。这时 TX 或 RX 引脚是否连接内部上拉电阻是由相应的 I/O 上拉电阻控制位决定的。

UART 数据传输方案

前面方框图显示了 UART 的整体结构。需要发送的数据首先写入 TXR_RXR 寄存器，接着此数据被传输到发送移位寄存器 TSR 中，然后在波特率发生器的控制下将 TSR 寄存器中数据一位位地移到 TX 引脚上，低位在前。TXR_RXR 寄存器被映射到单片机的数据存储器中，而发送移位寄存器没有实际地址，所以发送移位寄存器不可直接操作。

数据在波特率发生器的控制下，低位在前高位在后，从外部引脚 RX 进入接收移位寄存器 RSR。当数据接收完成，数据从接收移位寄存器移入可被用户程序操作的 TXR_RXR 寄存器中。TXR_RXR 寄存器被映射到单片机数据存储器中，而接收移位寄存器没有实际地址，所以接收移位寄存器不可直接操作。

需要注意的是，发送和接收都是共用同一个地址的数据寄存器，即 TXR_RXR 寄存器。

UART 状态和控制寄存器

与 UART 功能相关的有五个寄存器 – 控制 UART 模块整体功能的 USR、UCR1 和 UCR2 寄存器，控制波特率的 BRG 寄存器，管理发送和接收数据的数据寄存器 TXR_RXR。

寄存器名称	位							
	7	6	5	4	3	2	1	0
USR	PERR	NF	FERR	OERR	RIDLE	RXIF	TIDLE	TXIF
UCR1	UARTEN	BNO	PREN	PRT	STOPS	TXBRK	RX8	TX8
UCR2	TXEN	RXEN	BRGH	ADDEN	WAKE	RIE	TIIE	TEIE
TXR_RXR	TXRX7	TXRX6	TXRX5	TXRX4	TXRX3	TXRX2	TXRX1	TXRX0
BRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0

UART 寄存器列表

- **TXR_RXR 寄存器**

TXR_RXR 是一个数据寄存器，用来存储 TX 引脚将要发送或 RX 引脚正在接收的数据。

Bit	7	6	5	4	3	2	1	0
Name	TXRX7	TXRX6	TXRX5	TXRX4	TXRX3	TXRX2	TXRX1	TXRX0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 **TXRX7~TXRX0**：UART 发送 / 接收数据位 Bit 7~Bit 0

- **USR 寄存器**

寄存器 USR 是 UART 的状态寄存器，可以通过程序读取。所有 USR 位是只读的。详细解释如下：

Bit	7	6	5	4	3	2	1	0
Name	PERR	NF	FERR	OERR	RIDLE	RXIF	TIDLE	TXIF
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	1	0	1	1

Bit 7 **PERR**：奇偶校验出错标志位
0：奇偶校验正确
1：奇偶校验出错

PERR 是奇偶校验出错标志位。若 PERR=0，奇偶校验正确；若 PERR=1，接收到的数据奇偶校验出错。只有使能了奇偶校验此位才有效。可使用软件清零该标志位，即先读取 USR 寄存器再读 TXR_RXR 寄存器来清零此位。

Bit 6 **NF**：噪声干扰标志位
0：没有受到噪声干扰
1：受到噪声干扰

NF 是噪声干扰标志位。若 NF=0，没有受到噪声干扰；若 NF=1，UART 接收数据时受到噪声干扰。它与 RXIF 在同周期内置位，但不会与溢出标志位同时置位。可使用软件清零该标志位，即先读取 USR 寄存器再读 TXR_RXR 寄存器将清零此标志位。

Bit 5 **FERR**：帧错误标志位
0：无帧错误发生
1：有帧错误发生

FREE 是帧错误标志位。若 FREE=0，没有帧错误发生；若 FREE=1，当前的数据发生了帧错误。可使用软件清零该标志位，即先读取 USR 寄存器再读 TXR_RXR 寄存器来清零此位。

Bit 4 **OERR**：溢出错误标志位
0：无溢出错误发生
1：有溢出错误发生

OERR 是溢出错误标志位，表示接收缓冲器是否溢出。若 OERR=0，没有溢出错误；若 OERR=1，发生了溢出错误，它将禁止下一组数据的接收。可通过软件清零该标志位，即先读取 USR 寄存器再读 TXR_RXR 寄存器将清零此标志位。

Bit 3 **RIDLE**：接收状态标志位
0：正在接收数据
1：接收器空闲

RIDLE 是接收状态标志位。若 RIDLE=0，正在接收数据；若 RIDLE=1，接收器空闲。在接收到停止位和下一个数据的起始位之间，RIDLE 被置位，表明 UART 空闲，RX 脚处于逻辑高状态。

Bit 2 **RXIF**：接收寄存器状态标志位
0：TXR_RXR 寄存器为空
1：TXR_RXR 寄存器含有有效数据
RXIF 是接收寄存器状态标志位。当 RXIF=0，TXR_RXR 寄存器为空；当 RXIF=1，TXR_RXR 寄存器接收到新数据。当数据从移位寄存器加载到 TXR_RXR 寄存器中，如果 UCR2 寄存器中的 RIE=1，则会触发中断。当接收数据时检测到一个或多个错误时，相应的标志位 NF、FERR 或 PERR 会在同一周期内置位。读取 USR 寄存器再读 TXR_RXR 寄存器，如果 TXR_RXR 寄存器中没有新的数据，RXIF 标志将被清零。

Bit 1 **TIDLE**：数据发送完成标志位
0：数据传输中
1：无数据传输
TIDLE 是数据发送完成标志位。若 TIDLE=0，数据传输中。当 TXIF=1 且数据发送完毕或者暂停字被发送时，TIDLE 置位。TIDLE=1，TX 引脚空闲且处于逻辑高状态。读取 USR 寄存器再写 TXR_RXR 寄存器将清零 TIDLE 位。数据字符或暂停字就绪时，不会产生该标志位。

Bit 0 **TXIF**：发送数据寄存器 TXR_RXR 状态位
0：数据还没有从缓冲器加载到移位寄存器中
1：数据已从缓冲器加载到移位寄存器中 (TXR_RXR 数据寄存器为空)
TXIF 是发送数据寄存器为空标志位。若 TXIF=0，数据还没有从缓冲器加载到移位寄存器中；若 TXIF=1，数据已从缓冲器中加载到移位寄存器中。读取 USR 存器再写 TXR_RXR 寄存器将清零 TXIF。当 TXEN 被置位，由于发送缓冲器未满，TXIF 也会被置位。

- **UCR1 寄存器**

UCR1 和 UCR2 是 UART 的两个控制寄存器，用来定义各种 UART 功能，例如 UART 的使能与除能、奇偶校验控制和传输数据的长度等等。详细解释如下：

Bit	7	6	5	4	3	2	1	0
Name	UARTEN	BNO	PREN	PRT	STOPS	TXBRK	RX8	TX8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R	W
POR	0	0	0	0	0	0	x	0

“x”：未知

Bit 7 **UARTEN**：UART 功能使能位
0：UART 除能，TX 和 RX 脚处于浮空状态
1：UART 使能，TX 和 RX 脚作为 UART 功能引脚
此位为 UART 的使能位。UARTEN=0，UART 除能，RX 和 TX 处于浮空状态；UARTEN=1，UART 使能，TX 和 RX 将分别由 TXEN 和 RXEN 控制。
当 UART 被除能将清除缓冲器，所有缓冲器中的数据将被忽略，另外波特率计数器、错误和状态标志位被复位，TXEN、RXEN、TXBRK、RXIF、OERR、FERR、PERR 和 NF 清零，而 TIDLE、TXIF 和 RIDLE 置位，UCR1、UCR2 和 BRG 寄存器中的其它位保持不变。若 UART 工作时 UARTEN 清零，所有发送和接收将停止，模块也将复位成上述状态。当 UART 再次使能时，它将在上次配置下重新工作。

Bit 6 **BNO**：发送数据位数选择位
0：8-bit 传输数据
1：9-bit 传输数据
BNO 是发送数据位数选择位。BNO=1，传输数据为 9 位；BNO=0，传输数据为 8 位。若选择了 9 位数据传输格式，RX8 和 TX8 将分别存储接收和发送数据的第 9 位。

Bit 5 **PREN**：奇偶校验使能位
0：奇偶校验除能
1：奇偶校验使能
此位为奇偶校验使能位。PREN=1，使能奇偶校验；PREN=0，除能奇偶校验。

Bit 4 **PRT**：奇偶校验选择位
0：偶校验
1：奇校验
奇偶校验选择位。PRT=1，奇校验；PRT=0，偶校验。

Bit 3 **STOPS**：停止位的长度选择位
0：有一位停止位
1：有两位停止位
此位用来设置停止位的长度。STOP=1，有两位停止位；STOP=0，只有一位停止位。

Bit 2 **TXBRK**：暂停字发送控制位
0：没有暂停字要发送
1：发送暂停字
TXBRK 是暂停字发送控制位。TXBRK=0，没有暂停字要发送，TX 引脚正常操作；TXBRK=1，将会发送暂停字，发送器将发送逻辑“0”。若 TXBRK 为高，缓冲器中数据发送完毕后，发送器输出将至少保持 13 位宽的低电平直至 TXBRK 复位。

Bit 1 **RX8**：接收 9-bit 数据传输格式中的第 9 位 (只读)
此位只有在传输数据为 9 位的格式中有效，用来存储接收数据的第 9 位。BNO 是用来控制传输位数是 8 位还是 9 位。

Bit 0 **TX8**：发送 9-bit 数据传输格式中的第 9 位 (只写)
此位只有在传输数据为 9 位的格式中有效，用来存储发送数据的第 9 位。BNO 是用来控制传输位数是 8 位还是 9 位。

- **UCR2 寄存器**

UCR2 是 UART 的第二个控制寄存器，它的主要功能是控制发送器、接收器以及各种 UART 中断源的使能或除能。它也可用来控制波特率，使能接收唤醒和地址侦测。详细解释如下：

Bit	7	6	5	4	3	2	1	0
Name	TXEN	RXEN	BRGH	ADDEN	WAKE	RIE	TIIE	TEIE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **TXEN**：UART 发送使能位
0：UART 发送除能
1：UART 发送使能
此位为发送使能位。TXEN=0，发送将被除能，发送器立刻停止工作。另外发送缓冲器将被复位，此时 TX 引脚将处于浮空状态。
若 TXEN=1 且 UARTEN=1，则发送将被使能，TX 引脚将由 UART 来控制。在数据传输时清零 TXEN 将中止数据发送且复位发送器，此时 TX 引脚将处于浮空状态。

Bit 6 **RXEN**：UART 接收使能位
0：UART 接收除能
1：UART 接收使能
此位为接收使能位。RXEN=0，接收将被除能，接收器立刻停止工作。另外接收缓冲器将被复位，此时 RX 引脚将处于浮空状态。若 RXEN=1 且 UARTEN=1，则接收将被使能，RX 引脚将由 UART 来控制。在数据传输时清零 RXEN 将中止数据接收且复位接收器，此时 RX 引脚将处于浮空状态。

Bit 5 **BRGH**：波特率发生器高低速选择位
0：低速波特率
1：高速波特率
此位为波特率发生器高低速选择位，它和 BRG 寄存器一起控制 UART 的波特率。BRGH=1，为高速模式；BRGH=0，为低速模式。

Bit 4 **ADDEN**：地址检测使能位
0：地址检测除能
1：地址检测使能
此位为地址检测使能和除能位。ADDEN=1，地址检测使能，此时数据的第 8 位 (BNO=0) 或第 9 位 (BNO=1) 为高，那么接到的是地址而非数据。若相应的中断使能且接收到的值最高位为 1，那么中断请求标志将会被置位，若地址检测功能使能且最高位为 0，那么将不会产生中断且收到的数据也会被忽略。

Bit 3 **WAKE**：RX 脚下降沿唤醒 UART 功能使能位
0：RX 脚下降沿唤醒 UART 功能除能
1：RX 脚下降沿唤醒 UART 功能使能
此位用于控制 RX 引脚下降沿时是否唤醒 UART 功能。此位仅当 UART 时钟源 f_H 关闭时有效。若 UART 时钟源 f_H 还开启，则无 RX 引脚唤醒 UART 功能无效。若此位置高且 UART 时钟 f_H 关闭，当 RX 引脚发生下降沿时会产生 UART 唤醒请求。若相应的中断使能，将产生 RX 引脚唤醒 UART 的中断，以告知单片机使其通过应用程序开启 UART 时钟源 f_H，从而唤醒 UART 功能。否则，若此位为低，即使 RX 引脚发生下降沿也无法恢复 UART 功能。

Bit 2 **RIE**：接收中断使能位
0：接收中断除能
1：接收中断使能
此位为接收中断使能或除能位。若 RIE=1，当 OERR 或 RXIF 置位时，UART 的中断请求标志置位；若 RIE=0，UART 中断请求标志不受 OERR 和 RXIF 影响。

Bit 1 **TIIE**：发送器空闲中断使能位
0：发送器空闲中断除能
1：发送器空闲中断使能
此位为发送器空闲中断的使能或除能位。若 TIIE=1，当发送器空闲触发 TIDLE 置位时，UART 的中断请求标志置位；若 TIIE=0，UART 中断请求标志不受 TIDLE 的影响。

Bit 0 **TEIE**：发送寄存器为空中断使能位
0：发送寄存器为空中断除能
1：发送寄存器为空中断使能
此位为发送寄存器为空中断的使能或除能位。若 TEIE=1，当发送器为空触发 TXIF 置位时，UART 的中断请求标志置位；若 TEIE=0，UART 中断请求标志不受 TXIF 的影响。

- **BRG 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 **BRG7~BRG0**：波特率值
软件设置 BRGH 位 (设置波特率发生器的速度) 和 BRG 寄存器 (设置波特率的值)，一起控制 UART 的波特率。
注：若 BRGH=0，波特率 = $f_H/[64\times(N+1)]$；
若 BRGH=1，波特率 = $f_H/[16\times(N+1)]$。

波特率发生器

UART 自身具有一个波特率发生器，通过它可以设定数据传输速率。波特率是由一个独立的内部 8 位计数器产生，它由 BRG 寄存器和 UCR2 寄存器的 BRGH 位来控制。BRGH 是决定波特率发生器处于高速模式还是低速模式，从而决定计算公式的选用。BRG 寄存器的值 N 可根据下表中的公式计算，N 的范围是 0 到 255。

UCR2 的 BRGH 位	0	1
波特率 (BR)	f_H / [64 (N+1)]	f_H / [16 (N+1)]

为得到相应的波特率，首先需要设置 BRGH 来选择相应的计算公式从而算出 BRG 的值。由于 BRG 的值不连续，所以实际波特率和理论值之间有一个偏差。下面举例怎样计算 BRG 寄存器中的值 N 和误差。

波特率和误差的计算

若选用 4MHz 时钟频率且 BRGH=0，若期望的波特率为 4800，计算它的 BRG 寄存器的值 N，实际波特率和误差。

根据上表，波特率 BR=f_H / [64 (N+1)]

转换后的公式 N=[f_H / (BR×64)] - 1

带入参数 N=[4000000 / (4800×64)] - 1=12.0208

取最接近的值，十进制 12 写入 BRG 寄存器，实际波特率如下

BR=4000000 / [64 × (12+1)]=4808

因此，误差 = (4808 - 4800) / 4800=0.16%

UART 模块的设置与控制

UART 采用标准的不归零码传输数据，这种方法通常被称为 NRZ 法。它由 1 位起始位，8 位或 9 位数据位和 1 位或者两位停止位组成。奇偶校验是由硬件自动完成的，可设置成奇校验、偶校验和无校验三种格式。常用的数据传输格式由 8 位数据位，1 位停止位，无校验组成，用 8、N、1 表示，它是系统上电的默认格式。数据位数、停止位数和奇偶校验由 UCR1 寄存器的 BNO、PRT、PREN 和 STOPS 设定。用于数据发送和接收的波特率由一个内部的 8 位波特率发送器产生，数据传输时低位在前高位在后。尽管 UART 发送器和接收器在功能上相互独立，但它们使用相同的数据传输格式和波特率，在任何情况下，停止位是必须的。

UART 的使能和除能

UART 是由 UCR1 寄存器的 UARTEN 位来使能和除能的。若 UARTEN、TXEN 和 RXEN 都为高，则 TX 和 RX 分别为 UART 的发送端口和接收端口。若没有数据发送，TX 引脚默认状态为高电平。

UARTEN 清零将除能 TX 和 RX，通过设置相关引脚共用控制位，这两个引脚可用作普通 I/O 口或其它引脚共用功能。当 UART 被除能时将清空缓冲器，所有缓冲器中的数据将被忽略，另外一些使能控制、错误标志和状态标志将被复位，如 TXEN、RXEN、TXBRK、RXIF、OERR、FERR、PERR 和 NF 清 零，而 TIDLE、TXIF 和 RIDLE 置位，UCR1、UCR2 和 BRG 寄存器中的其它位保持不变。若 UART 工作时 UARTEN 清零，所有发送和接收将停止，模块也将复位成上述状态。当 UART 再次使能时，它将在上次配置下重新工作。

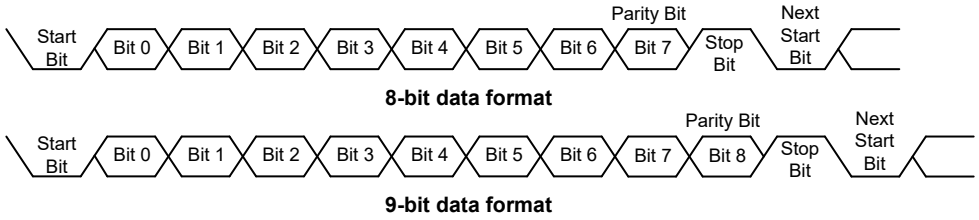
数据位、停止位位数以及奇偶校验的选择

数据传输格式由数据长度、是否校验、校验类型、地址位以及停止位长度组成。它们都是由 UCR1 寄存器的各个位控制的。BNO 决定数据传输是 8 位还是 9 位；PRT 决定校验类型；PREN 决定是否选择奇偶校验；而 STOPS 决定选用 1 位还是 2 位停止位。下表列出了各种数据传输格式。若地址检测功能使能，地址位，即数据字节的最高位，用来确定此帧是地址还是数据。停止位的长度和数据位的长度无关，且只有发送器需设置停止位长度。接收器只接收一个停止位。

起始位	数据位	地址位	校验位	停止位
8 位数据位				
1	8	0	0	1
1	7	0	1	1
1	7	1	0	1
9 位数据位				
1	9	0	0	1
1	8	0	1	1
1	8	1	0	1

发送和接收数据格式

下图是传输 8 位和 9 位数据的波形。



UART 发送器

UCR1 寄存器的 BNO 位是控制数据传输的长度。BNO=1 其长度为 9 位，第 9 位 MSB 存储在 UCR1 寄存器的 TX8 中。发送器的核心是发送移位寄存器 TSR，它的数据由发送寄存器 TXR_RXR 提供，应用程序只须将发送数据写入 TXR_RXR 寄存器。上组数据的停止位发出前，TSR 寄存器禁止写入。如果还有新的数据要发送，一旦停止位发出，待发数据将会从 TXR_RXR 寄存器加载到 TSR 寄存器。TSR 不像其它寄存器一样映射到数据存储器，所以应用程序不能对其进行读写操作。TXEN=1，发送使能，但若 TXR_RXR 寄存器没有数据或者波特率没有设置，发送器将不会工作。先写 TXR_RXR 寄存器再置高 TXEN 也会触发发送。当发送器使能，若 TSR 寄存器为空，数据写入 TXR_RXR 寄存器将会直接加载到 TSR 寄存器中。发送器工作时，TXEN 清零，发送器将立刻停止工作并且复位，此时通过设置相关引脚共用控制位，TX 引脚用作普通 I/O 口或其它引脚共用功能。

发送数据

当 UART 发送数据时，数据从移位寄存器中移到 TX 引脚上，其低位在前高位在后。在发送模式中，TXR_RXR 寄存器在内部总线和发送移位寄存器间形成一个缓冲。如果选择 9 位数据传输格式，最高位 MSB 取自 UCR1 寄存器的 TX8。

发送器初始化可由如下步骤完成：

- 正确地设置 BNO、PRT、PREN 和 STOPS 位以确定数据长度、校验类型和停止位长度。
- 设置 BRG 寄存器，选择期望的波特率。
- 置高 TXEN，使能 UART 发送器且使 TX 作为 UART 的发送端。
- 读取 USR 寄存器，然后将待发数据写入 TXR_RXR 寄存器。注意，此步骤会清零 TXIF 标志位。

如果要发送多个数据只需重复上一步骤。

当 TXIF=0 时，数据将禁止写入 TXR_RXR 寄存器。可以通过以下步骤来清零 TXIF：

1. 读取 USR 寄存器
2. 写 TXR_RXR 寄存器

只读标志位 TXIF 由 UART 硬件置位。若 TXIF=1，TXR_RXR 寄存器为空，其它数据可以写入而不会覆盖之前的数据。若 TEIE=1，TXIF 标志位会产生中断。在数据传输时，写 TXR_RXR 指令会将待发数据暂存在 TXR_RXR 寄存器中，当前数据发送完毕后，待发数据被加载到发送移位寄存器中。当发送器空闲时，写 TXR_RXR 指令会将数据直接加载到 TSR 寄存器中，数据传输立刻开始且 TXIF 置位。当发送完停止位或暂停帧后，表示一帧数据已发送完毕，此时 TIDLE 位将被置位。

可以通过以下步骤来清零 TIDLE：

1. 读取 USR 寄存器
2. 写 TXR_RXR 寄存器

清零 TXIF 和 TIDLE 软件执行次序相同。

发送暂停字

若 TXBRK=1，下一帧将会发送暂停字。它是由一个起始位、13×N (N=1, 2……) 位逻辑 0 组成。置位 TXBRK 将会发送暂停字，而清零 TXBRK 将产生停止位，传输暂停字不会产生中断。需要注意的是，暂停字至少 13 位宽。若 TXBRK 持续为高，那么发送器会一直发送暂停字；当应用程序将 TXBRK 清零后，发送器结束最后一帧暂停字的发送后接着发送一位或两位停止位。最后一帧暂停字的结尾自动为高电平，以确保下一帧数据起始位的检测。

UART 接收器

UART 接收器支持 8 位或者 9 位数据接收。若 BNO=1，数据长度为 9 位，而最高位 MSB 存放在 UCR1 寄存器的 TXR_RXR 中。接收器的核心是串行移位寄存器 RSR。RX 引脚上的数据送入数据恢复器中，它在 16 倍波特率的频率下工作，而串行移位器工作在正常波特率下。当在 RX 引脚上检测到停止位，若 TXR_RXR 寄存器为空，数据从 RSR 寄存器中加载到 TXR_RXR 寄存器。RX 引脚上的每一位数据会被采样三次以判断其逻辑状态。RSR 不像其它寄存器一样映射在数据存储器，所以应用程序不能对其进行读写操作。

接收数据

当 UART 接收数据时，数据低位在前高位在后，连续地从 RX 引脚进入移位寄存器。TXR_RXR 寄存器在内部总线和接收移位寄存器间形成一个缓冲。TXR_RXR 寄存器是一个两层的 FIFO 缓冲器，它能保存两帧数据的同时接收第三帧数据，应用程序必须保证在接收完第三帧前读取 TXR_RXR 寄存器，否则忽略第三帧数据并且发生溢出错误。

接收器的初始化可由如下步骤完成：

- 正确地设置 BNO、PRT 和 PREN 位以确定数据长度和校验类型。
- 设置 BRG 寄存器，选择期望的波特率。
- 置高 RXEN，使能 UART 发送器且使 RX 作为 UART 的接收端。

此时接收器被使能并检测起始位。

接收数据将会发生如下事件：

- 当 TXR_RXR 寄存器中包含有效数据时，USR 寄存器中的 RXIF 位将会置位，溢出错误发生之前至多还有一帧数据可读。
- 若 RIE=1，数据从 RSR 寄存器加载到 TXR_RXR 寄存器中将产生中断。
- 若接收器检测到帧错误、噪声干扰错误、奇偶出错或溢出错误，那么相应的错误标志位置位。

可以通过如下步骤来清零 RXIF：

1. 读取 USR 寄存器
2. 读取 TXR_RXR 寄存器

接收暂停字

UART 接收任何暂停字都会当作帧错误处理。接收器只根据 BNO 位的设置外加一个停止位来确定一帧数据的长度。若暂停字位数大于 BNO 位指定的长度外加一个停止位，接收器认为接收已完毕，RXIF 和 FERR 置位，TXR_RXR 寄存器清 0，若相应的中断允许且 RIDLE 为高将会产生中断。暂停字只会被认为包含信息 0 且会置位 FERR 标志位。如果检测到较长的暂停信号，接收器会将此信号视为包含一个起始位、数据位和无效的停止位的数据帧并且置位 FERR 标志位。在下个开始位到来之前，接收器必须等待一个有效的停止位。接收器不会假定线上的暂停信号是下一个开始位。暂停字将会加载到缓冲器中，在接收到停止位前不会再接收数据，没有检测到停止位也会置位只读标志位 RIDLE。

UART 接收到暂停字会产生以下事件：

- 帧错误标志位 FERR 置位。
- TXR_RXR 寄存器清零。
- OERR、NF、PERR、RIDLE 或 RXIF 可能会置位。

空闲状态

当 UART 接收数据时，即在起初位和停止位之间，USR 寄存器的接收状态标志位 RIDLE 清零。在停止位和下一帧数据的起始位之间，RIDLE 被置位，表示接收器空闲。

接收中断

USR 寄存器的只读标志位 RXIF 由接收器的边沿触发置位。若 RIE=1，数据从移位寄存器 RSR 加载到 TXR_RXR 寄存器时产生中断，同样地，溢出也会产生中断。

接收错误处理

UART 会产生几种接收错误，下面部分将描述各错误以及怎样处理。

溢出 – OERR 标志

TXR_RXR 寄存器是一个两层的 FIFO 缓冲器，它能保存两帧数据的同时接收第三帧数据，应用程序必须保证在接收完第三帧前读取 TXR_RXR 寄存器，否则发生溢出错误。

产生溢出错误时将会发生以下事件：

- USR 寄存器中 OERR 被置位。
- TXR_RXR 寄存器中数据不会丢失。

- RSR 寄存器数据将会被覆盖。
- 若 RIE=1，将会产生中断。

先读取 USR 寄存器再读取 TXR_RXR 寄存器可将 OERR 清零。

噪声干扰 – NF 标志

数据恢复时多次采样可以有效的鉴别出噪声干扰。当检测到数据受到噪声干扰时将会发生以下事件：

- 在 RXIF 上升沿，USR 寄存器中只读标志位 NF 置位。
- 数据从 RSR 寄存器加载到 TXR_RXR 寄存器中。
- 不产生中断，但此位置位发生在 RXIF 置位产生中断的同周期内。

先读取 USR 寄存器再读取 TXR_RXR 寄存器可将 NF 清零。

帧错误 – FERR 标志

若在停止位上检测到 0，USR 寄存器中只读标志 FERR 置位。若选择两位停止位，此两位都必须为高，否则将置位 FERR。此标志位同接收的数据分别记录在 USR 寄存器和 TXR_RXR 寄存器中，此标志位可被任何复位清零。

奇偶校验错误 – PERR 标志

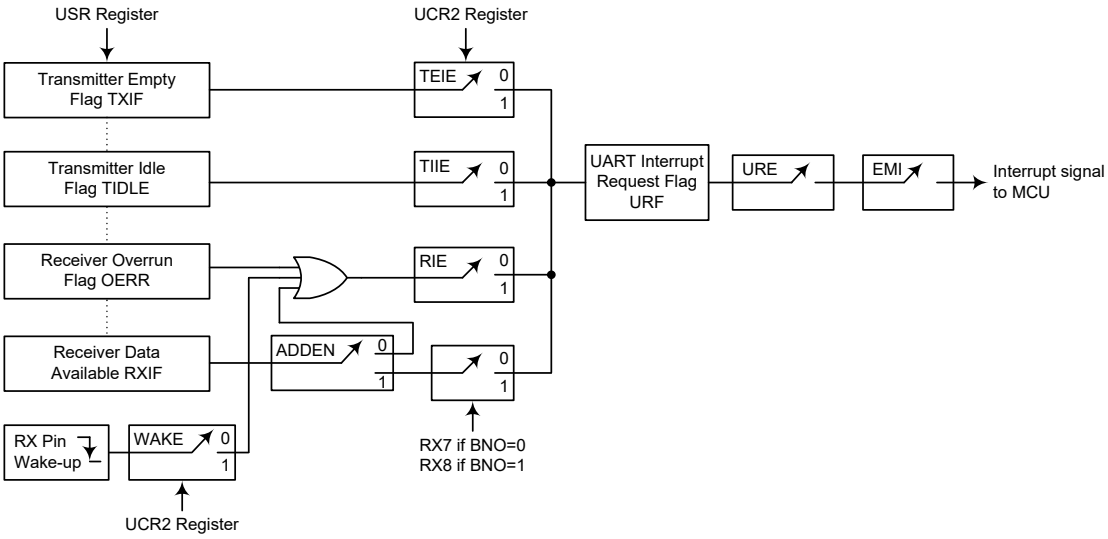
若接收到数据出现奇偶校验错误，USR 寄存器中只读标志 PERR 置位。只有使能了奇偶校验，选择了校验类型，此标志位才有效。此标志位同接收的数据分别记录在 USR 寄存器和 TXR_RXR 寄存器中，此标志位可被任何复位清零。注意，在读取相应的数据之前必须先访问 USR 寄存器中的 FERR 和 PERR 错误标志位。

UART 模块中断结构

几个独立的 UART 条件可以产生一个 UART 中断。当条件满足时，会产生一个低脉冲信号。发送寄存器为空、发送器空闲、接收器数据有效、溢出和地址检测和 RX 引脚唤醒都会产生中断。若 UART 中断允许且堆栈未满，程序将会跳转到相应的中断向量执行中断服务程序，而后再返回主程序。其中四种情况，若其 UCR2 寄存器中相应中断允许位被置位，则 USR 寄存器中对应中断标志位将产生 UART 中断。发送器相关的两个中断情况有各自对应的中断允许位，而接收器相关的两个中断情况共用一个中断允许位。这些允许位可用于禁止个别的 UART 中断源。

地址检测也是 UART 的中断源，它没有相应的标志位，若 UCR2 寄存器中 ADDEN=1，当检测到地址将会产生 UART 中断。RX 引脚唤醒也可以产生 UART 中断，它没有相应的标志位，当 UART 时钟源 f_H 关闭且 UXR2 中的 WAKE 和 RIE 位被置位，RX 引脚上有下降沿时会产生 UART 中断。

注意，USR 寄存器标志位为只读状态，软件不能对其进行设置，和其它一些中断一样，在进入相应中断服务程序时也不能清零这些标志位。这些标志位仅在 UART 特定动作发生时才会自动被清零，详细解释见 UART 寄存器章节。整体 UART 中断的使能或除能可由中断控制寄存器中的相关中断使能控制位控制，其中断请求由 UART 模块决定。



UART 中断框图

地址检测模式

置位 UCR2 寄存器中的 ADDEN 将启动地址检测模式。若此位为“1”，可产生接收数据有效中断，其请求标志位为 RXIF。若 ADDEN 有效，只有在接收到数据最高位为 1 才会产生中断，中断允许位 URE 和 EMI 也要使能才会产生中断。地址的最高位为第 9 位 (BNO=1) 或第 8 位 (BNO=0)，若此位为高，则接收到的是地址而非数据。只有接收的数据的最后一位为高才会产生中断。若 ADDEN 除能，每接收到一个有效数据便会置位 RXIF，而不用考虑数据的最后一位。地址检测和奇偶校验在功能上相互排斥，若地址检测模式使能，为了确保操作正确，必须将奇偶校验使能位清零以除能奇偶校验。

ADDEN	Bit 9 (BNO=1) Bit 8 (BNO=0)	产生 UART 中断
0	0	√
	1	√
1	0	×
	1	√

ADDEN 位功能

UART 模块暂停和唤醒

UART 时钟 f_H 关闭后 UART 模块将停止运行。当传送数据时 UART 时钟 f_H 关闭，发送将停止直到 UART 模块时钟再次使能。同样地，当接收数据时单片机进入空闲或休眠模式，数据接收也会停止。当单片机进入空闲或休眠模式，USR、UCR1、UCR2、接收 / 发送寄存器以及 BRG 寄存器都不会受到影响。建议在单片机进入空闲或休眠模式前先确保数据发送或接收已完成。

UART 功能中包括了 RX 引脚的唤醒功能，由 UCR2 寄存器中 WAKE 位控制。当 UART 时钟 f_H 关闭时，若 WAKE 位与 UART 允许位 UARTEN、接收器允许位 RXEN 和接收器中断允许位 RIE 都被置位，则 RX 引脚的下降沿可触发产生 RX 引脚唤醒 UART 的中断。唤醒后系统需延时一段时间才能正常工作，在此期间，RX 引脚上的任何数据将被忽略。

若要唤醒并产生 UART 中断，除了唤醒使能控制位和接收中断使能控制位需置位外，全局中断允许位 EMI 和 UART 中断使能控制位 URE 也必须置位；若这两控制位没有被置位，那么，单片机将可以被唤醒但不会产生中断。同样唤醒后系统需一定的延时才能正常工作，然后才会产生 UART 中断。

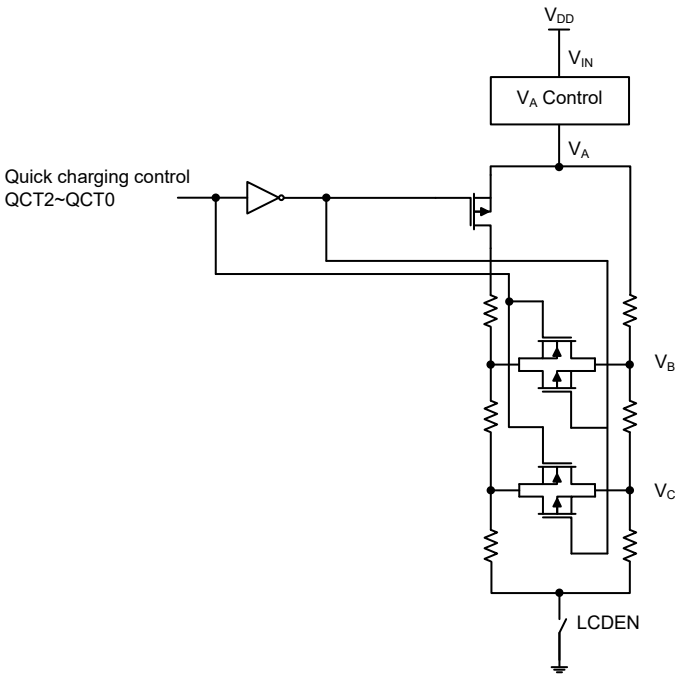
LCD 驱动

对于设计中带有 LCD 功能的大批量应用，选择定制而非较昂贵的基于字符的显示方式可以有效地降低成本。然而，驱动此类定制的显示器需要振幅及时间可变的 COM 和 SEG 信号，且需很多特殊的考虑以正确地操作 LCD。此单片机有内部 LCD 信号产生电路，可以自动地产生时间与振幅可变的信号直接驱动 LCD，与用户 LCD 的接口连接也相当容易。

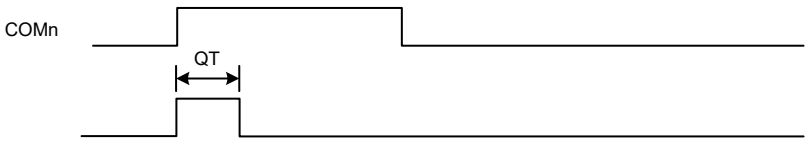
LCD 驱动主要特性见下表。

驱动数目	占空比	偏压电平	偏压类型	波形类型
20×4	1/4	1/3	R	A 或 B

LCD 功能概要



Note: When the R type LCD is disabled, the DC path Is note exist.



QT: Quick charging time determined by QCT[2:0]

R 型偏置电压配置 – 1/3 Bias (n=0~3)

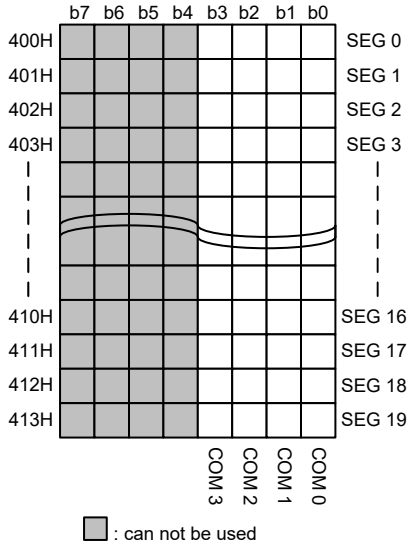
LCD 显示存储器

数据存储器中有一部分区域是专门预留给 LCD 的显示数据的，即显示存储区。单片机内部显示驱动电路会自动读取任何写入此处的数据并据此产生 LCD 驱动信号。因此任何写入 LCD 存储器的数据，会立即映射到连接单片机的 LCD 显示器上。

该单片机为 LCD 显示提供一个嵌入式数据存储区域。这个区域位于 Bank 4 的 00H~13H。访问 Bank 4 必须使用间接寻址方式。当要存取 LCD 存储器时，首先根据 BP 寄存器中 DMBP2~DMBP0 位来选择对 Bank 4 操作。选择了 Bank 4 之后，使用 MP1 和 IAR1 可以对地址范围为 00H~13H 的存储区操作，就可以直接对显示存储区进行读或者写的操作了。

当数据被写入显示数据区域，这些数据自动地被 LCD 驱动器读取来产生相应的 LCD 驱动信号。把“1”或“0”写入显示存储器的相应位，可以控制显示或不显示。下图为显示存储器和 LCD 显示模块之间的映射关系。

未使用到的 LCD 存储器位不可用于通用数据存储器。例如，若 LCD 选择的是 1/4 占空比 (4COM)，则 COM bit 4 ~bit 7 对应的 RAM 都读为“0”。



LCD 存储器映射图

LCD 时钟源

LCD 时钟是由内部时钟源 f_{SUB} 通过内部分频电路进行 8 分频获得，其中，f_{SUB} 的时钟源通过 SCC 寄存器的 FSS 位选择来自于内部 LIRC 振荡器或者 LXT 振荡器。该方法用于产生理想的频率为 4kHz 的 LCD 时钟，以获得更好的 LCD 显示效果。

f_{SUB} 时钟源	LCD 时钟频率
LIRC	4kHz
LXT	4kHz

LCD 时钟源

LCD 寄存器

LCD 控制寄存器 LCDC0 和 LCDC1 位于数据存储区，用于设置 LCD 驱动器的各种特性。LCD 寄存器的各个位可用来设置如 LCD 波形类型、偏压电阻选择和 LCD 的使能和除能。

寄存器 LCDC0 中的 LCDEN 位只有当单片机工作于快速模式、低速模式或空闲模式时才可以控制 LCD 的使能与除能。如果单片机处于休眠模式，则显示将一直处于除能状态。寄存器 LCDC0 中的 RSEL2~RSEL0 位用于选择内部电阻来提供 LCD 适当的 R 型偏压电流。在应用中，选择匹配的 LCD 面板也可以降低偏压电流。此外，LCDC0 寄存器中的 TYPE 位是用于选择 A 型或 B 型的 LCD 控制信号。

LCDC1 寄存器中的 PLCD3~PLCD0 位用来选择 R 型偏压电路中的 V_A 电压值，QCT2~QCT0 位用来选择快速充电时间周期。

寄存器名称	位							
	7	6	5	4	3	2	1	0
LCDC0	TYPE	—	—	—	RSEL2	RSEL1	RSEL0	LCDEN
LCDC1	QCT2	QCT1	QCT0	—	PLCD3	PLCD2	PLCD1	PLCD0

LCD 寄存器列表

- **LCDC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	TYPE	—	—	—	RSEL2	RSEL1	RSEL0	LCDEN
R/W	R/W	—	—	—	R/W	R/W	R/W	R/W
POR	0	—	—	—	0	0	0	0

Bit 7 **TYPE**：LCD 波形类型选择位
0：A 型
1：B 型

Bit 6~4 未定义，读为“0”

Bit 3~1 **RSEL2~RSEL0**：R 型总偏压电阻 R_T 选择位
000：1170kΩ
001：225kΩ
010：60kΩ
011：快速充电模式 – 在 60kΩ 和 1170kΩ 之间切换
100~111：快速充电模式 – 在 60kΩ 和 225kΩ 之间切换
此单片机支持 R 型 LCD 显示低功耗快速充电模式。在快速充电模式下，当 LCD 显示更新，在每段 COMn 刚开始时，提供较多的偏置电流，在同一 COMn 段剩余阶段，提供较小的偏置电流以减少功耗。应注意 1/3 偏压的偏置电阻值为 $R_T/3$。

Bit 0 **LCDEN**：LCD 功能使能控制位
0：除能
1：使能
在快速模式、低速模式或空闲模式下，LCD 使能 / 除能由该位控制。在休眠模式下，LCD 始终关闭。

- **LCDC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	QCT2	QCT1	QCT0	—	PLCD3	PLCD2	PLCD1	PLCD0
R/W	R/W	R/W	R/W	—	R/W	R/W	R/W	R/W
POR	0	0	0	—	0	0	0	0

Bit 7~5 **QCT2~QCT0**：R 型偏压快速充电时间周期选择位
000：$1\times t_{SUB}$
001：$2\times t_{SUB}$
010：$3\times t_{SUB}$
011：$4\times t_{SUB}$
100：$5\times t_{SUB}$
101：$6\times t_{SUB}$
110：$7\times t_{SUB}$
111：$8\times t_{SUB}$
$t_{SUB}=1/f_{SUB}$。

Bit 4 未定义，读为“0”

Bit 3~0 **PLCD3~PLCD0**：V_A 电压选择
0000：$8/16\times V_{DD}$
0001：$9/16\times V_{DD}$
0010：$10/16\times V_{DD}$
0011：$11/16\times V_{DD}$
0100：$12/16\times V_{DD}$
0101：$13/16\times V_{DD}$
0110：$14/16\times V_{DD}$
0111：$15/16\times V_{DD}$
1000~1111：V_{DD}
注：V_A 电压需大于等于 2.1V。

LCD 电压源和偏压

LCD 驱动器需要几种电压值以产生时间振幅可变的信号。此单片机 LCD 驱动器支持 R 型偏压。

R 型偏压 – 1/3 Bias

对于 R 型偏压，内部 V_{DD} 电压源用于产生内部偏压电压。对于 R 型 1/3 偏压的结构，要用到 V_{SS}、V_A、V_B 和 V_C 四种电压值。V_A 由 PLCD3~PLCD0 位选择等于不同的 V_{DD} 电压比例，范围值是 $8/16V_{DD}$~V_{DD}，V_B 等于 $V_{DD}\times 2/3$，V_C 等于 $V_{DD}\times 1/3$。

不同的内部偏压电阻阻值可由 LCDC0 寄存器中 RSEL2~RSEL0 位来选择，其与内部的 V_{DD} 电压值将决定偏置电流。

LCD 复位状态

LCDC0 寄存器中的 LCDEN 位取反后，与休眠功能进行“OR”逻辑或运算的结果可产生 LCD 内部复位。清零 LCDEN 位也会将 LCD 复位。若进入休眠模式前，即使 LCDEN 位为 1 使能 LCD 驱动，进入休眠模式后 LCD 仍被复位。

当 LCDEN 位设置为 1 使能 LCD 驱动功能接着发生单片机复位，则 LCD 驱动器将被复位，且在单片机复位过程中 COM 和 SEG 输出都处于浮空状态。LCD 复位操作所需时间为 $t_{RSTD}+t_{SST}$，这两个参数值可参考系统上电时间电气特性。

MCU 复位	休眠模式	LCDEN	LCD 复位	COM & SEG 电平
No	Off	1	No	正常操作
No	Off	0	Yes	逻辑低
No	On	x	Yes	逻辑低
Yes	x	x	Yes	浮空

注：1. 这里所说的 MCU 复位情况不包含 WDT 在空闲 / 休眠模式时的溢出复位。
2. “x”：无关

LCD 复位状态

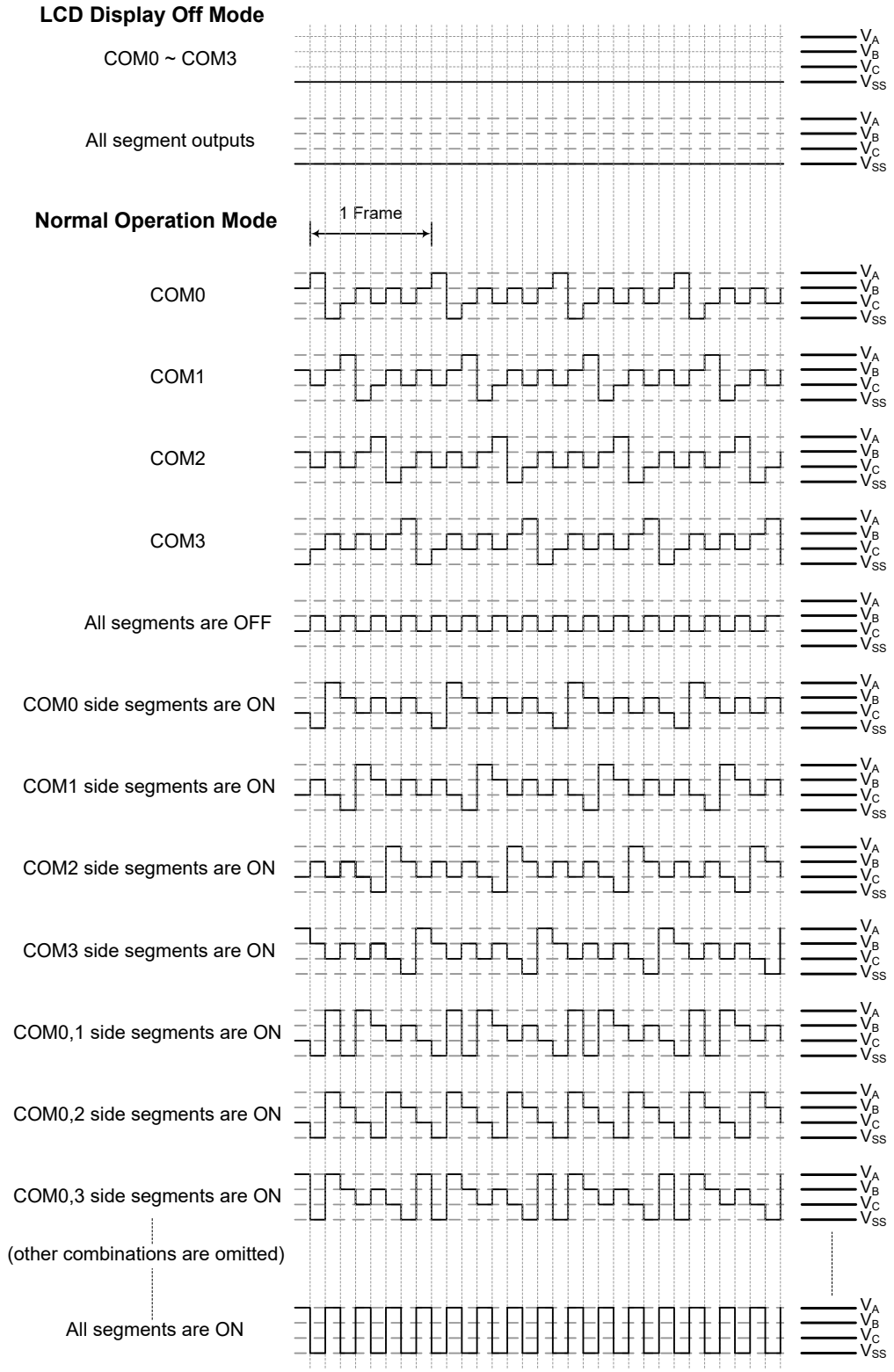
LCD 驱动输出

LCD 驱动器提供的 COM 和 SEG 输出数目以及波形类型选项，取决于 LCD 控制位的设置。

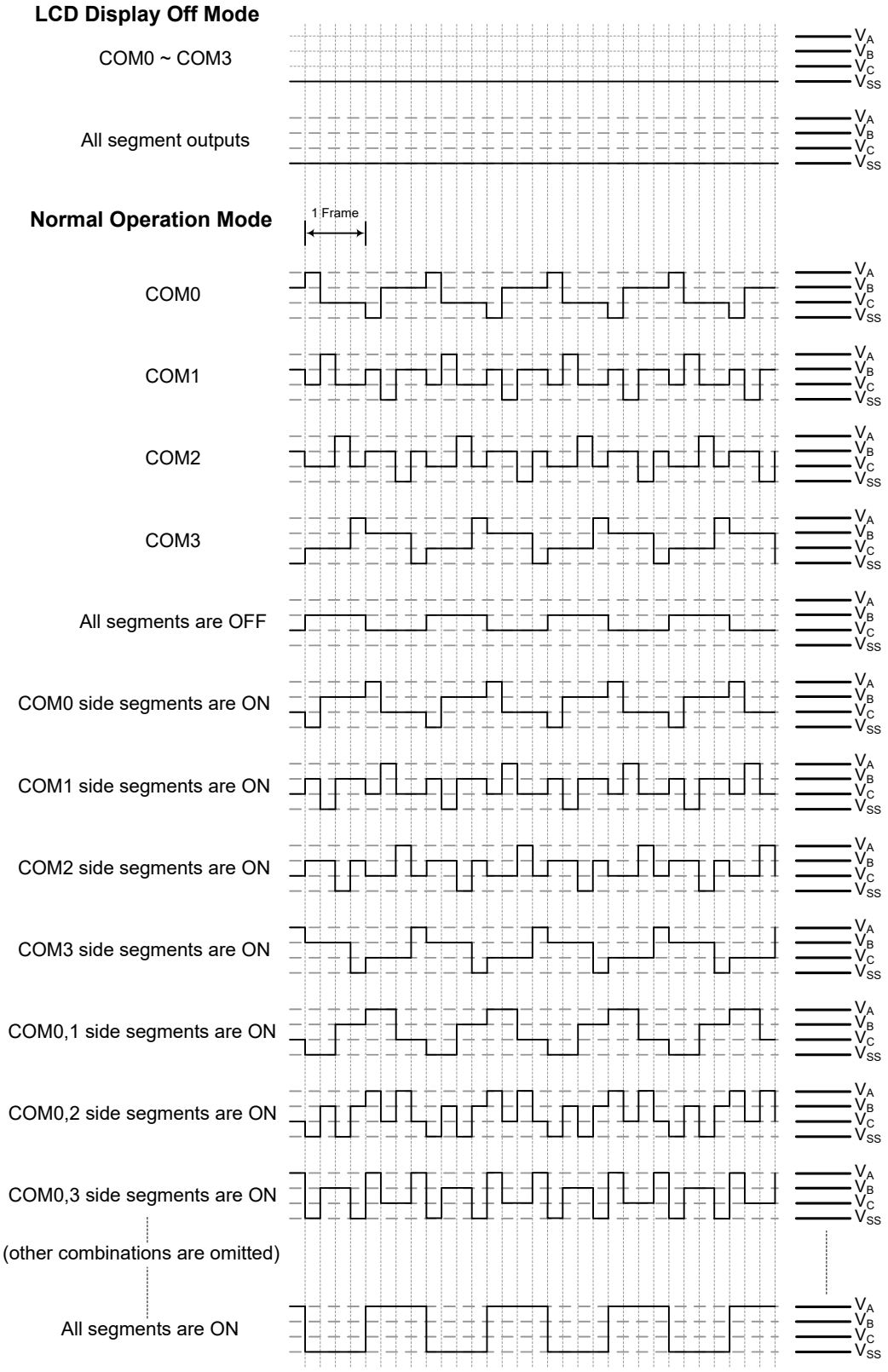
由于 LCD 基本性质的缘故，它们的像素点只能加上 AC 电压，如果加上 DC 电压，将会引起永久性的损害。因此 LCD 显示器的对比度由提供到每个像素的实际 RMS 电压控制，这个值等于 COM 引脚上的电压值减去 SEG 引脚上电压值的结果的 RMS 值。RMS 电压必须大于 LCD 的饱和电压，以便能打开像素点，但同时也要小于阈值电压，以便能关闭像素点。

因为要将 DC 电压限制为 0 且以尽量少的连接数来控制尽可能多的像素点，因此需要产生时间振幅可变的信号供给 LCD 使用。这些时间与振幅都可变的信号由单片机内的 LCD 驱动电路自动产生。占空比决定使用 COM 口的个数，也称为底板或 COM。例如，占空比为 1/4，表示 COM 的数目为 4，因此该值定义了每个 LCD 信号帧内的时间片数。单片机提供两种类型的信号即 A 型和 B 型，通过寄存器 LCDC0 中的 TYPE 位加以选择。B 型提供较低频率的信号，然而，较低的频率可能引起闪烁，从而影响显示的清晰度。

R 型，4-COM，1/3 Bias



LCD 驱动输出 – A 型，1/4 Duty，1/3 Bias



LCD 驱动输出 – B 型，1/4 Duty，1/3 Bias

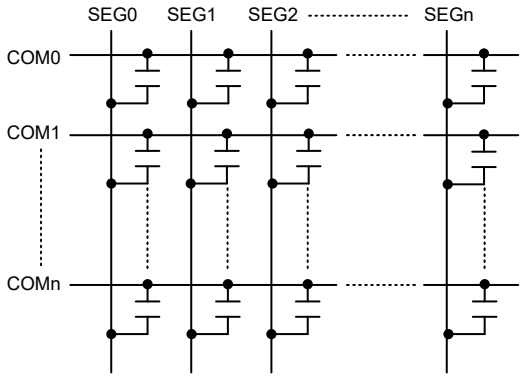
编程注意事项

LCD 编程时要注意几点，其中之一就是在单片机上电后，要保证 LCD 存储器正确地初始化。与通用数据存储器一样，在上电后，LCD 存储器的内容是未知的。由于 LCD 存储器的内容会映射到实际的 LCD，所以在上电后，为获得正确的显示图形，初始化此存储器内容是非常重要的。

在实际应用中，必须要考虑 LCD 的实际容性负载。对于单片机来说，LCD 的像素点一般可以看作电容性的负载，要确保所连接的像素点不能过多。这点对可以连接多个 LCD 像素点的 COM 口来说尤为重要。接下来的流程图描述 LCD 的等效电路。

另外还有一个要注意的就是当单片机进入空闲模式或休眠模式后所发生的变化。LCDC0 控制寄存器中的 LCD 使能控制位 LCDEN 可清零以降低功耗。当此位被清零，就会停止产生显示的驱动信号，并处于一种低功耗的空白显示的状态。

要注意当上电复位后，LCDEN 位会被清零，显示功能关闭。



LCD 面板等效电路

中断

中断是单片机一个重要功能。当外部事件或内部功能如定时器溢出并且产生中断时，系统会暂时中止当前的程序而转到执行相对应的中断服务程序。此单片机提供一个外部中断和多个内部中断功能，外部中断由 INT 引脚动作产生，而内部中断由各种内部功能产生，如 CTM，UART，时基和 A/D 转换器。

中断寄存器

中断控制基本上是在单片机发生一些情况时设置请求标志位，应用程序中中断使能位的设置是通过位于特殊功能数据存储器中的一系列寄存器控制的。寄存器总的分为两类。第一类是 INTC0~INTC1 寄存器，用于设置基本的中断；第二类是 INTEG 寄存器，用于设置外部中断边沿触发类型。

寄存器中含有中断控制位和中断请求标志位。中断控制位用于使能或除能各种中断，中断请求标志位用于存放当前中断请求的状态。它们都按照特定的模式命名，前面表示中断类型的缩写，紧接着中断号可选，字母“E”代表使能 / 除能位，“F”代表请求标志位。

功能	使能位	请求标志	注释
总中断	EMI	—	—
INT 引脚	INTE	INTF	—
时基 n	TBnE	TBnF	n=0~1
UART	URE	URF	—
A/D 转换器	ADE	ADF	—
CTM	CTMPE	CTMPF	—
	CTMAE	CTMAF	

中断寄存器位命名模式

寄存器名称	位							
	7	6	5	4	3	2	1	0
INTEG	—	—	—	—	—	—	INTS1	INTS0
INTC0	—	CTMPF	ADF	INTF	CTMPE	ADE	INTE	EMI
INTC1	TB1F	TB0F	URF	CTMAF	TB1E	TB0E	URE	CTMAE

中断寄存器列表

- **INTEG 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	INTS1	INTS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2　未定义，读为“0”

Bit 1~0　**INTS1~INTS0**：INT 中断边沿控制位
00：除能
01：上升沿
10：下降沿
11：双沿

- **INTC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	CTMPF	ADF	INTF	CTMPE	ADE	INTE	EMI
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未定义，读为“0”

Bit 6 **CTMPF**：CTM 比较器 P 匹配中断请求标志位
0：无请求
1：中断请求

Bit 5 **ADF**：A/D 转换器中断请求标志位
0：无请求
1：中断请求

Bit 4 **INTF**：INT 中断请求标志位
0：无请求
1：中断请求

Bit 3 **CTMPE**：CTM 比较器 P 匹配中断控制位
0：除能
1：使能

Bit 2 **ADE**：A/D 转换器中断控制位
0：除能
1：使能

Bit 1 **INTE**：INT 中断控制位
0：除能
1：使能

Bit 0 **EMI**：总中断控制位
0：除能
1：使能

- **INTC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	TB1F	TB0F	URF	CTMAF	TB1E	TB0E	URE	CTMAE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **TB1F**：时基 1 中断请求标志位
0：无请求
1：中断请求

Bit 6 **TB0F**：时基 0 中断请求标志位
0：无请求
1：中断请求

Bit 5 **URF**：UART 中断请求标志位
0：无请求
1：中断请求

Bit 4 **CTMAF**：CTM 比较器 A 匹配中断请求标志位
0：无请求
1：中断请求

Bit 3 **TB1E**：时基 1 中断控制位
0：除能
1：使能

Bit 2 **TB0E**：时基 0 中断控制位
0：除能
1：使能

Bit 1 **URE**：UART 中断控制位
0：除能
1：使能

Bit 0 **CTMAE**：CTM 比较器 A 匹配中断控制位
0：除能
1：使能

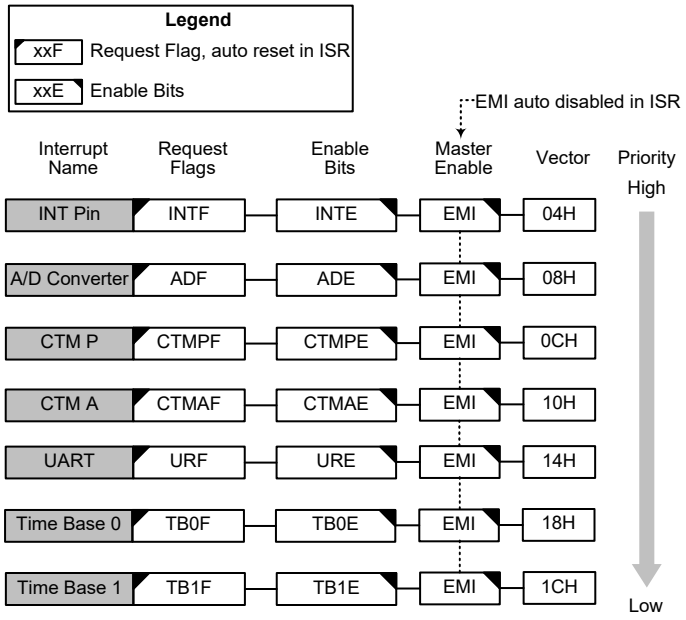
中断操作

若中断事件条件产生，如一个 CTM 比较器 P、比较器 A 匹配或 A/D 转换结束等等，相关中断请求标志将置起。中断标志产生后程序是否会跳转至相关中断向量执行是由中断使能位的条件决定的。若使能位为“1”，程序将跳至相关中断向量中执行；若使能位为“0”，即使中断请求标志置起中断也不会发生，程序也不会跳转至相关中断向量执行。若总中断使能位为“0”，所有中断都将除能。

当中断发生时，下条指令的地址将被压入堆栈。相应的中断向量地址加载至 PC 中。系统将从此向量取下条指令。中断向量处通常为“JMP”指令，以跳转到相应的中断服务程序。中断服务程序必须以“RETI”指令返回至主程序，以继续执行原来的程序。

各个中断使能位以及相应的请求标志位，以优先级的次序显示在下图。所有中断源都有各自的中断向量。一旦中断子程序被响应，系统将自动清零 EMI 位，所有其它的中断将被屏蔽，这个方式可以防止任何进一步的中断嵌套。其它中断请求可能发生在此期间，虽然中断不会立即响应，但是中断请求标志位会被记录。

如果某个中断服务子程序正在执行时，有另一个中断要求立即响应，那么 EMI 位应在程序进入中断子程序后置位，以允许此中断嵌套。如果堆栈已满，即使此中断使能，中断请求也不会被响应，直到 SP 减少为止。如果要求立刻动作，则堆栈必须避免成为储满状态。请求同时发生时，执行优先级如下流程图所示。所有被置起的中断请求标志都可把单片机从休眠或空闲模式中唤醒，若要防止唤醒动作发生，在单片机进入休眠或空闲模式前应将相应的标志置起。



中断结构

外部中断

通过 INT 引脚上的信号变化可控制外部中断。当触发沿选择位设置好触发类型，INT 引脚的状态发生变化，外部中断请求标志 INTF 被置位时外部中断请求产生。若要跳转到相应中断向量地址，总中断控制位 EMI 和相应中断使能位 INTE 需先被置位。此外，必须使用 INTEG 寄存器使能外部中断功能并选择触发沿类型。外部中断引脚和普通 I/O 口共用，如果相应寄存器中的中断使能位被置位，并且通过引脚共用寄存器选择外部中断脚，此引脚将被作为外部中断脚使用。此时该引脚必须通过设置控制寄存器，将该引脚设置为输入口。当中断使能，堆栈未满并且外部中断脚状态改变，将调用外部中断向量子程序。当响应外部中断服务子程序时，中断请求标志位 INTF 会自动复位且 EMI 位会被清零以除能其它中断。注意，即使此引脚被用作外部中断输入，其上拉电阻仍保持有效。

寄存器 INTEG 被用来选择有效的边沿类型，来触发外部中断。可以选择上升沿还是下降沿或双沿触发都产生外部中断。注意 INTEG 也可以用来除能外部中断功能。

A/D 转换器中断

A/D 转换器中断由 A/D 转换动作的结束来控制。当 A/D 转换器中断请求标志被置位，即 A/D 转换过程完成时，中断请求发生。当总中断使能位 EMI 和 A/D 中断使能位 ADE 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未满且 A/D 转换动作结束时，将调用 A/D 中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 ADF 会自动清零。EMI 位也会被清零以除能其它中断。

UART 中断

UART 传输中断由几种 UART 传输条件来控制。当发送器为空、发送器空闲、接收器数据有效、接收器溢出、地址检测和 RX 引脚唤醒，UART 中断请求标志 URF 被置位，UART 中断请求产生。若要程序跳转到相应中断向量地址，总

中断控制位 EMI 和 UART 中断使能位 URE 需先被置位。当中断使能，堆栈未满且以上任何一种情况发生时，将调用 UART 中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 URF 会自动复位且 EMI 位会被清零以除能其它中断。然而 USR 寄存器里的标志位只有在对 UART 执行特定动作时才会被清零，详细参考 UART 章节。

TM 中断

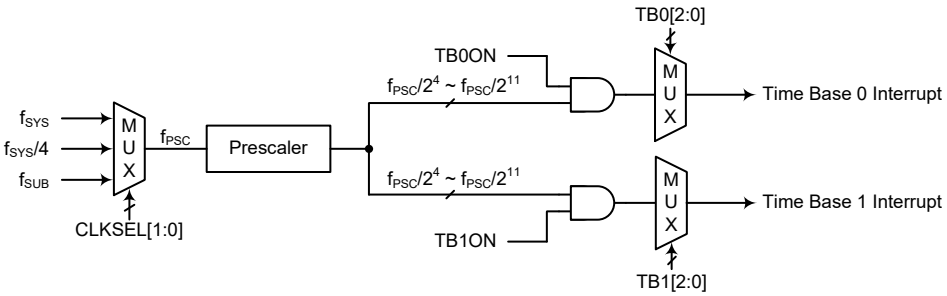
简易型 TM 有两个中断，即内部比较器 A 和比较器 P，每个中断都有各自的中断向量。CTM 有两个中断请求标志位及两个使能位。当 TM 比较器 P、A 匹配情况发生时，相应 TM 中断请求标志 CTMPF 或 CTMAF 被置位，TM 中断请求产生。

若要程序跳转到相应中断向量地址，总中断控制位 EMI 和相应 TM 中断使能位 CTMPE 或 CTMAE 需先被置位。当中断使能，堆栈未满且 TM 比较器匹配情况发生时，可跳转至相关中断向量子程序中执行。当 TM 中断响应，相应的 TM 中断请求标志位会自动清零。EMI 位也会被清零以除能其它中断。

时基中断

该单片机有两个时基中断，它们有各自的中断向量。时基中断提供一个固定周期的中断信号，由各自的定时器功能产生溢出信号控制。当各自的中断请求标志 TB0F 或 TB1F 被置位时，中断请求发生。当总中断使能位 EMI 和时基使能位 TB0E 或 TB1E 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未满且时基溢出时，将调用它们各自的中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 TB0F 或 TB1F 会自动复位且 EMI 位会被清零以除能其它中断。

时基中断的目的是提供一个固定周期的中断信号，时钟源 f_{PSC} 可通过 PSCR 寄存器选择来自内部时钟源 f_{SYS}、$f_{SYS}/4$ 或 f_{SUB}。选择的输入时钟首先经过分频器，分频率由程序设置 TB0C 或 TB1C 寄存器相关位获取合适的分频值以提供更长的时基中断周期。相应的控制时基中断周期的时钟源可通过 PSCR 寄存器的 CLKSEL1 和 CLKSEL0 位选择。



时基中断

- **PSCR 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	CLKSEL1	CLKSEL0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2　未定义，读为“0”

Bit 1~0　**CLKSEL1~CLKSEL0**：分频器时钟源 f_{PSC} 选择
00：f_{SYS}
01：$f_{SYS}/4$
10/11：f_{SUB}

- **TB0C 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	TB0ON	—	—	—	—	TB02	TB01	TB00
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

Bit 7　**TB0ON**：时基 0 使能 / 除能控制位
0：除能
1：使能

Bit 6~3　未定义，读为“0”

Bit 2~0　**TB02~TB00**：时基 0 溢出周期选择位
000：$2^4/f_{PSC}$
001：$2^5/f_{PSC}$
010：$2^6/f_{PSC}$
011：$2^7/f_{PSC}$
100：$2^8/f_{PSC}$
101：$2^9/f_{PSC}$
110：$2^{10}/f_{PSC}$
111：$2^{11}/f_{PSC}$

- **TB1C 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	TB1ON	—	—	—	—	TB12	TB11	TB10
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

Bit 7　**TB1ON**：时基 1 使能 / 除能控制位
0：除能
1：使能

Bit 6~3　未定义，读为“0”

Bit 2~0　**TB12~TB10**：选择时基 1 溢出周期位
000：$2^4/f_{PSC}$
001：$2^5/f_{PSC}$
010：$2^6/f_{PSC}$
011：$2^7/f_{PSC}$
100：$2^8/f_{PSC}$
101：$2^9/f_{PSC}$
110：$2^{10}/f_{PSC}$
111：$2^{11}/f_{PSC}$

中断唤醒功能

每个中断都具有将处于休眠或空闲模式的单片机唤醒的能力。当中断请求标志由低到高转换时唤醒动作产生，其与中断是否使能无关。因此，尽管单片机处于休眠或空闲模式且系统振荡器停止工作，如有外部中断脚上产生外部边沿跳变情况可能导致其相应的中断标志被置位，由此产生中断，因此必须注意避免伪唤醒情况的发生。若中断唤醒功能被除能，单片机进入休眠或空闲模式前相应中断请求标志应被置起。中断唤醒功能不受中断使能位的影响。

编程注意事项

通过禁止相关中断使能位，可以屏蔽中断请求，然而，一旦中断请求标志位被设定，它们会被保留在中断控制寄存器内，直到相应的中断服务子程序执行或请求标志位被软件指令清零。

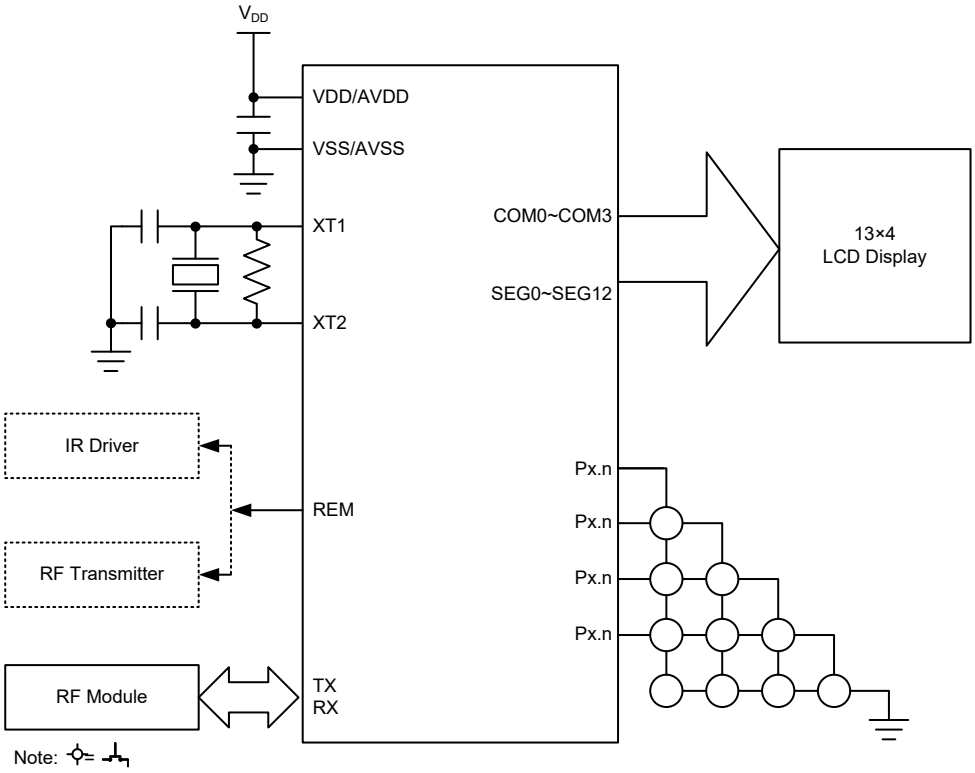
建议在中断服务子程序中不要使用“CALL 子程序”指令。中断通常发生在不可预料的情况或是需要立刻执行的某些应用。假如只剩下一层堆栈且没有控制好中断，当“CALL 子程序”在中断服务子程序中执行时，将破坏原来的控制序列。

所有中断在休眠或空闲模式下都具有唤醒功能，当中断请求标志发生由低到高的转变时都可产生唤醒功能。若要避免相应中断产生唤醒动作，在单片机进入休眠或空闲模式前需先将相应请求标志置为高。

当进入中断服务程序，系统仅将程序计数器的内容压入堆栈，如果中断服务程序会改变状态寄存器或其它的寄存器的内容而破坏控制流程，应事先将这些数据保存起来。

若从中断子程序中返回可执行 RET 或 RETI 指令。除了能返回至主程序外，RETI 指令还能自动设置 EMI 位为高，允许进一步中断。RET 指令只能返回至主程序，清零 EMI 位，除能进一步中断。

应用电路


VDD
VDD/AVDD
VSS/AVSS
XT1
XT2
COM0~COM3
SEG0~SEG12
13×4
LCD Display
IR Driver
REM
RF Transmitter
RF Module
TX
RX
Px.n
Px.n
Px.n
Px.n
Note:

指令集

简介

任何单片机成功运作的核心在于它的指令集，此指令集为一组程序指令码，用来指导单片机如何去执行指定的工作。在 Holtek 单片机中，提供了丰富且灵活的指令，共超过六十条，程序设计者可以事半功倍地实现它们的应用。

为了更加容易理解各种各样的指令码，接下来按功能分组介绍它们。

指令周期

大部分的操作均只需要一个指令周期来执行。分支、调用或查表则需要两个指令周期。一个指令周期相当于四个系统时钟周期，因此如果在 8MHz 的系统时钟振荡器下，大部分的操作将在 0.5μs 中执行完成，而分支或调用操作则将在 1μs 中执行完成。虽然需要两个指令周期的指令通常指的是 JMP、CALL、RET、RETI 和查表指令，但如果牵涉到程序计数器低字节寄存器 PCL 也将多花费一个周期去加以执行。即指令改变 PCL 的内容进而导致直接跳转至新地址时，需要多一个周期去执行，例如“CLR PCL”或“MOV PCL, A”指令。对于跳转指令必须注意的是，如果比较的结果牵涉到跳转动作将多花费一个周期，如果没有则需一个周期即可。

数据的传送

单片机程序中数据传送是使用最为频繁的操作之一，使用三种 MOV 的指令，数据不但可以从寄存器转移至累加器 (反之亦然)，而且能够直接移动立即数到累加器。数据传送最重要的应用之一是从输入端口接收数据或传送数据到输出端口。

算术运算

算术运算和数据处理是大部分单片机应用所必需具备的能力，在 Holtek 单片机内部的指令集中，可直接实现加与减的运算。当加法的结果超出 255 或减法的结果少于 0 时，要注意正确的处理进位和借位的问题。INC、INCA、DEC 和 DECA 指令提供了对一个指定地址的值加一或减一的功能。

逻辑和移位运算

标准逻辑运算例如 AND、OR、XOR 和 CPL 全都包含在 Holtek 单片机内部的指令集中。大多数牵涉到数据运算的指令，数据的传送必须通过累加器。在所有逻辑数据运算中，如果运算结果为零，则零标志位将被置位，另外逻辑数据运用形式还有移位指令，例如 RR、RL、RRC 和 RLC 提供了向左或向右移动一位的方法。不同的移位指令可满足不同的应用需要。移位指令常用于串行端口的程序应用，数据可从内部寄存器转移至进位标志位，而此位则可被检验，移位运算还可应用在乘法与除法的运算组成中。

分支和控制转换

程序分支是采取使用 JMP 指令跳转至指定地址或使用 CALL 指令调用子程序的形式，两者之不同在于当子程序被执行完毕后，程序必须马上返回原来的地址。这个动作是由放置在子程序里的返回指令 RET 来实现，它可使程序跳回 CALL 指令之后的地址。在 JMP 指令中，程序则只是跳到一个指定的地址而已，并不需如 CALL 指令般跳回。一个非常有用的分支指令是条件跳转，跳转条件是由数据存储器或指定位来加以决定。遵循跳转条件，程序将继续执行下一条指令或略过且跳转至接下来的指令。这些分支指令是程序走向的关键，跳转条件可能是外部开关输入，或是内部数据位的值。

位运算

提供数据存储器中单个位的运算指令是 Holtek 单片机的特性之一。这特性对于输出端口位的设置尤其有用，其中个别的位或端口的引脚可以使用“SET [m].i”或“CLR [m].i”指令来设定其为高位或低位。如果没有这特性，程序设计师必须先读入输出口的 8 位数据，处理这些数据，然后再输出正确的新数据。这种读入 - 修改 - 写出的过程现在则被位运算指令所取代。

查表运算

数据的储存通常由寄存器完成，然而当处理大量固定的数据时，它的存储量常常造成对个别存储器的不便。为了改善此问题，Holtek 单片机允许在程序存储器中建立一个表格作为数据可直接存储的区域，只需要一组简易的指令即可对数据进行查表。

其它运算

除了上述功能指令外，其它指令还包括用于省电的“HALT”指令和使程序在极端电压或电磁环境下仍能正常工作的看门狗定时器控制指令。这些指令的使用则请查阅相关的章节。

指令集概要

下表中说明了按功能分类的指令集，用户可以将该表作为基本的指令参考。

惯例

x：立即数
m：数据存储器地址
A：累加器
i：第 0~7 位
addr：程序存储器地址

助记符	说明	指令周期	影响标志位
算术运算			
ADD A,[m]	ACC 与数据存储器相加，结果放入 ACC	1	Z, C, AC, OV
ADDM A,[m]	ACC 与数据存储器相加，结果放入数据存储器	1 注	Z, C, AC, OV
ADD A, x	ACC 与立即数相加，结果放入 ACC	1	Z, C, AC, OV
ADC A,[m]	ACC 与数据存储器、进位标志相加，结果放入 ACC	1	Z, C, AC, OV
ADCM A,[m]	ACC 与数据存储器、进位标志相加，结果放入数据存储器	1 注	Z, C, AC, OV
SUB A, x	ACC 与立即数相减，结果放入 ACC	1	Z, C, AC, OV
SUB A,[m]	ACC 与数据存储器相减，结果放入 ACC	1	Z, C, AC, OV
SUBM A,[m]	ACC 与数据存储器相减，结果放入数据存储器	1 注	Z, C, AC, OV
SBC A,[m]	ACC 与数据存储器、进位标志相减，结果放入 ACC	1	Z, C, AC, OV
SBCM A,[m]	ACC 与数据存储器、进位标志相减，结果放入数据存储器	1 注	Z, C, AC, OV
DAA [m]	将加法运算中放入 ACC 的值调整为十进制数，并将结果放入数据存储器	1 注	C
逻辑运算			
AND A,[m]	ACC 与数据存储器做“与”运算，结果放入 ACC	1	Z
OR A,[m]	ACC 与数据存储器做“或”运算，结果放入 ACC	1	Z
XOR A,[m]	ACC 与数据存储器做“异或”运算，结果放入 ACC	1	Z
ANDM A,[m]	ACC 与数据存储器做“与”运算，结果放入数据存储器	1 注	Z
ORM A,[m]	ACC 与数据存储器做“或”运算，结果放入数据存储器	1 注	Z
XORM A,[m]	ACC 与数据存储器做“异或”运算，结果放入数据存储器	1 注	Z
AND A, x	ACC 与立即数做“与”运算，结果放入 ACC	1	Z
OR A, x	ACC 与立即数做“或”运算，结果放入 ACC	1	Z
XOR A, x	ACC 与立即数做“异或”运算，结果放入 ACC	1	Z
CPL [m]	对数据存储器取反，结果放入数据存储器	1 注	Z
CPLA [m]	对数据存储器取反，结果放入 ACC	1	Z
递增和递减			
INCA [m]	递增数据存储器，结果放入 ACC	1	Z
INC [m]	递增数据存储器，结果放入数据存储器	1 注	Z
DECA [m]	递减数据存储器，结果放入 ACC	1	Z
DEC [m]	递减数据存储器，结果放入数据存储器	1 注	Z
移位			
RRA [m]	数据存储器右移一位，结果放入 ACC	1	无
RR [m]	数据存储器右移一位，结果放入数据存储器	1 注	无
RRCA [m]	带进位将数据存储器右移一位，结果放入 ACC	1	C
RRC [m]	带进位将数据存储器右移一位，结果放入数据存储器	1 注	C
RLA [m]	数据存储器左移一位，结果放入 ACC	1	无

助记符	说明	指令周期	影响标志位
RL [m]	数据存储器左移一位，结果放入数据存储器	1 注	无
RLCA [m]	带进位将数据存储器左移一位，结果放入 ACC	1	C
RLC [m]	带进位将数据存储器左移一位，结果放入数据存储器	1 注	C
数据传送			
MOV A,[m]	将数据存储器送至 ACC	1	无
MOV [m],A	将 ACC 送至数据存储器	1 注	无
MOV A, x	将立即数送至 ACC	1	无
位运算			
CLR [m].i	清除数据存储器的位	1 注	无
SET [m].i	置位数据存储器的位	1 注	无
转移			
JMP addr	无条件跳转	2	无
SZ [m]	如果数据存储器为零，则跳过下一条指令	1 注	无
SZA [m]	数据存储器送至 ACC，如果内容为零，则跳过下一条指令	1 注	无
SZ [m].i	如果数据存储器的第 i 位为零，则跳过下一条指令	1 注	无
SNZ [m].i	如果数据存储器的第 i 位不为零，则跳过下一条指令	1 注	无
SIZ [m]	递增数据存储器，如果结果为零，则跳过下一条指令	1 注	无
SDZ [m]	递减数据存储器，如果结果为零，则跳过下一条指令	1 注	无
SIZA [m]	递增数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 注	无
SDZA [m]	递减数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 注	无
CALL addr	子程序调用	2	无
RET	从子程序返回	2	无
RET A, x	从子程序返回，并将立即数放入 ACC	2	无
RETI	从中断返回	2	无
查表			
TABRD [m]	读取特定页或当前页的 ROM 内容，并送至数据存储器和 TBLH	2 注	无
TABRDL [m]	读取最后页的 ROM 内容，并送至数据存储器和 TBLH	2 注	无
其它指令			
NOP	空指令	1	无
CLR [m]	清除数据存储器	1 注	无
SET [m]	置位数据存储器	1 注	无
CLR WDT	清除看门狗定时器	1	TO, PDF
SWAP [m]	交换数据存储器的高低字节，结果放入数据存储器	1 注	无
SWAPA [m]	交换数据存储器的高低字节，结果放入 ACC	1	无
HALT	进入暂停模式	1	TO, PDF

注：1. 对跳转指令而言，如果比较的结果牵涉到跳转即需 2 个周期，如果没有发生跳转，则只需一个周期。
2. 任何指令若要改变 PCL 的内容将需要 2 个周期来执行。

指令定义

ADC A, [m] Add Data Memory to ACC with Carry
指令说明 将指定的数据存储器、累加器内容以及进位标志相加，结果存放到累加器。
功能表示 ACC ← ACC + [m] + C
影响标志位 OV、Z、AC、C

ADCM A, [m] Add ACC to Data Memory with Carry
指令说明 将指定的数据存储器、累加器内容和进位标志位相加，结果存放到指定的数据存储器。
功能表示 [m] ←ACC + [m] + C
影响标志位 OV、Z、AC、C

ADD A, [m] Add Data Memory to ACC
指令说明 将指定的数据存储器和累加器内容相加，结果存放到累加器。
功能表示 ACC ← ACC + [m]
影响标志位 OV、Z、AC、C

ADD A, x Add immediate data to ACC
指令说明 将累加器和立即数相加，结果存放到累加器。
功能表示 ACC ← ACC + x
影响标志位 OV、Z、AC、C

ADDM A, [m] Add ACC to Data Memory
指令说明 将指定的数据存储器和累加器内容相加，结果存放到指定的数据存储器。
功能表示 [m] ←ACC + [m]
影响标志位 OV、Z、AC、C

AND A, [m] Logical AND Data Memory to ACC
指令说明 将累加器中的数据和指定数据存储器内容做逻辑与，结果存放到累加器。
功能表示 ACC ← ACC“AND”[m]
影响标志位 Z

AND A, x	Logical AND immediate data to ACC
指令说明	将累加器中的数据和立即数做逻辑与，结果存放到累加器。
功能表示	ACC ← ACC “AND” x
影响标志位	Z

ANDM A, [m]	Logical AND ACC to Data Memory
指令说明	将指定数据存储器内容和累加器中的数据做逻辑与， 结果存放到数据存储器。
功能表示	[m] ← ACC “AND” [m]
影响标志位	Z

CALL addr	Subroutine call
指令说明	无条件地调用指定地址的子程序，此时程序计数器先加 1 获得下一个要执行的指令地址并压入堆栈，接着载入指定 地址并从新地址继续执行程序，由于此指令需要额外的运 算，所以为一个 2 周期的指令。
功能表示	Stack ← Program Counter + 1 Program Counter ← addr
影响标志位	无

CLR [m]	Clear Data Memory
指令说明	将指定数据存储器的内容清零。
功能表示	[m] ← 00H
影响标志位	无

CLR [m].i	Clear bit of Data Memory
指令说明	将指定数据存储器的第 i 位内容清零。
功能表示	[m].i ← 0
影响标志位	无

CLR WDT	Clear Watchdog Timer
指令说明	WDT 计数器、暂停标志位 PDF 和看门狗溢出标志位 TO 清零。
功能表示	WDT cleared TO & PDF ← 0
影响标志位	TO、PDF

CPL [m] Complement Data Memory
指令说明 将指定数据存储器中的每一位取逻辑反，
相当于从 1 变 0 或 0 变 1。
功能表示 [m] ← $[\overline{m}]$
影响标志位 Z

CPLA [m] Complement Data Memory with result in ACC
指令说明 将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1，而结果被储存回累加器且数据存储器中的内容不变。
功能表示 ACC←$[\overline{m}]$
影响标志位 Z

DAA [m] Decimal-Adjust ACC for addition with result in Data Memory
指令说明 将累加器中的内容转换为 BCD (二进制转成十进制) 码。如果低四位的值大于“9”或 AC=1，那么 BCD 调整就执行对原值加“6”，否则原值保持不变；如果高四位的值大于“9”或 C=1，那么 BCD 调整就执行对原值加“6”。BCD 转换实质上是根据累加器和标志位执行 00H，06H，60H 或 66H 的加法运算，结果存放到数据存储器。只有进位标志位 C 受影响，用来指示原始 BCD 的和是否大于 100，并可以进行双精度十进制数的加法运算。
功能表示 [m] ← ACC + 00H 或
[m] ← ACC + 06H 或
[m] ← ACC + 60H 或
[m] ← ACC + 66H
影响标志位 C

DEC [m] Decrement Data Memory
指令说明 将指定数据存储器内容减 1。
功能表示 [m] ← [m] – 1
影响标志位 Z

DECA [m] Decrement Data Memory with result in ACC
指令说明 将指定数据存储器的内容减 1，把结果存放回累加器并保持指定数据存储器的内容不变。
功能表示 ACC ← [m] – 1
影响标志位 Z

HALT Enter power down mode
指令说明 此指令终止程序执行并关掉系统时钟，RAM 和寄存器的内容保持原状态，WDT 计数器和分频器被清“0”，暂停标志位 PDF 被置位 1，WDT 溢出标志位 TO 被清 0。
功能表示 TO ← 0
PDF ← 1
影响标志位 TO、PDF

INC [m] Increment Data Memory
指令说明 将指定数据存储器的内容加 1。
功能表示 [m] ← [m] + 1
影响标志位 Z

INCA [m] Increment Data Memory with result in ACC
指令说明 将指定数据存储器的内容加 1，结果存放回累加器并保持指定的数据存储器内容不变。
功能表示 ACC ← [m] + 1
影响标志位 Z

JMP addr Jump unconditionally
指令说明 程序计数器的内容无条件地由被指定的地址取代，程序由新的地址继续执行。当新的地址被加载时，必须插入一个空指令周期，所以此指令为 2 个周期的指令。
功能表示 Program Counter ← addr
影响标志位 无

MOV A, [m] Move Data Memory to ACC
指令说明 将指定数据存储器的内容复制到累加器。
功能表示 ACC← [m]
影响标志位 无

MOV A, x Move immediate data to ACC
指令说明 将 8 位立即数载入累加器。
功能表示 ACC ← x
影响标志位 无

MOV [m], A Move ACC to Data Memory
指令说明 将累加器的内容复制到指定的数据存储器。
功能表示 [m] ← ACC
影响标志位 无

NOP No operation
指令说明 空操作，接下来顺序执行下一条指令。
功能表示 无操作
影响标志位 无

OR A, [m] Logical OR Data Memory to ACC
指令说明 将累加器中的数据和指定的数据存储器内容逻辑或，结果存放到累加器。
功能表示 ACC ← ACC“OR”[m]
影响标志位 Z

OR A, x Logical OR immediate data to ACC
指令说明 将累加器中的数据和立即数逻辑或，结果存放到累加器。
功能表示 ACC ← ACC“OR”x
影响标志位 Z

ORM A, [m] Logical OR ACC to Data Memory
指令说明 将存在指定数据存储器中的数据和累加器逻辑或，结果放到数据存储器。
功能表示 [m] ← ACC“OR”[m]
影响标志位 Z

RET Return from subroutine
指令说明 将堆栈寄存器中的程序计数器值恢复，程序由取回的地址继续执行。
功能表示 Program Counter←Stack
影响标志位 无

RET A, x Return from subroutine and load immediate data to ACC
指令说明 将堆栈寄存器中的程序计数器值恢复且累加器载入指定的立即数，程序由取回的地址继续执行。
功能表示 Program Counter ← Stack
ACC←x
影响标志位 无

RETI Return from interrupt

指令说明 将堆栈寄存器中的程序计数器值恢复且中断功能通过设置 EMI 位重新使能。EMI 是控制中断使能的主控制位。如果在执行 RETI 指令之前还有中断未被响应，则这个中断将在返回主程序之前被响应。

功能表示 Program Counter ←Stack
EMI ← 1

影响标志位 无

RL [m] Rotate Data Memory left

指令说明 将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位。

功能表示 [m].(i+1) ← [m].i (i=0~6)
[m].0 ← [m].7

影响标志位 无

RLA [m] Rotate Data Memory left with result in ACC

指令说明 将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位，结果送到累加器，而指定数据存储器的内容保持不变。

功能表示 ACC.(i+1) ← [m].i (i=0~6)
ACC.0 ←[m].7

影响标志位 无

RLC [m] Rotate Data Memory Left through Carry

指令说明 将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位。

功能表示 [m].(i+1) ← [m].i (i=0~6)
[m].0 ← C
C ← [m].7

影响标志位 C

RLC A [m] Rotate Data Memory left through Carry with result in ACC

指令说明 将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。

功能表示 ACC.(i+1) ← [m].i (i=0~6)
ACC.0 ← C
C ← [m].7

影响标志位 C

RR [m] Rotate Data Memory right

指令说明 将指定数据存储器的内容循环右移 1 位且第 0 位移到第 7 位。

功能表示 [m].i ← [m].(i+1) (i=0~6)
[m].7 ← [m].0

影响标志位 无

RRA [m] Rotate Data Memory right with result in ACC

指令说明 将指定数据存储器的内容循环右移 1 位，第 0 位移到第 7 位，移位结果存放到累加器，而指定数据存储器的内容保持不变。

功能表示 ACC.i ← [m].(i+1) (i=0~6)
ACC.7 ← [m].0

影响标志位 无

RRC [m] Rotate Data Memory right through Carry

指令说明 将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位。

功能表示 [m].i ← [m].(i+1) (i=0~6)
[m].7← C
C ← [m].0

影响标志位 C

RRCA [m] Rotate Data Memory right through Carry with result in ACC

指令说明 将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。

功能表示 ACC.i ← [m].(i+1) (i=0~6)
ACC.7 ← C
C ← [m].0

影响标志位 C

SBC A, [m] Subtract Data Memory from ACC with Carry

指令说明 将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。

功能表示 ACC ← ACC – [m] – $\overline{C}$

影响标志位 OV、Z、AC、C

SBCM A, [m] Subtract Data Memory from ACC with Carry and result in Data Memory
指令说明 将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示 $[m] \leftarrow ACC - [m] - \overline{C}$
影响标志位 OV、Z、AC、C

SDZ [m] Skip if Decrement Data Memory is 0
指令说明 将指定的数据存储器的内容减 1，判断是否为 0，若为 0 则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示 [m] ← [m] – 1，如果 [m]=0 跳过下一条指令执行
影响标志位 无

SDZA [m] Skip if decrement Data Memory is zero with result in ACC
指令说明 将指定数据存储器内容减 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果将存放到累加器，但指定数据存储器内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示 ACC ← [m] – 1，如果 ACC=0 跳过下一条指令执行
影响标志位 无

SET [m] Set Data Memory
指令说明 将指定数据存储器的每一位设置为 1。
功能表示 [m] ← FFH
影响标志位 无

SET [m].i Set bit of Data Memory
指令说明 将指定数据存储器的第 i 位置位为 1。
功能表示 [m].i ← 1
影响标志位 无

SIZ [m] Skip if increment Data Memory is 0
指令说明 将指定的数据存储器的内容加 1，判断是否为 0，若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示 [m] ←[m] + 1，如果 [m]=0 跳过下一条指令执行
影响标志位 无

SIZA [m] Skip if increment Data Memory is zero with result in ACC
指令说明 将指定数据存储器的内容加 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果会被存放到累加器，但是指定数据存储器的内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示 ACC ←[m] + 1，如果 ACC=0 跳过下一条指令执行
影响标志位 无

SNZ [m].i Skip if bit i of Data Memory is not 0
指令说明 判断指定数据存储器的第 i 位，若不为 0，则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果为 0，则程序继续执行下一条指令。
功能表示 如果 [m].i≠0，跳过下一条指令执行
影响标志位 无

SUB A, [m] Subtract Data Memory from ACC
指令说明 将累加器的内容减去指定的数据存储器的数据，把结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示 ACC ← ACC – [m]
影响标志位 OV、Z、AC、C

SUBM A, [m] Subtract Data Memory from ACC with result in Data Memory
指令说明 将累加器的内容减去指定数据存储器的数据，结果存放到指定的数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示 [m] ← ACC – [m]
影响标志位 OV、Z、AC、C

SUB A, x Subtract immediate Data from ACC
指令说明 将累加器的内容减去立即数，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示 ACC ← ACC – x
影响标志位 OV、Z、AC、C

SWAP [m] Swap nibbles of Data Memory
指令说明 将指定数据存储器的低 4 位和高 4 位互相交换。
功能表示 [m].3~[m].0 ↔ [m].7~[m].4
影响标志位 无

SWAPA [m] Swap nibbles of Data Memory with result in ACC
指令说明 将指定数据存储器的低 4 位与高 4 位互相交换，再将结果存放到累加器且指定数据寄存器的数据保持不变。
功能表示 ACC.3~ACC.0 ← [m].7~[m].4
ACC.7~ACC.4 ← [m].3~[m].0
影响标志位 无

SZ [m] Skip if Data Memory is 0
指令说明 指定数据存储器的内容会先被读出，后又被重新写入指定数据存储器内。判断指定数据存储器的内容是否为 0，若为 0，则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示 如果 [m]=0，跳过下一条指令执行
影响标志位 无

SZA [m] Skip if Data Memory is 0 with data movement to ACC
指令说明 将指定数据存储器内容复制到累加器，并判断指定数据存储器的内容是否为 0，若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示 ACC ←[m]，如果 [m]=0，跳过下一条指令执行
影响标志位 无

SZ [m].i Skip if bit i of Data Memory is 0
指令说明 判断指定数据存储器的第 i 位是否为 0，若为 0，则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示 如果 [m].i=0，跳过下一条指令执行
影响标志位 无

TABRD [m] Read table (specific page or current page) to TBLH and Data Memory
指令说明 将表格指针 (TBHP 和 TBLP，若无 TBHP 则仅 TBLP) 所指的程序代码低字节移至指定数据存储器且将高字节移至 TBLH。
功能表示 [m] ← 程序代码 (低字节)
TBLH ← 程序代码 (高字节)
影响标志位 无

TABRDL [m] Read table (last page) to TBLH and Data Memory
指令说明 将表格指针 TBLP 所指的程序代码低字节 (最后一页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示 [m] ← 程序代码 (低字节)
TBLH ← 程序代码 (高字节)
影响标志位 无

XOR A, [m] Logical XOR Data Memory to ACC
指令说明 将累加器的数据和指定的数据存储器内容逻辑异或，结果存放到累加器。
功能表示 ACC ← ACC“XOR”[m]
影响标志位 Z

XORM A, [m] Logical XOR ACC to Data Memory
指令说明 将累加器的数据和指定的数据存储器内容逻辑异或，结果放到数据存储器。
功能表示 [m] ← ACC“XOR”[m]
影响标志位 Z

XOR A, x Logical XOR immediate data to ACC
指令说明 将累加器的数据与立即数逻辑异或，结果存放到累加器。
功能表示 ACC ← ACC“XOR”x
影响标志位 Z

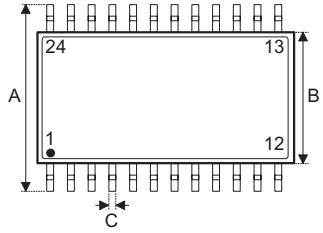
封装信息

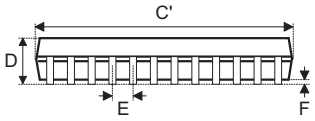
请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 Holtek 网站 以获取最新版本的封装信息。

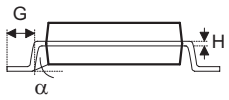
封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

- 封装信息 (包括外形尺寸、包装带和卷轴规格)
- 封装材料信息
- 纸箱信息

24-pin SOP (300mil) 外形尺寸



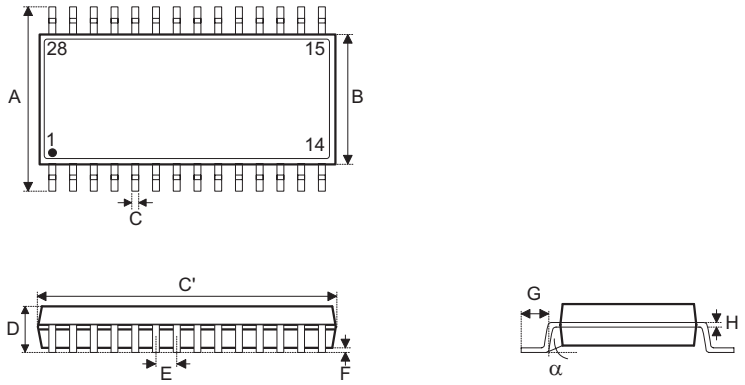




符号	尺寸 (单位：inch)		
	最小值	典型值	最大值
A	—	0.406 BSC	—
B	—	0.295 BSC	—
C	0.012	—	0.020
C’	—	0.606 BSC	—
D	—	—	0.104
E	—	0.050 BSC	—
F	0.004	—	0.012
G	0.016	—	0.050
H	0.008	—	0.013
α	0°	—	8°

符号	尺寸 (单位：mm)		
	最小值	典型值	最大值
A	—	10.30 BSC	—
B	—	7.50 BSC	—
C	0.31	—	0.51
C’	—	15.40 BSC	—
D	—	—	2.65
E	—	1.27 BSC	—
F	0.10	—	0.30
G	0.40	—	1.27
H	0.20	—	0.33
α	0°	—	8°

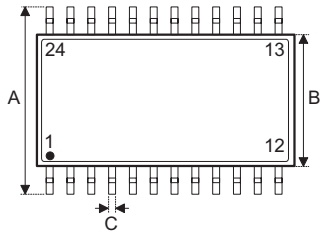
28-pin SOP (300mil) 外形尺寸

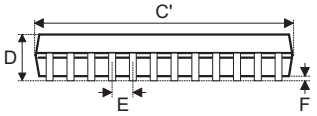


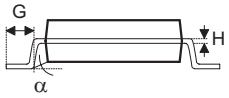
符号	尺寸 (单位：inch)		
	最小值	典型值	最大值
A	—	0.406 BSC	—
B	—	0.295 BSC	—
C	0.012	—	0.020
C’	—	0.705 BSC	—
D	—	—	0.104
E	—	0.050 BSC	—
F	0.004	—	0.012
G	0.016	—	0.050
H	0.008	—	0.013
α	0°	—	8°

符号	尺寸 (单位：mm)		
	最小值	典型值	最大值
A	—	10.30 BSC	—
B	—	7.50 BSC	—
C	0.31	—	0.51
C’	—	17.90 BSC	—
D	—	—	2.65
E	—	1.27 BSC	—
F	0.10	—	0.30
G	0.40	—	1.27
H	0.20	—	0.33
α	0°	—	8°

24-pin SSOP (150mil) 外形尺寸



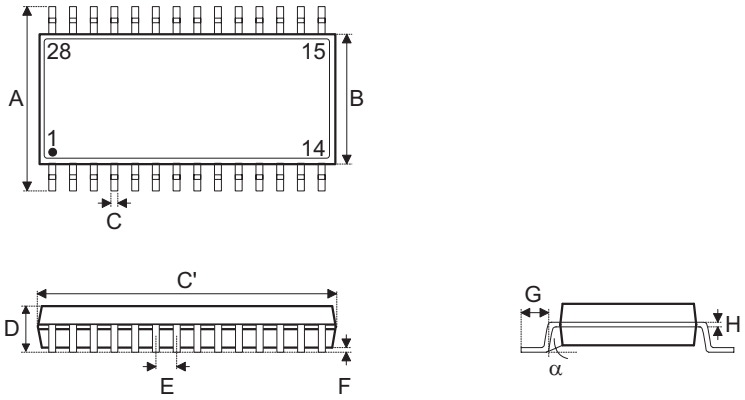




符号	尺寸 (单位：inch)		
	最小值	典型值	最大值
A	—	0.236 BSC	—
B	—	0.154 BSC	—
C	0.008	—	0.012
C’	—	0.341 BSC	—
D	—	—	0.069
E	—	0.025 BSC	—
F	0.004	—	0.010
G	0.016	—	0.050
H	0.004	—	0.010
α	0°	—	8°

符号	尺寸 (单位：mm)		
	最小值	典型值	最大值
A	—	6.00 BSC	—
B	—	3.90 BSC	—
C	0.20	—	0.30
C’	—	8.66 BSC	—
D	—	—	1.75
E	—	0.635 BSC	—
F	0.10	—	0.25
G	0.41	—	1.27
H	0.10	—	0.25
α	0°	—	8°

28-pin SSOP (150mil) 外形尺寸



符号	尺寸 (单位：inch)		
	最小值	典型值	最大值
A	—	0.236 BSC	—
B	—	0.154 BSC	—
C	0.008	—	0.012
C’	—	0.390 BSC	—
D	—	—	0.069
E	—	0.025 BSC	—
F	0.004	—	0.010
G	0.016	—	0.050
H	0.004	—	0.010
α	0°	—	8°

符号	尺寸 (单位：mm)		
	最小值	典型值	最大值
A	—	6.00 BSC	—
B	—	3.90 BSC	—
C	0.20	—	0.30
C’	—	9.90 BSC	—
D	—	—	1.75
E	—	0.635 BSC	—
F	0.10	—	0.25
G	0.41	—	1.27
H	0.10	—	0.25
α	0°	—	8°

Copyright© 2022 by HOLTEK SEMICONDUCTOR INC.

使用指南中所出现的信息在出版当时已尽量做到合理注意，但合泰不保证信息准确无误，文中提到的应用目的仅仅是用来做为参考，合泰不保证这些说明将是适当的，也不推荐将合泰的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。合泰特此声明，不授权将产品使用于救生、维生从机或系统中做为关键从机。合泰对于客户或第三方因说明书所载信息错误或遗漏、使用产品或说明书而遭受的一切损失，一概不负任何责任。合泰拥有不事先通知而修改使用指南中所记载的产品或规格的权利，如欲取得最新的信息，请与我们联系。